科学通报 2026 年 第 71 卷 第 27 期: 6500 ~ 6511
中国科学院苏州纳米技术与纳米仿生研究所成立20周年专辑 评 述
《中国科学》杂志社 SCIENCE CHINA PRESS

单片集成氮化镓电路仿真与功能模块研究进展

李昂[1,2], 徐云松[2,3], 闫一凡[1], 丁羿涵[2,3], 孙英斐[1], 于国浩[1*], 刘雯[2,3*], 张宝顺[1], 曾中明[1]

1. 中国科学院苏州纳米技术与纳米仿生研究所, 苏州 215123
2. 西交利物浦大学先进半导体研究中心, 苏州 215123
3. 西交利物浦大学智能工程学院, 苏州 215123
* 联系人, E-mail: Ghyu2009@sinano.ac.cn; Wen.Liu@xjtlu.edu.cn

2026-04-29 收稿, 2026-06-29 修回, 2026-06-30 接受, 2026-07-01 网络版发表

摘要 横向氮化镓(GaN)为功率变换领域的多功能集成电路提供了合适的实现平台, 其横向结构支持功率与辅助功能电路在同一芯片上, 从而实现单片集成. 本文系统梳理了单片集成GaN电路的相关研究, 从三个核心方面展开综述: 功率集成平台、器件建模与仿真、功率集成电路功能模块. 其中, GaN集成平台方面, 梳理了单片电路的主要工艺路线与集成约束; GaN建模与仿真方面, 总结了器件与电路的仿真框架及紧凑模型方法; GaN功能模块方面, 厘清了从功率器件延伸至驱动、传感、保护、控制功能的集成路径. 这三个方面共同界定了当前GaN单片集成电路在集成平台、仿真实现与功能模块层面的技术范围, 为实现大规模集成、高功率密度的全GaN电路模型提供了设计指导.

关键词 氮化镓, 单片集成, 功率转换, 物理模型, 集成电路

集成一直是电子技术进步的核心驱动力之一. 在电力电子领域, 从分立器件向单片集成电路的转变, 不仅抑制寄生效应、减小芯片面积和降低制造成本, 还进一步提升功能密度[1]. 这一演进最初得益于晶体管尺寸等比例缩放推动, 其核心规律被总结为"摩尔定律"[2]. 根据该定律, 性能的进一步提升更多地依赖于功能集成, 而非仅靠器件尺寸缩放[3]. 功率电子领域同样将集成作为核心创新方向之一, 覆盖了从单芯片到多功能系统的多个层级, 包括材料、器件、功能模块、变换器与系统级设计[4]. 然而, 在电力转换领域, 集成化的进展速度慢于低功耗微电子领域, 因为电力电子系统必须同时满足电压/电流处理、电隔离、热管理、电磁兼容性以及可靠性等要求[5]. 因此, 当前大多数工程化应用的变换器, 仍采用分立功率开关、外置栅极驱动器、片外传感与保护电路, 以及通过封装、基板与印刷电路板(printed circuit board, PCB)等互连元件的搭建实现[6]. 该分立式实现方案虽具备设计灵活性, 却同时加大了互连寄生参数与环路面积, 加剧了高速开关的实现难度, 并限制了可达成的效率、功率密度与功能紧凑性[7]. 在此背景下, 多功能集成模块的概念重要性日益凸显: 功率器件、栅极驱动、传感、保护与控制功能协同设计与集成, 整合至更高层级的功能单元, 以此降低互连复杂度, 提升系统性能[8].

氮化镓(gallium nitride, GaN)为这一技术演进提供了适配的使能平台. GaN功率器件凭借高电子迁移率、高临界电场、快速开关特性与功率优值, 在中低压段实现了广泛的商业化应用, 包括中低压和高频需求下的快速充电器、数据中心、机器人等[9,10]. GaN基集成路径与Si基垂直结构功率器件平台不同, GaN高电子迁移率晶体管(high electron mobility transistor, HEMT)的横向架构为单片集成提供了天然路径. 同时, 为了实现增强型结构, 可使用栅下注入负电荷、栅凹槽刻蚀、p型GaN内建电场耗尽、级联Si基增强型器件等方法. 其结构不仅使GaN作为高性能开关技术具备应用优势,

引用格式: 李昂, 徐云松, 闫一凡, 等. 单片集成氮化镓电路仿真与功能模块研究进展. 科学通报, 2026, 71: 6500–6511
Li A, Xu Y, Yan Y, et al. Review of circuit simulations and functional blocks for monolithically integrated GaN (in Chinese). Chin Sci Bull, 2026, 71: 6500–6511, doi: 10.1360/CSB-2026-0602

© 2026《中国科学》杂志社

更使其成为可拓展的集成平台，能够将功率器件与多功能电路模块集成在单一芯片上，或集成于紧耦合集成结构内[11]. GaN技术的未来竞争力不仅取决于分立器件性能，还取决于其支撑更高层级电路与系统集成的能力[12].

GaN功率集成电路技术已推动单片集成从分立功率器件向全GaN多功能模块演进，其中功率级与本地驱动、传感、保护及基础控制功能实现了集成[13]. 在此背景下，集成性能的提升主要有三方面：一是GaN器件与电路的稳定性及可靠性建模. 集成模块工作在高速开关、大电压摆幅及GaN器件特有动态特性的工况下，无法直接沿用成熟硅基平台的设计假设[14]. 二是GaN专属电路平台设计. 由于当前GaN集成平台本质上仍为单一*n*沟道器件体系，电路通常采用直接耦合场效应管逻辑(direct coupled field-effect transistor logic, DCFL)，而非类互补金属氧化物半导体(complementary metal oxide semiconductor, CMOS)互补逻辑；因此，逻辑拓扑、静态电流、噪声裕度、时序与接口电路，必须在区别于传统硅(Si)基*n*沟道金属氧化物半导体(n-type metal oxide semiconductor, NMOS)电路的设计框架内进行评估[15]. 三是GaN单片集成可实现的集成度. 得益于GaN的高速、高压与高温耐受能力，部分在Si基实现中常规分立的功能，可在GaN模块内实现更紧凑的集成，进而获得结构更精简的有源功能单元，同时降低互连开销[16]. 综上，GaN单片集成电路的发展，不仅取决于可用的器件功能模块，还取决于精准的GaN适配建模、专属电路设计方法学，以及实用化全GaN功能模块集成度的明确界定. 本文主要从集成平台选择、建模及集成度三方面进行文献回顾，通过研究现状、技术挑战和可研究方向进行分析和讨论.

本文围绕GaN功率集成电路从平台选择、模型构建到功能集成的关键问题展开评述. 首先，分析横向GaN平台中衬底、隔离和器件体系如何决定单片功率集成的实现边界；然后，总结GaN器件物理模型与建模方法，重点讨论器件物理效应、TCAD分析、混合模式仿真、紧凑模型及参数提取流程；最后，梳理功率级、驱动、传感、保护和控制模块的集成路径，并以此评估GaN功率IC的集成成熟度.

1 GaN功率集成平台

横向GaN功率集成的物理核心为铝镓氮/氮化镓(AlGaN/GaN)异质结结构. 基于异质界面处的极化效应，材料可在无需有意掺杂的条件下，形成高密度、高迁移率的二维电子气(two-dimensional electron gas, 2DEG)，为横向器件结构与单片集成提供了材料基础[10]. 该横向平台可在同一外延结构与平面工艺制程中，完成功率晶体管、驱动器件、肖特基二极管与部分外围功能电路的一体化制备. 相较于分立式方案，单片集成的核心优势并非仅实现器件的同片共集成，更在于可将栅极驱动环路与功率开关节点互连压缩至片内尺度，从而显著降低互连寄生电感，使GaN材料的高速开关特性在电路层面得以充分发挥，如图1所示. 因此，现有单片的设计研究，均将栅极环路、自举/稳压电路、输入逻辑与保护功能视为协同设计问题，而非相互独立的功能模块[17,18]. 对于GaN功率集成平台，关键科学问题是衬底电势、隔离结构和横向电场分布如何共同决定高压单片半桥中的器件工作边界、衬底耦合和动态稳定性.

在工艺实现平台层面，横向GaN功率集成的主流技术路线可分为三类：硅基氮化镓(GaN-on-Si)[19,20]、绝缘体上硅基氮化镓(GaN-on-Silicon-on-Insulator, GaN-on-SOI)[21,22]与蓝宝石基氮化镓(GaN-on-sapphire)[23]，如图2所示. 其中，GaN-on-Si仍是目前产业化成熟度最高的制造路线，核心优势在于可兼容大尺寸硅衬底与成熟的硅基集成电路制造工艺体系. 来自台积电(TSMC)与台湾半导体研究院(TSRI)的公开平台资料显示，其已实现650 V p型栅增强型GaN器件与12 V低压控制器件的单片集成方案，可同片制备的器件包括增强型与耗尽型器件、肖特基整流器件及无源元件[24]. 弗劳恩霍夫应用固体物理研究所(Fraunhofer IAF)的相关研究报道了覆盖48 V、650 V电压等级的横向GaN集成平台与功能模块，可实现单片半桥、片内电流与温度传感、保护电路及控制逻辑的一体化集成[11]. GaN-on-Si技术在高压单片集成电路中的核心瓶颈在于导电型硅衬底，其会引入衬底偏置效应与背栅调制效应，进而大幅提升半桥结构电气隔离与动态稳定工作的设计难度.

绝缘体上硅基氮化镓通过在硅衬底与GaN外延堆叠层之间引入埋氧层，实现了优异的片内电气隔离能力. 比利时微电子中心(IMEC)报道了兼容40/100 V与200/650 V p型栅GaN高电子迁移率晶体管的200 mm GaN-on-SOI工艺平台，其200 V集成电路平台可实现增强型p-GaN HEMT、耗尽型MIS-HEMT(metal-insulator-semiconductor HEMT)与肖特基二极管的单片集

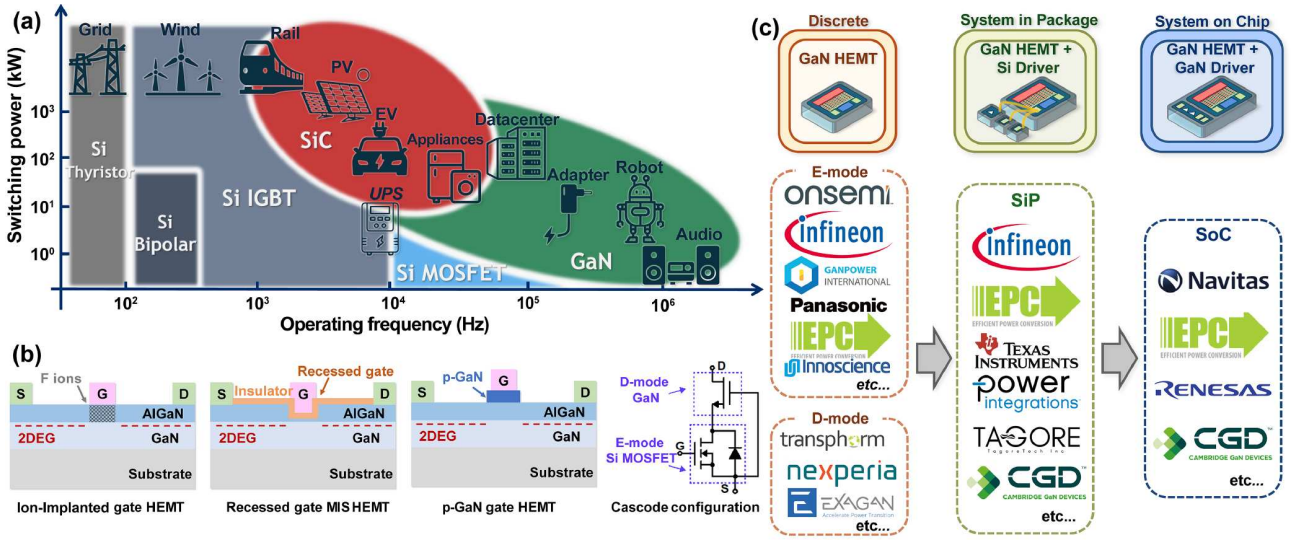


图 1 GaN功率器件的应用范围、常关型实现方案与集成形态. (a) 不同功率器件在开关功率(switching power)和工作频率(operating frequency)上的应用范围, 包括电网(grid)、风电(wind)、轨道交通(rail)、光伏(photovoltaic, PV)、电动汽车(electric vehicle, EV)、不间断电源(uninterruptible power supply, UPS)、家电(appliances)、数据中心(datacenter)、适配器(adapter)、机器人(robot)和音频(audio)等应用场景, 以及Si晶闸管(Si thyristor)、Si双极型器件(Si bipolar)、Si IGBT、Si MOSFET、SiC和GaN等功率器件技术; (b) 常关型GaN HEMT的主要实现方案, 包括离子注入器件、凹槽栅器件(metal–insulator–semiconductor, MIS-HEMT)、p-GaN栅HEMT和级联(cascode)结构; (c) GaN功率集成从分立器件(discrete device)、系统级封装(System-in-Package, SiP)到片上系统(System-on-Chip, SoC)的演进路径. 图(a), (c)改绘自文献[13]和文献[15]

Figure 1 Application range, normally-off approaches, and integration forms of GaN power devices. (a) Typical application range of different power devices in terms of switching power and operating frequency, covering grid, wind, rail, photovoltaic, electric vehicle, uninterruptible power supply, appliances, datacenter, adapter, robot, and audio application scenarios, as well as Si thyristor, Si bipolar, Si IGBT, Si MOSFET, SiC, and GaN power device technologies. (b) Main approaches for normally-off GaN HEMTs, including ion-implanted gate devices, recessed-gate metal–insulator–semiconductor HEMTs (MIS-HEMTs), p-GaN gate HEMTs, and cascode structures. (c) Evolution of GaN power integration from discrete devices to System-in-Package (SiP) and System-on-Chip (SoC). Figures (a) and (c) are adapted from Ref. [13] and Ref. [15], respectively

成[21,22,25]. SOI平台采用深沟槽隔离技术, 有效抑制了导电硅衬底上单片半桥结构固有的衬底耦合效应. 其核心性能折中在于热特性: 埋氧层虽显著提升了电气隔离能力, 但相较于直接硅衬底方案引入了额外的热阻. 蓝宝石基氮化镓可实现更优的衬底隔离性能, 已应用于高压横向单片器件的研发; 在产业化层面, 该技术路线更适配高压器件的研究验证, 而非主流大规模量产场景.

表1对三类功率集成平台进行了比较. 三者的主要差异来自衬底导电性、器件隔离方式和热传导路径, 并进一步影响高压单片集成中的衬底耦合、热管理、工艺复杂度和可集成器件类型. GaN功率IC的片内无源与二端整流单元主要包括电阻、电容、电感和二极管. 电阻可由金属层、2DEG或外延层实现, 用于片内偏置与负载; 电容可采用MIM电容、堆叠MIM电容或p-GaN栅电容实现, 用于片内储能与瞬态支撑; 电感通常采用片内螺旋结构实现, 但电感值、品质因数和电流能力受芯片面积、金属电阻和自谐振频率限制; SBD和LFER等二极管单元可用于整流、续流和钳位. 不同平台的无源集成能力不同: GaN-on-Si平台的无源器件种类较完整, GaN-on-SOI平台在器件隔离方面更具优势, GaN-on-sapphire平台更侧重高压功率器件和基础整流单元. 总体而言, 片内无源与二端整流单元的面积效率、耐压能力和寄生参数, 是影响GaN功率IC集成度的重要因素.

在商业化产品层面, GaN功率集成已形成两条主流技术路径: 封装级异质集成(SiP)与GaN片上系统集成(SoC)方案中, 德州仪器(Texas Instruments, TI) LMG3522R030器件集成了650 V硅基氮化镓晶体管、栅极驱动与保护功能[26], 具备20~150 V/ns可调压摆率、2 MHz稳定开关能力, 片内集成过流、短路、过温与欠压锁定保护功能. 同系列LMG3622器件将700 V级GaN FET、栅极驱动、电流感测电路、周期过流保护与过温保护集成于8 × 5.3 mm^2 QFN (quad flat no-leads)封装中[27]. 单片集成方案中, 宜普电源转换公司(Efficient Power Conversion, EPC)EPC23104单片集成功率器件,

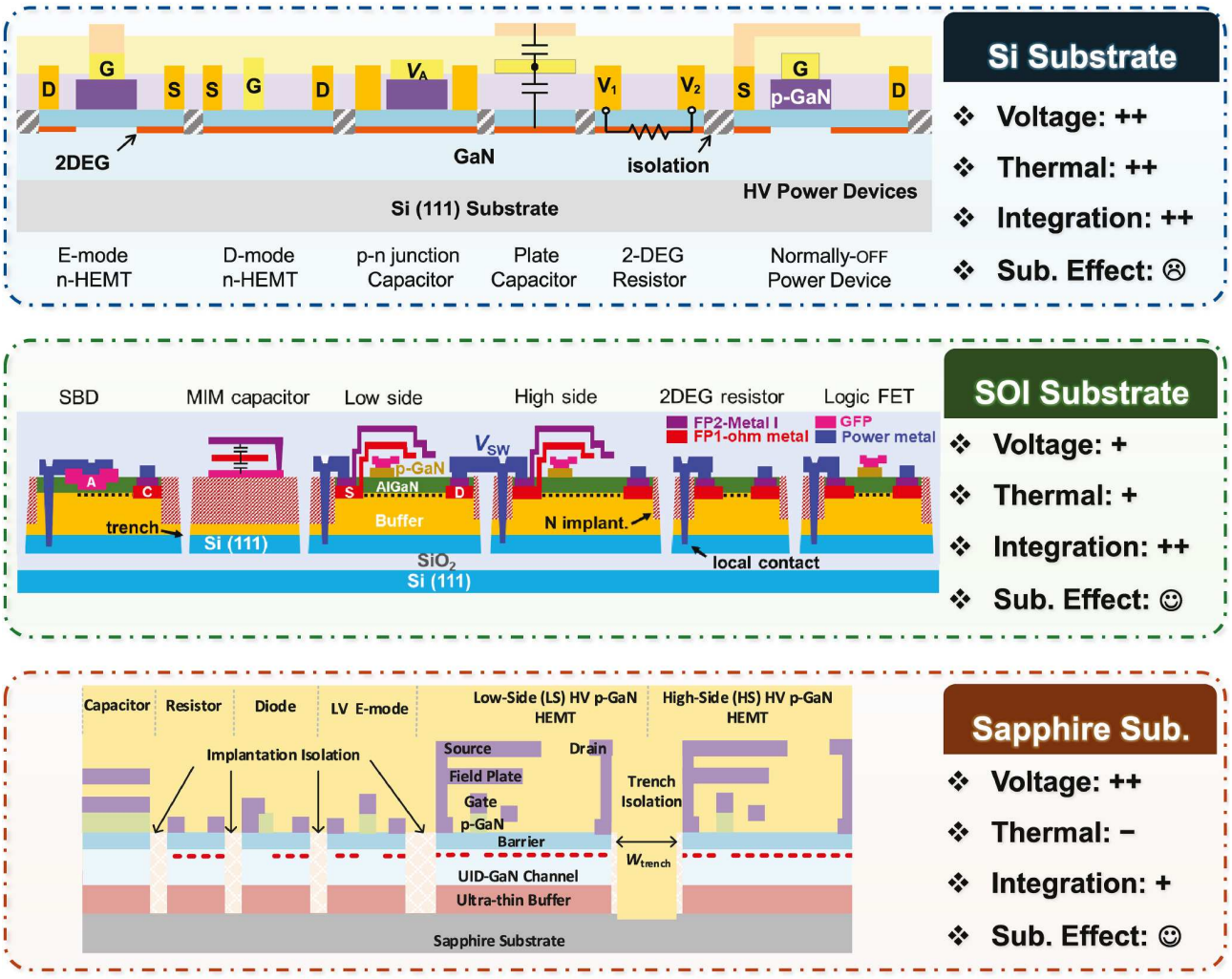


图 2 GaN功率集成平台的衬底与隔离结构对比. 图中比较了硅基GaN(GaN-on-Si)[19]、SOI基GaN(GaN-on-SOI)[22]和蓝宝石基GaN(GaN-on-sapphire)[23]三类平台的器件集成方式、隔离结构和衬底效应. 硅基GaN具有较高工艺成熟度, 但存在衬底耦合和背栅效应; SOI基GaN通过埋氧层和局部隔离改善片内隔离; 蓝宝石基GaN利用绝缘衬底降低衬底耦合

Figure 2 Comparison of substrate and isolation structures in GaN power integration platforms. The figure compares GaN-on-Si[19], GaN-on-SOI[22], and GaN-on-sapphire[23] platforms in terms of device integration, isolation structure, and substrate effect. GaN-on-Si offers higher process maturity but suffers from substrate coupling and back-gating effects. GaN-on-SOI improves on-chip isolation through the buried oxide layer and local isolation. GaN-on-sapphire reduces substrate coupling by using an insulating sapphire substrate

实现了高侧电平转换电路、同步自举充电电路、栅极驱动器与功率半桥的单片集成, 封装尺寸仅3.5 × 5 mm^2, 可在MHz频率内稳定工作[28]. 纳微半导体(Navitas Semiconductor, Navitas)实现了单开关与半桥结构GaN功率IC的商业化量产: NV6156器件将700 V增强型GaN FET、驱动电路与保护功能集成[29]; NV6269C半桥器件则实现了双功率器件、电平转换、自举电路、控制与保护功能的集成, 额定连续耐压650 V, 共模瞬态抗扰度达200 V/ns[30]. SiP与SoC的技术边界主要体现在集成层级、功能分配和设计限制. SiP将GaN功率器件、Si驱动/控制芯片和必要无源器件在封装内互连, 保留异质工艺组合的灵活性, 但受芯片间互连寄生、封装热路径和布局耦合限制. SoC将功率级、驱动、保护、基础控制和接口电路集成在同一GaN芯片内, 可缩短驱动与功率回路, 但其集成边界受GaN低压器件库、片内隔离、无源器件面积和热管理能力限制. 因此, SiP的主要瓶颈来自封装级互连与热设计, SoC的主要瓶颈来自GaN工艺平台的器件、电路和无源单元完

表 1 GaN基不同集成平台关键性能对比分析

Table 1 Comparison of key characteristics of different GaN-based integration platforms

平台路线	电隔离方式	热特性	成本与工艺复杂度	工艺成熟度	可集成器件类型	主要限制
GaN-on-Si	缓冲层/器件间隔离; Si衬底无绝缘隔离	良好; Si衬底散热较好	低; 兼容大尺寸Si工艺	高; 商业化基础成熟	E-/D-mode HEMT、SBD、驱动器件、无源器件、基础保护/控制模块	衬底偏置、高低侧串扰
GaN-on-SOI	SiO_2埋氧层和深沟槽隔离	中等; 埋氧层增加热阻	较高; 需SOI衬底和隔离工艺	中等; 已于650 V级单片GaN集成平台验证	E-mode HEMT、D-mode MIS-HEMT、SBD、低压模拟/逻辑器件、无源器件	热阻增加, 工艺复杂度和制造成本较高
GaN-on-sapphire	绝缘蓝宝石衬底隔离	差; 热导低于Si, 散热受限	中等; 制造生态较弱	较低; 偏高压平台验证	高压E-/D-mode HEMT、SBD、基础单片功率级	热管理和大规模制造成熟度受限

整性.

横向GaN集成技术的发展目前面临核心瓶颈: 片内逻辑功能实现与高压/高频协同设计. 当前主流GaN功率工艺平台仅能提供n沟道增强型与耗尽型器件, 因此片内数字与混合信号功能多采用电阻晶体管逻辑(resistor-transistor logic, RTL)或直接耦合场效应管逻辑(DCFL)实现, 无法采用成熟的互补逻辑(CMOS)设计[31]. 在上述逻辑结构中, 增强型下拉器件与耗尽型有源负载器件的电流能力、尺寸配比直接决定了电路的输出电平、静态电流与开关速度. GaN片内逻辑主要包括n沟道DCFL、全GaN互补逻辑和GaN/Si异质互补逻辑. DCFL可在现有GaN平台内实现, 但存在静态电流和输出摆幅限制. 全GaN互补逻辑受p沟道GaN器件电流能力限制, 主要原因包括深受主能级、p型欧姆接触困难和空穴迁移率低. GaN/Si异质互补逻辑利用Si p-FET改善输出摆幅和静态功耗, 但引入异质互连和工艺兼容问题. 因此, GaN基互补逻辑用于功率IC的关键在于提高p沟道驱动能力、匹配n/p器件特性, 并处理异质集成中的互连约束[32]. 此外, GaN高速开关特性与栅极驱动、保护电路的深度耦合特性, 二者无法独立拆分设计. 现有单片驱动电路的相关研究已有电压摆率控制[33]、自举/稳压电路[19]、施密特触发器[34]、电平转换电路[35]、欠压锁定/过温保护/过流保护功能模块[36]. 随着器件电压的升高, GaN-on-Si技术受衬底耦合效应的限制愈发显著; GaN-on-SOI与GaN-on-sapphire技术虽可有效改善隔离性能, 却需以热性能劣化或工艺成本提升为代价[37]. 因此, 横向GaN集成技术的进一步发展, 依赖于衬底选型、隔离方案、器件结构的协同优化, 而非仅依赖HEMT开关性能指标的单一提升. GaN-on-Si、GaN-on-SOI和GaN-on-sapphire的衬底与隔离差异会影响器件工作边界、衬底耦合和电路适用范围, 因此需要在后续器件物理模型与紧凑建模方法中进一步讨论.

2 GaN物理模型

在实际应用中, 电子器件最终需应用于电路与系统中, 而非以孤立结构存在. 因此, 器件研究必须与电路级应用深度关联. 对于GaN器件模型, 关键科学问题是如何将GaN HEMT的偏置依赖、动态行为和几何结构影响转化为可用于电路仿真的紧凑模型参数. 本节中, GaN模型指为实现器件分析与电路设计, 对GaN器件行为特性进行的器件级与电路级描述. 其建模目标不仅为描述器件工作机理, 更需表征器件与外围电路的相互作用, 针对研发阶段的新型器件尤为如此. 该关联具有核心意义, 原因在于电路级性能往往直接由器件特性决定. 例如, 即便目标应用为简单的逻辑模块或功率变换级, 电路响应仍取决于器件的电流、电荷特性、陷阱效应与偏置依赖性. 因此, 新型GaN器件的实用化评估, 需建立可将器件特性与电路级行为相关联且适配仿真流程的模型, 如图3所示[15,38], 与硅基技术成熟的建模体系相比, GaN器件模型的开发面临独特挑战.

针对硅基技术, 器件行为与电路应用之间的关联体系已历经长期发展. 器件研究获得了TCAD(technology computer aided design)工具的广泛支撑, 例如Silvaco与Sentaurus, 可用于器件机理研究、电学特性解析与新型器件结构评估. 这类工具通常在有限元框架内, 将基于物理的理论描述, 如基于麦克斯韦(Maxwell)方程组的经典准静电学理论, 进一步与经验拟合模型结合[39]. 针对标准硅基器件, 无需开展第一性原理计算,

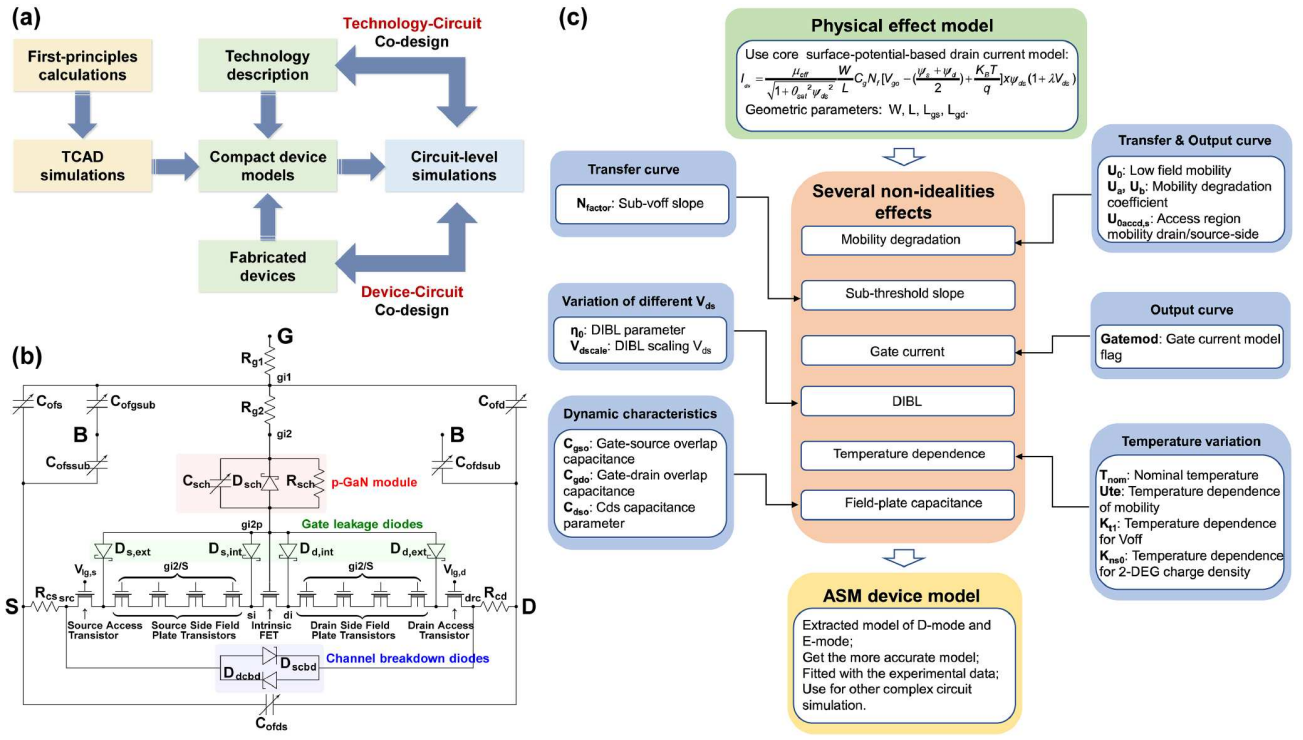


图 3 GaN HEMT物理紧凑模型与参数提取框架. (a) 器件建模与电路仿真的关系; (b) MVSG模型等效电路, 包括本征晶体管、寄生电阻、电容、栅漏电支路和击穿相关支路; (c) 模型参数提取流程, 包含转移特性、输出特性和动态特性等电学特征的拟合关系. p-GaN模块用于描述p-GaN栅相关行为, 栅漏电二极管(gate leakage diodes)用于描述栅极泄漏路径, 沟道击穿二极管(channel breakdown diodes)用于描述击穿相关路径. 图(a), (b)改绘自文献[15]和文献[38]

Figure 3 GaN HEMT physical compact model and parameter extraction framework. (a) Relationship between device modeling and circuit simulation. (b) Equivalent circuit of the MVSG modhao deel, including the intrinsic transistor, parasitic resistances, capacitances, gate leakage branches, and breakdown-related branches. (c) Parameter extraction flow based on fitting transfer, output, and dynamic characteristics. The p-GaN module describes p-GaN gate-related behavior, the gate leakage diodes describe gate leakage paths, and the channel breakdown diodes describe breakdown-related paths. Figures (a) and (b) are adapted from Ref. [15] and Ref. [38], respectively

可在更高的抽象层级对器件行为进行表征. 在电路级, 可通过紧凑模型, 使电路仿真器无需为每个晶体管或二极管求解场方程, 即可完成大规模复杂电路的分析. 从该角度而言, 紧凑建模为器件级仿真/测试与电路级仿真之间搭建了实用化的连接桥梁. 混合模式TCAD是一类相关仿真方法, 可在器件端口接入外围电路的同时, 对器件特性进行自洽求解. 混合模式仿真的优势在于可直接捕捉器件-电路的相互作用, 在电路级保留完整的器件特性细节, 但存在计算成本高、电路复杂度提升时可扩展性不足的问题. 因此, 针对集成电路设计, 更具实用性的方案为三步式仿真流程: 器件级TCAD仿真或测试表征、紧凑模型参数提取, 以及基于Cadence Virtuoso、Keysight ADS等工具的电路级仿真. 对于兼容III-V族与GaN器件模型, 关键性能对比如表2[38,40~44].

对于氮化镓(GaN)器件, 模型开发的成熟度仍有不足, 且面临诸多技术挑战: 器件行为不仅受材料生长离散性的影响(如缓冲层陷阱、2DEG迁移率波动), 还受限于对载流子陷阱效应、表面态等可靠性相关效应[15,45]. 因此, 高精度器件级模型仍处于研发阶段, 而电路设计需采用经实验校准的紧凑模型, 以实现不同偏置条件与温度下器件端电流、电荷特性的精准复现. 在GaN器件建模的工程实践中, 紧凑建模是连接器件级仿真/测试与电路级仿真的核心纽带. 针对GaN晶体管的电路模拟仿真, 国际紧凑模型委员会(Compact Model Council, CMC)已针对工业级模拟仿真场景, 标准化了两款核心紧凑模型: MVSG[46]与ASM-HEMT[47]. 其中ASM-HEMT是基于表面势的器件模型, 基于缓变沟道近似推导漏极电流方程; MVSG则采用基于阈值电压的建模方程, 数学形式更简洁, 鲁棒性更强. 两款

表 2 III-V族与GaN HEMT各类紧凑型模型特性对比

Table 2 Comparison of compact models for III–V and GaN HEMT devices

模型	参数数量	几何可扩展性	电热特性	陷阱效应	数学鲁棒性	初始适用器件
Angelov[40]	90	支持	不支持	支持	良好	HEMT/MESFET
Curtice[41]	55	支持	支持	不支持	中等	LD MOSFET
EEHEMT[42]	71	不支持	支持	不支持	较差	HEMT
HSP-LETI[43]	35	支持	部分支持	不支持	中等	GaN HEMT
ASM-HEMT[44]	212	支持	部分支持	支持	良好	GaN HEMT
MVSG[38]	109	支持	部分支持	支持	良好	GaN HEMT

模型均通过与核心模型集成的子电路，实现了载流子陷阱效应的表征. 在ASM-HEMT模型中，陷阱效应会改变器件的夹断电压、迁移率退化系数，以及漏极接入区的2DEG面电荷密度；在MVSG模型中，采用基于RC结构的陷阱网络复现漏极接入电阻增大与膝点电压漂移现象，并额外通过二极管-电容子电路表征器件的动态阈值电压漂移特性. 上述模型已在工业级GaN器件的设计中得到成功应用，但二者本质上均为长沟道漂移-扩散模型，对于准弹道输运效应占主导的极限尺寸器件，其仿真精度存在明显不足. 为解决这一局限，相关研究基于兰道尔输运理论开发了适配的紧凑模型(Rakheja–Li型模型)，可用于存在准弹道输运的小尺寸GaN器件建模. 与此同时，现有GaN紧凑模型仍存在若干待解决的关键问题，包括多时间常数热效应与陷阱效应的表征、超高频下的非准静态效应，以及阈值电压漂移、初始条件依赖性等记忆效应的精准建模. 当前GaN模型开发的工作重点由三个并行需求所定义：提升器件级物理理解、基于实验校准的紧凑建模，以及在实际电路仿真中仍可应用的模型公式. 器件物理模型与紧凑建模方法为GaN功率IC的电路级分析提供基础，其对器件电学行为、偏置依赖和动态特性的描述会影响后续功能模块的设计验证.

3 GaN集成功能模块

在上述平台和模型基础上，本部分讨论GaN功率IC可实现的功能集成层级，包括功率级、驱动、传感、保护和控制模块. 对于GaN集成功能模块，关键科学问题是增强型/耗尽型器件阈值匹配、驱动能力和高dV/dt耦合如何共同决定片内逻辑电平、误导通风险和保护响应. 从器件性能与集成成熟度两方面评估，氮化镓功率集成电路的技术定位如下：GaN在器件物理层面已具备明确优势，但其单片集成的完整度与产业生态成熟度仍落后于硅基双极型-CMOS-双扩散金属氧化物半导体(bipolar-cmos-dmos，BCD)技术. 在工程实践中，Si BCD仍是核心对标基准，双极型器件、互补金属氧化物半导体(CMOS)器件与双扩散金属氧化物半导体/横向双扩散金属氧化物半导体(DMOS/LDMOS)器件早已实现单芯片共集成，并应用于电源管理与高压IC产品[8]. GaN功率IC的技术发展以功率开关为核心向外延伸，优先实现驱动电路集成，随后拓展至传感与保护功能，最终实现控制与接口功能的集成[11,17,24,48,49]. 目前，通过集成度来定义从第0级到第4级，如图4所示. 第0级与第1级集成技术成熟度最高，第2级与第3级已实现工程化应用，第4级集成虽已完成原理验证，但在控制与接口功能的完整度上仍无法与Si BCD技术相媲美.

第0级集成的核心并非单个晶体管，而是基于通用横向GaN工艺制备的单片集成功率级. AlGaN/GaN异质结可提供高电导率的二维电子气沟道，支持在同一工艺平台上制备增强型与耗尽型器件[50]、肖特基二极管与无源器件，可构建半桥功率变换系统. 已报道的实现方案包括半桥电路[50]、H桥电路[51]、升降压变换器[14]等该集成等级的核心限制并非开关器件本身，而是衬底与隔离方案. GaN-on-Si仍是目前最具实用性的制造路线，但导电型硅衬底会引入衬底偏置效应，并在高压应用中产生高低侧耦合问题. 为解决该问题，当前主流工艺路线已分化为三类：基于衬底工程的导电硅衬底方案、带埋氧层与沟槽隔离的GaN-on-SOI方案[22]，以及蓝宝石衬底等高绝缘衬底方案[23].

第1级集成，即功率级与栅极驱动器的单片集成，是目前最具备大规模产业化应用的技术方案. 其核心优势在于可将电路中最敏感的寄生环路压缩至片内尺度. 当驱动器与功率器件分立式实现时，驱动器输出级与栅极之间的寄生电感，以及半桥电路中的开关节点寄生环路，会直接导致器件误触发，进而限制GaN器件可实现的压摆率与开关频率. 因此，集成驱动模块通常

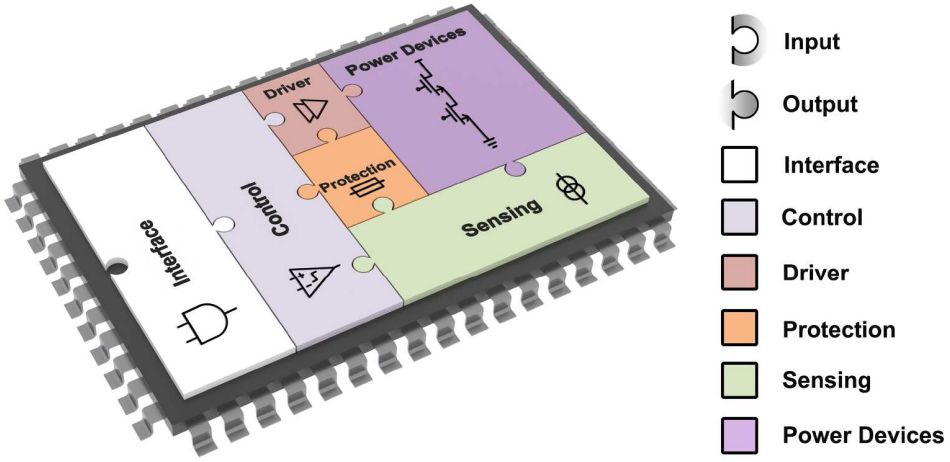


图 4 GaN功率IC的功能模块层级示意图. 图中展示GaN功率IC中功率器件(power devices)、驱动(driver)、采样/传感(sensing)、保护(protection)、控制(control)和接口(interface)模块的功能分区. 功率器件承担能量转换, 驱动模块控制开关动作, 采样/传感模块提供状态信息, 保护模块响应异常工况, 控制和接口模块实现片内逻辑与外部系统连接

Figure 4 Functional hierarchy of GaN power ICs. The figure shows the functional partition of GaN power ICs, including power devices, drivers, sensing, protection, control, and interface modules. Power devices provide the energy conversion path, drivers control switching operation, sensing modules provide state information, protection modules respond to abnormal conditions, and control/interface modules connect on-chip logic with external systems

包含反相器或推挽输出级[33]、高侧电平转换电路[52]、自举电源电路[19,53,54]、死区时间控制电路[55], 以及压摆率调节电路[52,56]. 该集成等级已在学术研究与商业化产品中得到广泛验证. 宜普电源转换公司将输入逻辑、高侧电平转换电路、栅极驱动器与高低侧增强型GaN功率器件集成于单片集成电路中[57]. 纳微半导体的商用GaN 功率IC通过将功率开关、驱动电路集成, 同样属于该集成等级[58]. 上述研究与产品共同表明, 驱动电路集成已突破实验室验证阶段, 成为GaN功率级的实用化实现路径.

第2级与第3级集成的目标不再局限于开关功能本身, 而是拓展至变换器稳定运行所需的状态可观测性与保护功能. 集成电流检测技术已从概念验证发展至功能实现阶段[59], 方案包括基于分流电阻的检测方案与传感FET方案[60], 集成温度检测则通过基于双晶体管的绝对温度正比/反比电路[20], 以及基于2DEG电阻的传感元件[61]实现了原理验证. 上述功能可实现快速的片内状态监测, 并缩短相应的保护环路. 这一特性在GaN器件中尤为关键, 因为高速开关特性与有限的栅极电压裕量, 决定了保护功能需要片内本地实现, 而非外置辅助功能. 因此, 已报道的GaN IC实现了功率器件与过流保护[60]、欠压锁定[62]、过温保护[20]的集成. 从该角度而言, 传感与保护功能成为GaN功率IC功能模块的核心组成部分, 而非可选附加功能.

第4级集成的核心目标为控制功能集成, 也是目前成熟度最低的技术阶段. GaN基闭环控制已完成原理验证, 已有研究报道了集成半桥电路、驱动电路、电平转换电路、传感电路与控制模块的单片实现方案[34,49,53,63]. GaN功率IC正从“智能开关”的概念, 向“变换器功能模块”的方向演进. 然而, 在大多数GaN工艺平台中, 控制功能集成仍受限于可用器件体系. 尽管数字控制已取得技术进展, 但绝大多数已验证的逻辑模块均基于增强型/耗尽型DCFL实现, 而非类CMOS互补逻辑架构[25,64]. 由于GaN基p沟道器件的实用化性能仍存在明显短板, 大规模、低静态功耗的数字控制电路仍难以实现单片集成. 综上, 当前GaN单片集成技术的成熟度可总结为: 第0级至第3级集成已成为主流集成形式, 而第4级集成仍处于活跃研发阶段, 尚未达到硅基BCD单片控制系统的功能完整度.

表3比较了代表性GaN集成功率电路的关键参数. 表中将片内功率级结构与应用验证分开列出, 其中半桥或非对称半桥表示芯片内功率级结构, DC–DC 降压转换或离线降压转换表示系统级验证方式. 现有工作覆盖低压高频转换、中高压半桥和离线降压转换器; 差异主要体现在电压等级、开关频率、输出功率以及栅极驱动、电平移位、保护和控制功能的片内实现范围. 集成度进一步提升受限于高低压器件隔离、片内热耦合、高频驱动可靠性和无源单元面积.

表 3 GaN单片集成功率转换电路性能总结与对比

Table 3 Performance comparison of monolithically integrated GaN power conversion circuits

代表性工作	功率级结构	应用验证	电压等级/转换关系	开关频率	输出功率	片内功能
[36]	半桥	DC–DC	20~3 V	100 MHz	5 W	栅极驱动
[50]	半桥	DC–DC/DC–AC	400~200 V	3 MHz	—	栅极驱动、续流二极管、温度检测
[35]	非对称半桥	DC–DC	48~1 V	1 MHz	5 W	栅极驱动、电平移位、温度检测
[49]	半桥	DC–DC	29~10 V	10 kHz	0.5 W	栅极驱动、PWM反馈控制、过流保护
[52]	半桥	DC–DC	200 V	5 MHz	—	栅极驱动、高压电平移位、dV/dt控制
[53]	单开关功率级	DC–DC	400 V	1 MHz	29 W	栅极驱动、控制环路、高压供电调节、比较器

4 总结

本文系统回顾了GaN单片集成电路的技术演进与研究现状，核心围绕功率集成平台、器件建模与仿真、功率IC功能模块三方面展开. 在集成平台层面，横向GaN器件架构为单片集成提供了核心材料与工艺基础，当前主流技术路线的核心差异集中于衬底选型与隔离方案设计，核心技术瓶颈来源于片内逻辑实现、衬底耦合效应、高压隔离设计与高压高频协同优化. 在器件建模层面，紧凑建模是连接器件物理特性与电路级仿真的核心桥梁，也是GaN单片集成器件开展工程化电路设计与分析的必要基础. 在功能模块层面，GaN单片集成的技术边界已从核心功率级，逐步拓展至栅极驱动、片内传感、保护电路与控制功能的全链路集成. 综上，GaN单片集成技术已完成从分立器件原理演示到功率IC标准化功能模块的技术演进，其后续技术突破依赖于集成平台、器件建模与功能集成三大维度的协同优化与并行发展.

GaN功率集成未来的关键技术可从接口标准化、功能单元集成和设计工具三个方面推进. 接口标准化需面向热管理与电隔离折中，定义芯片级接口、隔离边界和动态测试条件，以支撑高压功率级与低压驱动/控制电路共片集成. 功能单元集成需以半桥功率级为主体, 耦合驱动、保护和基础控制功能, 并通过高性能p沟道GaN器件或更稳定的全n沟道GaN电路, 提升片内控制与接口集成能力. 设计工具需基于实验校准的GaN紧凑模型，将器件动态特性、偏置依赖和超高频非准静态效应纳入电路级分析，以提高高速驱动、保护和控制电路的设计验证一致性. 上述问题的解决将为GaN单片集成从功率级及外围功能模块扩展到包含功率转换、状态检测、保护响应和基础控制的功率片上系统提供基础.

参考文献

1 Huber J, Jahns T M, Kolar J W. Integration—a major driver of power electronics innovation. IEEE Trans Power Electron, 2026, 41: 1–17

2 Moore G E. Cramming more components onto integrated circuits. Proc IEEE, 1998, 86: 82–85

3 Graef M. More Than Moore White Paper. In: 2021 IEEE International Roadmap for Devices and Systems Outbriefs. Piscataway: IEEE, 2021. 1–47

4 Lee F C, Boroyevich D, Van Wyk J D, et al. Power electronics system integration—a CPES perspective. IEEE Power Electron Soc Newsl, 2008, 20: 14–19

5 Blaabjerg F, Consoli A, Ferreira J A, et al. The future of electronic power processing and conversion. IEEE Trans Power Electron, 2005, 20: 715–720

6 van Wyk J D, Lee F C. On a future for power electronics. IEEE J Emerg Sel Top Power Electron, 2013, 1: 59–72

7 Kolar J W, Biela J, Waffler S, et al. Performance trends and limitations of power electronic systems. In: 2010 6th International Conference on Integrated Power Electronics Systems. Nuremberg: VDE, 2010. 1–20

8 Steimer P K. Power electronics building blocks—a platform-based approach to power electronics. In: 2003 IEEE Power Engineering Society General Meeting. Toronto: IEEE, 2003. 1360–1365

9 Amano H, Baines Y, Beam E, et al. The 2018 GaN power electronics roadmap. J Phys D-Appl Phys, 2018, 51: 163001
10 Chen K J, Haberlen O, Lidow A, et al. GaN-on-Si power technology: devices and applications. IEEE Trans Electron Devices, 2017, 64: 779–795
11 Basler M, Reiner R, Moench S, et al. Building blocks for GaN power integration. IEEE Access, 2021, 9: 163122–163137
12 Wei J, Zheng Z, Tang G, et al. GaN power integration technology and its future prospects. IEEE Trans Electron Devices, 2024, 71: 1365–1382
13 Yole Développement. Power GaN 2018: Epitaxy, Devices, Applications and Technology Trends. Lyon: Yole Développement, 2018
14 Jones E A, Wang F F, Costinett D. Review of commercial GaN power devices and GaN-based converter design challenges. IEEE J Emerg Sel Top Power Electron, 2016, 4: 707–719
15 Hoo Teo K, Zhang Y, Chowdhury N, et al. Emerging GaN technologies for power, RF, digital, and quantum computing applications: recent advances and prospects. J Appl Phys, 2021, 130: 160902
16 Buffolo M, Favero D, Marcuzzi A, et al. Review and outlook on GaN and SiC power devices: industrial state-of-the-art, applications, and perspectives. IEEE Trans Electron Devices, 2024, 71: 1344–1355
17 Tsai C L, Ueda T, Uemoto Y, et al. Smart GaN platform: Performance and challenges. In: 2017 IEEE International Electron Devices Meeting. San Francisco: IEEE, 2017. 33.1.1–33.1.4
18 Lidow A, De Rooij M, Strydom J, et al. GaN Transistors for Efficient Power Conversion. Hoboken: John Wiley & Sons, 2019
19 Xu H, Tang G, Wei J, et al. Monolithic integration of gate driver and protection modules with *P*-GaN gate power HEMTs. IEEE Trans Ind Electron, 2022, 69: 6784–6793
20 Li A, Li F, Chen K, et al. A supply voltage insensitive two-transistor temperature sensor with PTAT/CTAT outputs based on monolithic GaN integrated circuits. IEEE Trans Power Electron, 2023, 38: 10584–10588
21 Cosnier T, Bakeroot B, Posthuma N, et al. 200 V GaN-on-SOI smart power platform for monolithic GaN power ICs. In: 2021 IEEE International Electron Devices Meeting. San Francisco: IEEE, 2021. 5.1.1–5.1.4
22 Li X, Bakeroot B, Posthuma N, et al. GaN-on-SOI: Monolithically integrated all-GaN ICs for power conversion. In: 2019 IEEE International Electron Devices Meeting. San Francisco: IEEE, 2019. 4.4.1–4.4.4
23 Li S, Ma X, Zhang L, et al. 1200 V E-mode GaN monolithic integration platform on sapphire with ultra-thin buffer technology. In: 2023 International Electron Devices Meeting. San Francisco: IEEE, 2023. 1–4
24 Chen K J, Wei J, Tang G, et al. Planar GaN power integration—the world is flat. In: 2020 IEEE International Electron Devices Meeting. San Francisco: IEEE, 2020. 27.1.1–27.1.4
25 Trescases O, Murray S K, Jiang W L, et al. GaN power ICs: Reviewing strengths, gaps, and future directions. In: 2020 IEEE International Electron Devices Meeting. San Francisco: IEEE, 2020. 27.4.1–27.4.4
26 Texas Instruments. LMG3522 650-V 30-mΩ GaN FET with integrated gate driver and active power management. Datasheet, 2026
27 Texas Instruments. LMG3622 700-V GaN half-bridge with integrated driver. Datasheet, 2026
28 Efficient Power Conversion. EPC23104. Datasheet, 2026
29 Navitas Semiconductor. NV6156 650-V GaNFast power IC with integrated gate driver. Datasheet, 2026
30 Navitas Semiconductor. NV6269C 650-V GaNFast power IC with integrated gate driver, sensing and protection. Datasheet, 2026
31 Kaufmann M, Wicht B. Monolithic Integration in E-Mode GaN Technology. Cham: Springer, 2022
32 Bader S J, Lee H, Chaudhuri R, et al. Prospects for wide bandgap and ultrawide bandgap CMOS devices. IEEE Trans Electron Devices, 2020, 67: 4010–4020
33 Ujita S, Kachi T, Yagi K, et al. A compact GaN-based DC-DC converter IC with high-speed gate drivers enabling high efficiencies. In: 2014 IEEE 26th International Symposium on Power Semiconductor Devices and ICs. Waikoloa: IEEE, 2014. 51–54
34 Li A, Cui M, Shen Y, et al. Monolithic comparator and sawtooth generator of AlGaN/GaN MIS-HEMTs with threshold voltage modulation for high-temperature applications. IEEE Trans Electron Devices, 2021, 68: 2673–2679
35 Yan D, Ma D B. A monolithic GaN power IC with on-chip gate driving, level shifting, and temperature sensing, achieving direct 48-V/1-V DC–DC conversion. IEEE J Solid-State Circuits, 2022, 57: 3865–3876
36 Zhang Y, Rodriguez M, Maksimovic D. Very high frequency PWM buck converters using monolithic GaN half-bridge power stages with integrated gate drivers. IEEE Trans Power Electron, 2016, 31: 7926–7942
37 Weiss B, Reiner R, Moench S, et al. Substrate biasing effects in a high-voltage, monolithically-integrated half-bridge GaN-chip. In: 2017 IEEE 5th Workshop on Wide Bandgap Power Devices and Applications. Albuquerque: IEEE, 2017. 265–272
38 Radhakrishna U, Choi P, Antoniadis D A. Facilitation of GaN-based RF- and HV-circuit designs using MVS-GaN HEMT compact model. IEEE Trans Electron Devices, 2019, 66: 95–105
39 Huang H, Li F, Sun Z, et al. Model development for threshold voltage stability dependent on high temperature operations in wide-bandgap GaN-based HEMT power devices. Micromachines, 2018, 9: 658
40 Angelov I, Zirath H, Rosman N. A new empirical nonlinear model for HEMT and MESFET devices. IEEE Trans Microwave Theor Techn, 1992,

40: 2258–2266
41 Curtice W R. A MESFET model for use in the design of GaAs integrated circuits. IEEE Trans Microwave Theor Techn, 1980, 28: 448–456
42 Chang Y H, Chang J J. Analysis of an EEHEMT model for InP pHEMTs. In: 2007 IEEE Conference on Electron Devices and Solid-State Circuits. Tainan: IEEE, 2007. 237–240
43 Martin P, Lucci L, Barbé J C. The Leti-HSP surface-potential-based SPICE model for AlGaN/GaN power devices. In: 2015 IEEE Compact Modeling Workshop. Santa Barbara: IEEE, 2015. 308–309
44 Khandelwal S. Advanced SPICE Model for GaN HEMTs (ASM-HEMT): a New Industry-Standard Compact Model for GaN-Based Power and RF Circuit Design. Cham: Springer Nature, 2022
45 Aamir Ahsan S, Ghosh S, Khandelwal S, et al. Physics-based multi-bias RF large-signal GaN HEMT modeling and parameter extraction flow. IEEE J Electron Devices Soc, 2017, 5: 310–319
46 Radhakrishna U, Imada T, Palacios T, et al. MIT virtual source GaNFET-high voltage (MVSG-HV) model: a physics based compact model for HV-GaN HEMTs. Phys Status Solidi C, 2014, 11: 848–852
47 Albahrani S A, Mahajan D, Hodges J, et al. ASM GaN: industry standard model for GaN RF and power devices—Part-II: modeling of charge trapping. IEEE Trans Electron Devices, 2019, 66: 87–94
48 Wong K Y, Chen W, Chen K J. Integrated voltage reference generator for GaN smart power chip technology. IEEE Trans Electron Devices, 2010, 57: 952–955
49 Sun R, Liang Y C, Yeo Y C, et al. Development of GaN power IC platform and all GaN DC-DC buck converter IC. In: 2019 31st International Symposium on Power Semiconductor Devices and ICs. Shanghai: IEEE, 2019. 271–274
50 Reiner R, Waltereit P, Weiss B, et al. Monolithically integrated power circuits in high-voltage GaN-on-Si heterojunction technology. IET Power Electron, 2018, 11: 681–688
51 Pytel S G, Radhakrishna U, Wilkerson J, et al. AlGaN/GaN MOSHFET integrated circuit power converter. In: 2004 IEEE 35th Annual Power Electronics Specialists Conference. Aachen: IEEE, 2004. 579–584
52 Jiang W L, Murray S K, Zaman M S, et al. Monolithic integration of a 5-MHz GaN half-bridge in a 200-V GaN-on-SOI process: programmable dv/dt control and floating high-voltage level-shifter. In: 2021 IEEE Applied Power Electronics Conference and Exposition. Phoenix: IEEE, 2021. 728–734
53 Kaufmann M, Wicht B. A monolithic GaN-IC with integrated control loop for 400-V offline buck operation achieving 95.6% peak efficiency. IEEE J Solid-State Circuits, 2020, 55: 3169–3178
54 Tang G, Xu H, Wang H, et al. High-speed, high-reliability GaN power device with integrated gate driver. In: 2018 IEEE 30th International Symposium on Power Semiconductor Devices and ICs. Chicago: IEEE, 2018. 76–79
55 Zhuang C W, Chen C H, Hsu H C, et al. Monolithic FET-controlled GaN driver with pre-boosting and robust dead time control for DToF LiDAR application. In: 2023 35th International Symposium on Power Semiconductor Devices and ICs. Hong Kong: IEEE, 2023. 80–83
56 Kao Y Y, Hung S H, Chen H Y, et al. Fully integrated GaN-on-silicon gate driver and GaN switch with temperature-compensated fast turn-on technique for achieving switching frequency of 50 MHz and slew rate of 118.3 V/Ns. IEEE J Solid-State Circuits, 2021, 56: 3619–3627
57 Lidow A. The path forward for GaN power devices. In: 2020 IEEE Workshop on Wide Bandgap Power Devices and Applications in Asia. Suita: IEEE, 2020. 1–3
58 Kinzer D. Breaking speed limits with GaN power ICs. APEC 2016 Keynote, 2016
59 Moench S, Reiner R, Waltereit P, et al. Integrated current sensing in GaN power ICs. In: 2019 31st International Symposium on Power Semiconductor Devices and ICs. Shanghai: IEEE, 2019. 111–114
60 Mönch S, Basler M, Haarer J, et al. Continuous current sensing GaN half-bridge ICs. IEEE Open J Power Electron, 2026, 7: 503–512
61 Li A, Shen Y, Li Z, et al. A 4-transistor monolithic solution to highly linear on-chip temperature sensing in GaN power integrated circuits. IEEE Electron Device Lett, 2023, 44: 333–336
62 Bau P, Driussi S, Beauchene T. Contributions to designing undervoltage lockout circuits in p-GaN gate technology. In: 2024 IEEE Workshop on Wide Bandgap Power Devices and Applications in Europe. Torino: IEEE, 2024. 1–5
63 Wang H, Kwan A M H, Jiang Q, et al. A GaN pulse width modulation integrated circuit for GaN power converters. IEEE Trans Electron Devices, 2015, 62: 1143–1149
64 Tang G, Kwan A M H, Wong R K Y, et al. Digital integrated circuits on an E-mode GaN power HEMT platform. IEEE Electron Device Lett, 2017, 38: 1282–1285

Summary for “单片集成氮化镓电路仿真与功能模块研究进展”

Review of circuit simulations and functional blocks for monolithically integrated GaN

Ang Li[1,2], Yunsong Xu[2,3], Yifan Yan[1], Yihan Ding[2,3], Yingfei Sun[1], Guohao Yu[1*], Wen Liu[2,3*], Baoshun Zhang[1] & Zhongming Zeng[1]

[1] *Suzhou Institute of Nano-Tech and Nano-Bionics, Chinese Academy of Sciences, Suzhou 215123, China*
[2] *Advanced Semiconductor Research Center, Xi'an Jiaotong-Liverpool University, Suzhou 215123, China*
[3] *School of Advanced Technology, Xi'an Jiaotong-Liverpool University, Suzhou 215123, China*
* Corresponding authors, E-mail: Ghyu2009@sinano.ac.cn; Wen.Liu@xjtlu.edu.cn

Gallium nitride (GaN) lateral heterostructures provide an enabling technology for monolithic power integrated circuits (ICs), as their planar device geometry allows power devices and auxiliary circuits to be co-fabricated on the same chip. Compared with discrete implementations, monolithic GaN integration can shorten gate-drive and switching-loop interconnections, reduce parasitic effects, and increase functional density in high-frequency power conversion systems. With the growing commercial adoption of GaN power devices in low-to-medium-voltage and high-frequency applications, including fast chargers and data centers, systematic design guidelines for GaN monolithic power ICs have become increasingly important. This review summarizes recent advances in monolithically integrated GaN power ICs from three coupled dimensions: integration platforms, device modeling and simulation, and hierarchical functional modules.

First, the three mainstream GaN integration platforms, namely GaN-on-Si, GaN-on-SOI, and GaN-on-sapphire, are compared in terms of process maturity, isolation capability, thermal characteristics, and device library diversity. GaN-on-Si is the most industrially mature technology platform because of its compatibility with large-diameter silicon substrates and established silicon manufacturing flows. However, its conductive substrate introduces substrate biasing and back-gate modulation, which must be considered when evaluating isolation and biasing in monolithic power ICs. GaN-on-SOI improves on-chip electrical isolation through buried oxide layers and deep trench isolation, but this improvement comes at the cost of increased thermal resistance. GaN-on-sapphire provides strong substrate insulation, while its lower thermal conductivity and lower manufacturing scalability limit its broader deployment. The commercialization trajectories of heterogeneous system-in-package (SiP) and monolithic system-on-chip (SoC) approaches are also compared by clarifying their respective characteristics in integration granularity and system-level trade-offs.

Second, GaN device modeling and simulation methodologies are reviewed as the link between device behavior and circuit-level design. The review discusses how device-level analysis, device-circuit co-simulation, and compact modeling support different stages of GaN power IC development. Detailed physical simulation is useful for understanding device mechanisms and device-circuit interaction, whereas compact models are required for efficient circuit-level verification of integrated power stages and auxiliary circuits. The main modeling challenges are related to GaN-specific dynamic effects and thermal behavior, because these effects influence the bias-dependent current, charge, and switching characteristics used in circuit simulation. Therefore, accurate and computationally practical models are essential for translating measured device behavior into circuit-design parameters.

Third, functional integration is reviewed through a 0-to-4 level hierarchical roadmap. This roadmap progresses from monolithic power stages to integrated gate drivers, on-chip current and temperature sensing, protection circuits, and closed-loop control modules. Lower integration levels are more mature because they directly reduce parasitic drive loops and improve switching performance. Higher integration levels remain more difficult because sensing, protection, logic, and control functions require reliable low-voltage devices, isolation, passive elements, and device models compatible with circuit simulation. GaN power ICs still require further development of device libraries, circuit design methods, and design tools to support large-scale power and control circuit implementation at the level of mature silicon BCD technologies.

This review clarifies the technical scope, current limitations, and design trade-offs of GaN monolithic power integration. It provides a structured reference for circuit designers working toward high-power-density all-GaN power conversion systems. Future progress depends on interface standardization, complementary logic enablement, and dynamic-effect-aware design-tool optimization.

gallium nitride, monolithic integration, power conversion, physical modeling, integrated circuits

doi: 10.1360/CSB-2026-0602