科学通报 2023 年 第 68 卷 第 22 期: 2886 ~ 2900
后摩尔时代二维范德华电子学器件专题 评 述
《中国科学》杂志社 SCIENCE CHINA PRESS

面向电极接触应用的二维金属性过渡金属硫属化合物的制备和器件研究进展

王嘉龙[1], 胡静怡[2], 邬亚欢[1], 朱莉杰[1], 崔芳芳[1*], 张艳锋[1,2*]

1. 北京大学材料科学与工程学院, 北京 100871;
2. 北京大学前沿交叉学科研究院, 北京 100871
* 联系人, E-mail: cuiff-cnc@pku.edu.cn; yanfengzhang@pku.edu.cn

2023-01-15 收稿, 2023-03-21 修回, 2023-03-22 接受, 2023-03-23 网络版发表
国家自然科学基金(51991344, 51991340, 51925201, 52202157)资助

摘要 二维(two-dimensional, 2D)层状半导体材料因具有原子级厚度、优异的光电性质和良好的热/化学稳定性等, 被认为是延续摩尔定律的重要候选材料之一. 基于超薄2D半导体材料构建的电子器件本质上是一种界面器件, 其性能与金属-半导体接触的质量密切相关. 常规蒸镀法制备金属电极通常涉及高能原子(团簇)轰击, 该过程往往导致沟道材料的损伤和界面缺陷的产生, 使得接触质量下降, 接触电阻增大, 器件性能显著恶化. 2D金属性过渡金属硫属化合物(metallic transition metal dichalcogenides, MTMDCs)和半导体性TMDCs具有类似的材料组成、相同的层间范德华相互作用、可兼容的制备方法等, 有望作为金属-半导体接触的界面材料, 有效改善接触问题. 目前, 面向电极接触应用的高质量2D-MTMDCs的制备与应用已取得重要进展. 本文综述了近年来基于化学气相沉积(chemical vapor deposition, CVD)法制备MTMDCs的一些研究成果, 包括不同材料体系的制备、结构表征以及作为电极接触的应用等, 最后讨论了该领域目前存在的问题, 展望了未来可能的发展方向.

关键词 金属性过渡金属硫属化合物, 化学气相沉积, 电极接触, 异质界面

1965年, 作为英特尔创始人之一的戈登·摩尔指出了电子元器件集成度的发展趋势: 集成电路上可以容纳的晶体管数目大约每隔18~24个月便会增加一倍[1], 该趋势后来被总结为摩尔定律(Moore's Law). 在此之后, 场效应晶体管(field effect transistor, FET)等电子元器件不断朝着小型化、低功耗与高性能的方向发展. 然而, 由于传统的硅基沟道材料表面具有未饱和的悬挂键, 其界面散射问题随着器件尺寸的微缩而愈发显著, 严重影响器件的性能. 如何延续摩尔定律成为当今学术界和产业界广泛关注的重大问题. 近年来, 迅速发展的二维(two-dimensional, 2D)层状半导体材料具有原子级平整且无悬挂键的表面, 可以有效缓解载流子输运过程中的界面散射问题, 以二维半导体材料为沟道构建的电子器件具有较高载流子迁移率、高开关比等优异的电学性能. 同时, 二维半导体材料具有连续可调的能带结构、极大的比表面积以及较强的光与物质相互作用, 这赋予了其优异的光电特性. 目前, 二维半导体材料在逻辑存储[2]、发光二极管(light emitting diode, LED)显示驱动[3]、非易失存储[4]以及光电集成[5]等前沿领域已表现出巨大的应用潜力.

随着器件尺寸的不断缩小, 电极接触(electrical contact)的重要性也逐渐凸显, 甚至超越了半导体材料本身[6]. 接触电极联系着二维沟道材料与外部电路, 对微纳电子器件或光电器件的性能(如开态电流密度[7]、

引用格式: 王嘉龙, 胡静怡, 邬亚欢, 等. 面向电极接触应用的二维金属性过渡金属硫属化合物的制备和器件研究进展. 科学通报, 2023, 68: 2886–2900
Wang J L, Hu J Y, Huan Y H, et al. Progress in the preparation and device research of two-dimensional metallic transition metal dichalcogenides for electrical contact applications (in Chinese). Chin Sci Bull, 2023, 68: 2886–2900, doi: 10.1360/TB-2023-0051

© 2023《中国科学》杂志社

场效应迁移率[8]、光电灵敏度[9]等)起着决定性的作用. 传统接触电极的制备通常是采用金属沉积工艺将金属直接蒸镀到二维材料的表面, 该工艺操作简单, 然而蒸镀过程中高能金属原子或团簇与二维材料表面的碰撞以及所带来的局域温升, 往往导致金属-半导体界面出现缺陷、金属原子扩散与化学键合等问题. 这些问题会导致缺陷诱导间隙态(defect-induced gap states, DIGS)的产生, 这种间隙态上会积累大量电子或空穴, 最终导致界面处的肖特基势垒(Schottky barrier)不可由金属的功函数进行调控, 即产生费米能级钉扎效应[10] (Fermi level pinning effect); 同时金属-半导体界面接触质量的降低会导致接触电阻大幅增加, 也会严重影响器件性能. 因此, 探索合适的策略以构建原子级洁净与锐利的接触界面, 形成良好的电极接触, 对提升二维半导体材料的器件性能具有重要意义[11,12].

目前已提出的改善电极接触的策略主要有如下几方面.

(1) 异相同质结集成策略. 构筑金属-半导体同质结被认为是实现高性能2D晶体管器件的理想接触策略之一[13], 主要是通过局域空间诱导使金属电极接触区域的二维半导体材料相变为金属性材料, 以实现良好的欧姆接触. 对于大多数二维过渡金属硫属化合物(transition metal dichalcogenides, TMDCs)材料(如MoS_2、$MoTe_2$等), 其2H相为半导体性, 而通过锂插层[14]、激光辐照[15]、等离子体处理[16]等可将其转变为金属性的1T相(包括1T相、1T′相与$1T_d$相). 作为电极接触的1T相与作为沟道材料的2H相之间具有原子级锐利的界面, 可大幅消除接触界面的肖特基势垒, 降低接触电阻. 例如, Kappera等人[14]基于锂插层法制备了1T-MoS_2与2H-MoS_2的面内同质结器件. 在零偏压下, 器件的接触电阻为~0.2 kΩ μm, 仅约为无相变2H-MoS_2基FET器件接触电阻的1/5. Cho等人[13]利用激光辐照诱导2H-$MoTe_2$中形成Te空位, 局域形成1T′-$MoTe_2$, 从而构筑了1T′-$MoTe_2$与2H-$MoTe_2$的面内同质结. 基于该同质结构筑的FET器件呈现出几乎可忽略的肖特基势垒(势垒高度为~10 meV), 载流子的场效应迁移率相较于2H-$MoTe_2$基FET器件提升了近50倍. 但是1T相的TMDCs材料大多处于亚稳态(meta-stable), 升高温度即会转变为更稳定的2H相, 因此该类异相同质结器件的稳定性是一个重要问题.

(2) 范德华(van der Waals, vdW)接触策略. vdW接触因具有原子级洁净的界面和vdW间隙, 可实现金属电极与二维半导体材料的无钉扎接触, 有望提升超薄沟道FET器件的性能[17]. 目前, 构筑vdW接触主要有两种方式: 一是添加界面缓冲层(buffer layer)法, 即在金属电极与半导体沟道材料之间添加二维材料作为缓冲层, 构筑vdW接触. 该缓冲层可有效隔绝电极-沟道的相互作用, 降低金属沉积对沟道的损伤, 大幅提升器件性能. Wang等人[18]选用六方氮化硼(h-BN)作为缓冲层, 先将其转移至少层MoS_2表面, 再沉积Ni/Au金属电极, 以此构筑的FET器件场效应迁移率可从~178.2 $cm^2\ V^{-1}\ s^{-1}$提升至~321.4 $cm^2\ V^{-1}\ s^{-1}$(测试温度为~77 K). 除h-BN以外, 研究人员发现, 石墨烯[19]、Se层[20]等均可作为界面缓冲层实现vdW接触. 二是转移金属电极法, 即将预制备好的金属电极通过转移介质(如聚二甲基硅氧烷(polydimethylsiloxane, PDMS)、聚甲基丙烯酸甲酯(polymethyl methacrylate, PMMA)等)定点转移至二维材料表面, 以形成具有vdW间隙的电极-沟道接触. Liu等人[21]提出, 转移电极构筑vdW接触能够有效避免传统蒸镀电极造成的缺陷、金属原子扩散等问题, 可形成洁净的金属-半导体界面. 基于此方法, 他们制备了多种性能极佳的金属-半导体肖特基结(如Au/MoS_2、Pt/MoS_2等), 其中金属功函数均可有效调控其肖特基势垒高度, 调控程度接近肖特基-莫特(Schottky-Mott)极限. 近期, Zhang等人[22]也报道了在转移电极法的基础上, 利用分子修复(molecule treatment)的方法可诱导二维半导体材料中缺陷的自愈合, 从而提高载流子浓度, 进一步提升器件性能. 然而, 构筑vdW接触会增加器件加工的复杂性, 不适用于大规模批量生产.

(3) 金属电极设计策略. 近期, 研究人员也试图对金属电极进行设计来改善器件的性能. 为减少金属沉积过程对二维半导体材料的损伤, Wang等人[23]设计了In/Au作为电极接触. 由于金属In的熔点很低(高真空条件下~530°C即可蒸发), 其相对较低的蒸发温度和沉积速率使得在电极蒸镀过程中, 二维半导体材料可维持其本征结构不被破坏. 在MoS_2、WS_2、WSe_2等多种二维半导体基FET器件中, 选用In/Au作为电极均实现了更低的接触电阻与更高的场效应迁移率, 表明该方法具有很好的普适性. 为降低接触电阻, Li等人[24]设计了Au/Ti/Au电极, 其中第一层沉积的Au的厚度仅为~3 nm, 易于与后续沉积的Ti层形成合金. 这种合金不仅能维持很好的黏附力, 还能促使金属电极与沟道材料之间形成良好的欧姆接触. 基于该方法构筑的单层MoS_2-FET的接触电阻为~2.9 kΩ μm, 约是传统Au电极器件

接触电阻的1/10. 为减少来自金属中的扩展波函数(extended wavefunction)对二维半导体材料的影响, Shen等人[25]提出以半金属Bi作为电极构筑单层MoS_2-FET器件. 由于半金属Bi在费米能级附近的态密度几乎为0, 因而可有效抑制金属诱导间隙态(metal-induced gap states, MIGS)的产生. 当半金属Bi的费米能级接近半导体的导带底时, 与其接触的半导体界面将处于简并态, 此时的肖特基势垒高度为~0 meV. 实验中Bi电极与单层MoS_2沟道材料之间呈现出良好的欧姆接触, 器件的接触电阻为~123 Ω μm, 开态电流密度为~1135 μA μm^{-1}, 为当时已报道的单层MoS_2-FET器件的最佳值. 尽管如此, Bi的热稳定性较差, 其熔点仅有271.5°C, 很难满足后道工序(back end of line, BEOL)中集成互联的需求.

(4) 二维金属-半导体异质结集成策略. 实验发现, 二维金属性材料的电导率与传统金属材料较为接近, 是作为FET器件电极接触的重要候选材料. 理论研究表明, 利用二维金属性材料作为接触电极能够在金属和半导体接触界面形成vdW间隙, 该间隙能够有效隔绝金属电极与二维沟道材料之间的相互作用, 消除费米能级钉扎效应[26]. Zhang等人[27]采用二维半金属1T′-$MoTe_2$作为电极接触材料构筑单层MoS_2-FET器件, 实现了接近理想状态的肖特基整流效应. 之后, 他们制备了另一种二维半金属1T′-WS_2作为二维碲烯(tellurene)基FET器件的电极接触材料, 器件呈现出几乎为零的肖特基势垒(~3±9 meV)与~1304 $cm^2\ V^{-1}\ s^{-1}$的高迁移率[28]. 这说明二维金属性材料是改善FET器件电极接触问题的一类优选材料.

在众多的二维金属性材料中, 二维金属性过渡金属硫属化合物(metallic transition metal dichalcogenides, MTMDCs)的成功制备并作为电极接触的应用得到了十分广泛的关注. MTMDCs具有与金属Cu可比的电导率, 可作为FET器件的优异电极材料. 同时MTMDCs与半导体性TMDCs(semiconductor TMDCs, STMDCs)具有相似的晶格结构与互补的电学性质, 这使得基于二维MTMDCs/STMDCs构筑的金属-半导体异质结构在消除费米能级钉扎效应方面显示出很大的潜力.

为促进MTMDCs材料在电极接触领域的应用, 高质量材料的可控制备是重要的前提. 早期的薄层MTMDCs材料主要通过机械剥离法[29]获得. 但该方法制备效率低, 且存在层数与尺寸不可控等缺点, 极大地限制了其基本物性和实际应用的研究. 随后, 研究者又发展了化学剥离法[30,31]、胶体合成法[32,33], 以及化学气相沉积法(chemical vapor deposition, CVD)等多种策略, 以期实现大面积、层数可控、高质量二维MTMDCs材料的制备. 在这些方法中, CVD法被认为是实现高质量二维MTMDCs材料可控制备的有效手段. 通过调节CVD生长过程中的诸多实验参数, 如前驱体的类型和用量、生长基底的种类、生长温度以及生长体系中的压强、载气的种类和流量等, 可以实现对二维MTMDCs材料的层厚、相态、形貌、畴区尺寸与取向的精准调控. 目前, CVD法已被广泛应用于二维MTMDCs材料的可控制备[34~36].

本文针对用于电极接触领域MTMDCs材料的制备与应用进展进行综述, 主要聚焦于在该领域研究较为广泛的V、Nb、Ni三种金属元素与硫族元素形成的二维MTMDCs材料(图1), 涵盖不同材料的CVD制备、精确表征及其在FET器件电极接触领域的应用进展, 并对该领域目前面临的问题进行总结与展望.

1 钒基硫属化合物

钒基硫属化合物(VX_2, X=S, Se, Te)是二维MTMDCs材料研究中最为广泛关注的一类材料体系. VX_2具有较高的稳定性, 不易与空气中的氧气和水蒸气等发生反应, 这是实现其实际应用的前提. 理论计算表明, 单层VX_2的H相与T相均呈现金属性[37], 并且VX_2与STMDCs具有相似的晶体结构, 这都说明VX_2有望作为

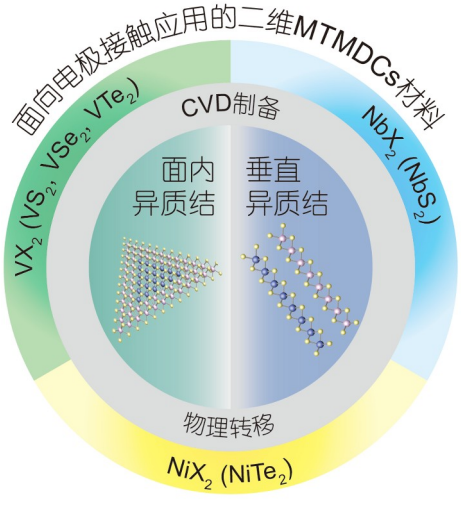


图 1 (网络版彩色)本文综述的面向电极接触应用的二维MTMDCs材料

Figure 1 (Color online) Two-dimensional MTMDCs materials for electrical contact applications reviewed in this paper

电极材料用于改善二维STMDCs基FET器件的接触问题.

1.1 二硫化钒(VS_2)

Yuan等人[34]利用VCl_3和S作为前驱体, 采用常压CVD法在SiO_2/Si基底上合成了单晶1T-VS_2纳米片(生长温度~550°C, 纳米片尺寸<10 μm, 厚度~42.5 nm). 随后, 本课题组[38]利用VCl_3和S前驱体, 采用常压CVD法在SiO_2/Si基底上实现了薄层(<10 nm)、1T-VS_2纳米片的制备(生长温度~600°C, 图2(a)), 其中纳米片的畴区尺寸可由载气H_2的流量进行调控. 当H_2流量从8 sccm (standard cubic centimeter per minute)降至2 sccm时, VS_2纳米片的边缘长度可从~10 μm增加至~40 μm (图2(b)). 但是当H_2流量降至0 sccm时, 基底上未能沉积VS_2. 这可能是由于H_2参与了中间化学反应(VCl_4(g)+S_2(g)+2H_2(g)→VS_2(s)+4HCl(g)), 促进了前驱体的分解, 提高了生长速率. 因此, 较高的H_2含量会导致VS_2成核密度的增大, 使得基底上纳米片的尺寸变小. 同时实验中亦发现, 降低前驱体VCl_3的蒸发温度(约275~300°C), 以及优化SiO_2/Si基底相对于前驱体VCl_3的放置位置, 是得到超薄VS_2纳米片的关键因素. 将薄层VS_2纳米片转移至高定向热解石墨(highly oriented pyrolytic graphite, HOPG)上进行开尔文探针力显微镜(Kelvin probe force microscopy, KPFM)测试, 发现VS_2纳米片呈现出几乎不随厚度改变的表面势(图2(d)~(f)), 进而可计算出VS_2纳米片的功函数为~4.73 eV. 四探针法也测得~6.7 nm厚的VS_2纳米片具有很低的电阻率(~3 Ω μm, 图2(c)). 这都说明VS_2可作为半导体性二维MoS_2的良好电极材料[39].

本课题组[38]通过逐层转移的方法将VS_2纳米片转

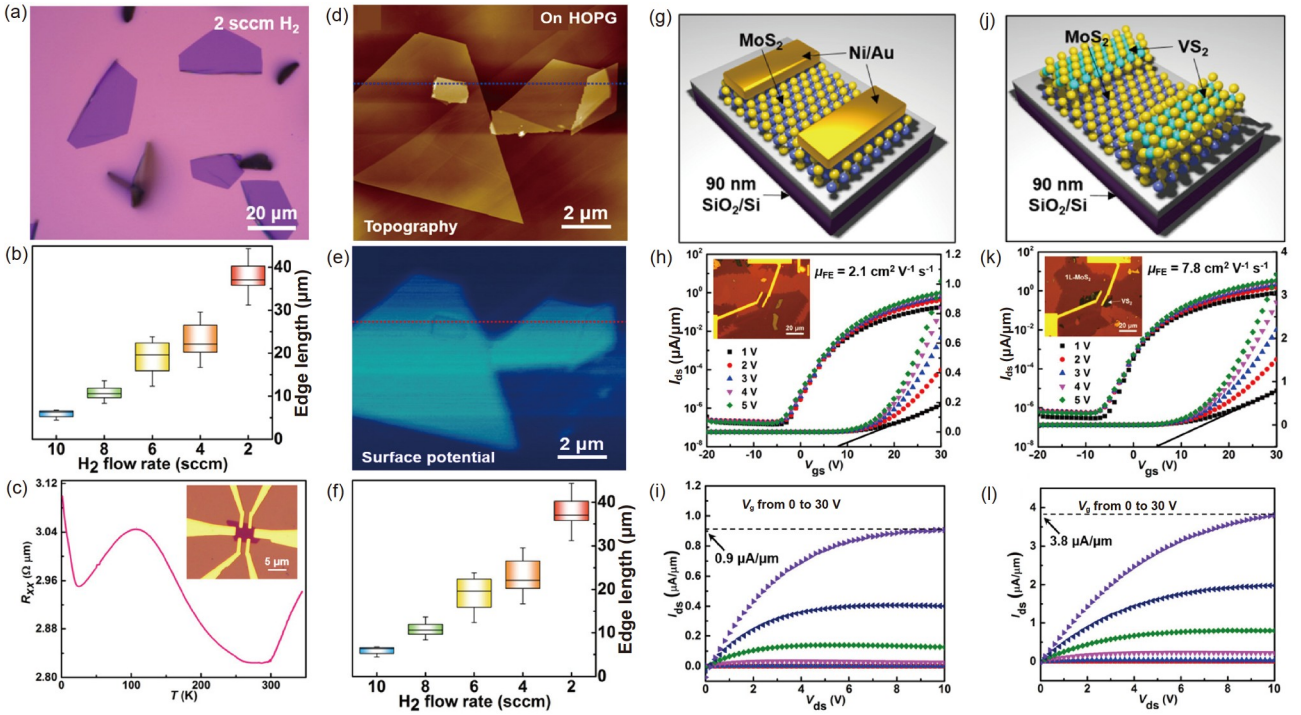


图 2 (网络版彩色)VS_2纳米片的CVD制备及其在MoS_2-FET中的应用[38], Copyright © 2017, American Chemical Society. (a) SiO_2/Si基底上VS_2纳米片的光学显微镜图像. (b) VS_2边缘长度随H_2流量变化的趋势图. (c) ~6.7 nm厚VS_2纳米片的电阻-温度曲线. 内置插图: 基于VS_2纳米片构筑的霍尔器件的光学显微镜图像. 转移至高定向热解石墨上的VS_2纳米片的形貌(d)与表面势(e)图像. (f) 沿(d)、(e)中虚线的原子力显微镜表面势分析与表观高度分析. (g) 基于Ni/Au电极的单层MoS_2-FET器件示意图. 基于Ni/Au电极的单层MoS_2-FET的转移特性曲线(h)与输出特性曲线(i). (j) 基于VS_2电极的单层MoS_2-FET器件示意图. 基于VS_2电极的单层MoS_2-FET的转移特性曲线(k)与输出特性曲线(l)

Figure 2 (Color online) CVD syntheses of VS_2 nanosheets and applications in MoS_2-FET[38], Copyright © 2017, American Chemical Society. (a) Optical microscopy image of VS_2 nanosheets grown on the SiO_2/Si substrate. (b) Plot of VS_2 edge length versus H_2 flow rate. (c) Resistance-temperature curve of a ~6.7 nm thick VS_2 nanosheet. Inset: Optical microscopy image of a VS_2 nanosheet-based Hall device. Topography (d) and surface potential (e) images of transferred VS_2 nanosheets on HOPG, respectively. (f) Atomic force microscope (AFM) apparent potential and height profiles along the dashed lines in (d) and (e). (g) Schematic model of Ni/Au-contacted monolayer MoS_2-FET. The transfer (h) and output (i) curves of Ni/Au-contacted monolayer MoS_2-FET. (j) Schematic model of VS_2-contacted monolayer MoS_2-FET. The transfer (k) and output (l) curves of VS_2-contacted monolayer MoS_2-FET

移至单层MoS_2上，构筑了VS_2接触的MoS_2-FET器件(图2(j))．与直接蒸镀Ni/Au电极构建的MoS_2-FET器件(图2(g))相比，VS_2接触的MoS_2-FET器件表现出更加优异的电学性能，其场效应迁移率和开态电流密度分别从Ni/Au接触的~2.1 $cm^2\ V^{-1}\ s^{-1}$(图2(h))和~0.9 $\mu A\ \mu m^{-1}$(图2(i))提升至~7.8 $cm^2\ V^{-1}\ s^{-1}$(图2(k))和~3.8 $\mu A\ \mu m^{-1}$(图2(l), V_{ds}=10 V, V_g=30 V). 通过对两种类型MoS_2-FET器件的接触电阻进行评估，发现基于VS_2电极器件的接触电阻尚不到传统Ni/Au电极的1/4, 这说明二维VS_2作为直接接触电极可以显著改善FET器件的电极接触问题.

通过物理转移法构筑的基于VS_2/MoS_2垂直异质结的FET器件表现出优异的性能, 然而转移过程不可避免地会在界面引入气体、水分子和有机聚合物等杂质. 这些杂质会通过掺杂、应力效应或杂质散射等途径严重影响异质结的特性, 进而降低器件的性能[40]. CVD法直接合成二维金属-半导体异质结是获得洁净异质界面的可行方法. 然而, 二维MTMDCs材料的不稳定性、不同材料合成温度的差异、前驱体的选择/稳定性等因素往往会导致混相、合金化等不良结果[41]，如何实现高质量异质结的合成仍然是相关领域的研究热点．基于此问题，Leong等人[42]设计了两步CVD法，制备了高质量VS_2-MoS_2面内异质结，发现在SiO_2/Si基底上沉积VS_2后，第二步CVD制备的MoS_2会倾向于从VS_2的畴区顶点处形核并向外扩展生长，最终形成星状的多晶面内拼接异质结构．基于该异质结构建的VS_2电极的MoS_2-FET器件具有很低的接触电阻(~0.5 kΩ μm)，其开态电流密度是传统Ni/Au电极器件的6倍．这主要是由于VS_2作为电极可显著降低肖特基势垒，提升器件的性能．该工作说明，两步CVD法是制备二维TMDCs基金属-半导体面内异质结构的有效方法，同时也展现了VS_2作为FET器件接触电极的应用前景.

1.2 二硒化钒(VSe_2)

与传统的异质外延生长相比，vdW外延生长对基底和外延层的晶格对称性以及晶格常数的匹配度要求较低[43], 更容易释放外延层中的应力; 而云母具有原子级平整的表面以及良好的热稳定性与化学惰性，是vdW外延生长中常用的基底．本课题组[44]利用vdW外延机理，采用CVD法在(001)面单晶云母基底上实现了少层1T-VSe_2单晶纳米片的直接合成，其中选用VCl_3和Se作为前驱体, 蒸发温度分别设置为~500和~370°C, 生长温度为~600°C. 光学显微镜表征显示, VSe_2表现出相对转角为60°的两种优势取向(图3(a)). 基于云母基底与VSe_2的晶格匹配关系，模拟出了二者可能的堆叠结构(图3(b))，进一步印证了云母基底上VSe_2的生长遵循vdW外延模式．此外，VSe_2纳米片的厚度可通过调整CVD生长过程中Ar载气的流量进行有效调控，当Ar流量从500 sccm降至100 sccm时，可以获得约4.9~90 nm厚度的VSe_2纳米片(图3(c))．其中~10 nm厚VSe_2纳米片的电导率在300 K下可达~1.1×10^6 $S\ m^{-1}$(图3(d))，比其他二维材料(如石墨烯[45~47]、二维锑烯[48]、1T-MoS_2[49]等)高出约1~4个数量级，甚至可与传统的金属(如银、钢等)相媲美．这种超高的电导率可能是由VSe_2晶格中相邻V^{4+}-V^{4+}离子之间的强电子耦合作用所致[50]．Hossain等人[51]利用类似的CVD法, 选用VCl_3和S/Se作为前驱体, 以表面部分覆盖有h-BN的SiO_2作为基底, 合成了高质量的VS_2和VSe_2纳米片, 其中前驱体的蒸发温度约为200~300°C, 生长温度为~650°C. 有趣的是, VX_2仅在h-BN上沉积生长，而在裸露的SiO_2表面则未观察到纳米片的生长．这种选择性生长现象的内在机制仍需进一步探索.

之后，本课题组[52]发展了一种普适的两步CVD法, 制备出多种VSe_2/MX_2(M=Mo, W; X=Se, S)二维金属-半导体异质结构．在该异质结的制备体系中可观察到一种崭新的生长模式，即VSe_2会优先在已生长的MX_2的畴区边缘成核生长，形成边缘厚、中间薄的三角形水池状结构. 随后, 以vdW外延模式从畴区边缘逐渐向畴区中心生长，最终得到垂直堆垛的VSe_2/MX_2层间异质结(图3(e)~(h))．通过该生长模式可以获得典型的电极-沟道-电极结构, 进一步通过控制生长条件有望实现纳米级沟道长度器件的直接构筑．KPFM测试结果显示，VSe_2纳米片所在区域的衬度比单层WSe_2和$MoSe_2$所在区域的衬度亮(图3(i)，(j))，且可得出VSe_2相对于WSe_2和$MoSe_2$的功函数差值分别为~163.0和~123.0 meV．这表明金属性VSe_2相对于WSe_2和$MoSe_2$具有更小的功函数．因此，当VSe_2与p型WSe_2接触后，在WSe_2侧的空间电荷区内可以形成高电阻层，从而形成典型的肖特基整流接触(图3(k))．这种高电阻的空间电荷区有利于电子-空穴对的分离，因此基于该类异质结构筑的二极管在光电转换领域具有重要的应用价值；而当VSe_2与n型的$MoSe_2$接触后，在$MoSe_2$侧形成的则是一个低电阻的空间电荷区，因而会形成良好的欧姆接触(图3(l))．这种类型的异质结有望在基于n型TMDCs半导体电子器件的性能优化方面发挥重要作用．纳米尺

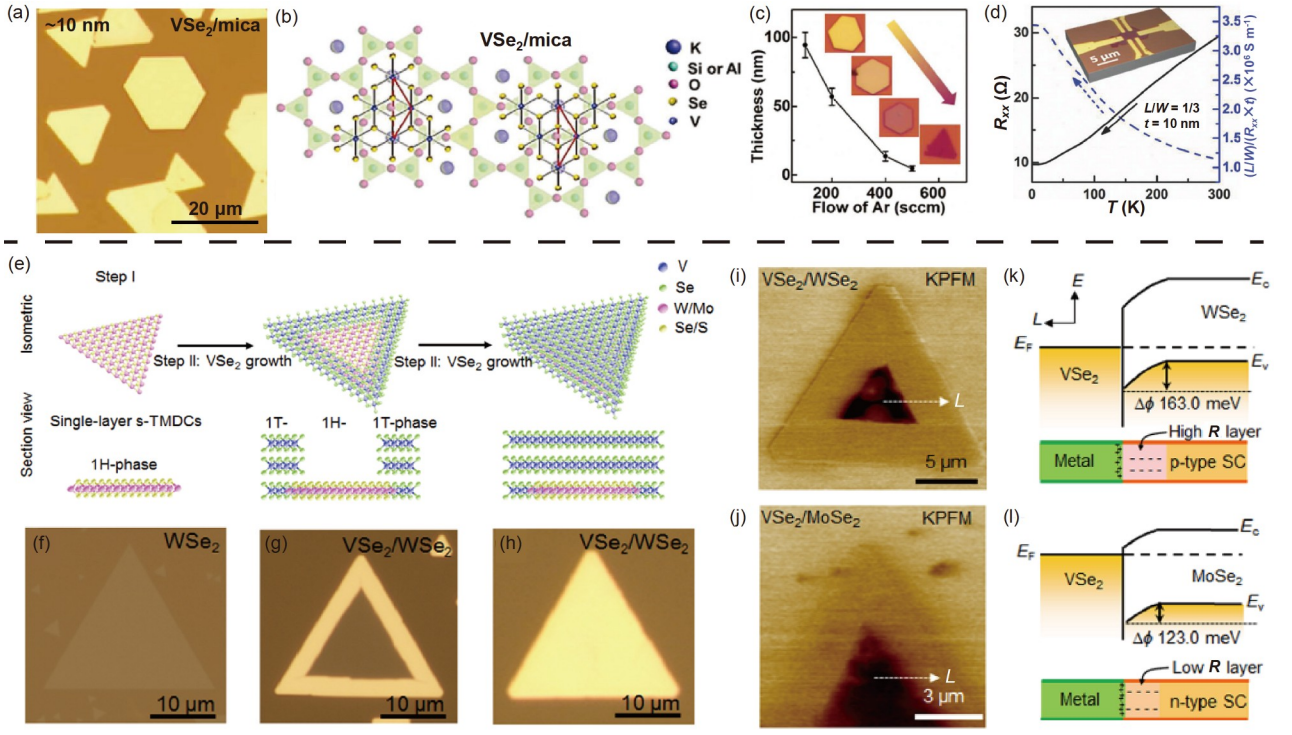


图 3 (网络版彩色)VSe_2纳米片与VSe_2/WSe_2、$VSe_2/MoSe_2$垂直异质结构的CVD制备及表征. (a) 云母基底上生长的VSe_2纳米片的光学显微镜图像[44]. (b) 云母基底上VSe_2两种可能的堆垛结构示意图[44]. (c) VSe_2纳米片平均厚度随Ar载气流量变化的趋势图[44]. (d) VSe_2的电阻(实线和箭头)和电导率(虚线和箭头)的温度依赖关系曲线. 内置插图: 基于三角形VSe_2纳米片构筑的霍尔器件[44], Copyright © 2017, John Wiley and Sons. (e) 垂直异质结的两步CVD法合成方法示意图[52]. (f)~(h) 对应于(e)中不同合成阶段的VSe_2/WSe_2层间异质结构的光学显微镜图像[52]. 转移到导电硅基底上的VSe_2/WSe_2(i)和$VSe_2/MoSe_2$(j)层间异质结构的KPFM表面势图像[52]. VSe_2/WSe_2(k)和$VSe_2/MoSe_2$(l)层间异质结构的能带结构示意图[52], Copyright © 2019, American Chemical Society

Figure 3 (Color online) CVD syntheses and characterizations of VSe_2 nanosheets, and VSe_2/WSe_2 and $VSe_2/MoSe_2$vertical heterostructures. (a) Optical microscopy image of VSe_2 nanosheets grown on the mica substrate[44]. (b) Two possible stacking configurations of VSe_2 domains on the mica substrate[44]. (c) Statistical chart of the average thickness of VSe_2 nanosheets with varying argon flow rate[44]. (d) Temperature-dependent curves of resistance (solid lines and arrows) and conductivity (dashed lines and arrows) of VSe_2. Inset: Hall bar device of triangular-shaped VSe_2 nanosheet[44], Copyright © 2017, John Wiley and Sons. (e) Schematic diagram of the two-step CVD synthetic route of vertical heterostructures[52]. (f)–(h) Corresponding optical microscopy images of VSe_2/WSe_2 heterojunctions at different growth stages in (e)[52]. KPFM surface potential mappings of transferred VSe_2/WSe_2 (i) and $VSe_2/MoSe_2$ (j) heterojunctions on conductive Si substrates, respectively[52]. Band structures of VSe_2/WSe_2 (k) and $VSe_2/MoSe_2$ (l) vertically stacked heterojunctions[52], Copyright © 2019, American Chemical Society

度的VSe_2具有的高电导率以及其与不同半导体材料的能带对应关系(band alignment)是其应用于微纳电子器件电极的基础.

利用CVD法直接合成MTMDCs/STMDCs层间异质结主要依赖于MTMDCs在STMDCs表面随机的形核与生长. 而二维材料成核位点的精准调控、周期性异质结构的可控合成也是相关领域的研究重点. Li等人[53]报道了一种制备二维MTMDCs/STMDCs垂直异质结构阵列的通用合成方法. 他们利用激光图案化刻蚀技术, 在大面积STMDCs薄膜表面制造阵列化缺陷作为后续MTMDCs生长的成核位点, 最终获得了多种材料类型的二维vdW垂直异质结阵列(如VSe_2/WSe_2、VS_2/WSe_2、VSe_2/MoS_2等). 其中, 基于(VSe_2/WSe_2)-WSe_2-(VSe_2/WSe_2)异质结构建的FET器件表现出极佳的电学性能, 其开关比和载流子迁移率分别可达到~10^7和~137 $cm^2\ V^{-1}\ s^{-1}$, 均高于蒸镀金属电极构筑的器件. 该工作证明了VSe_2材料作为金属性电极材料的应用潜力, 也为二维材料器件的集成化与阵列化提供了新思路和新方法, 为大规模二维集成电路的研发提供了重要思路.

1.3 二碲化钒(VTe_2)

为促进对二维MTMDCs的深入研究, 发掘新的二维MTMDCs材料和发展高品质材料的合成方法是一大

前提. Liu等人[54]采用常压CVD法, 以V_2O_5和NH_4Cl的混合物(重量比1:20)为金属源, Te粉为前驱体, 在Ar/H_2还原气氛下合成了~75.5 nm厚的1T-VTe_2单晶纳米片. 研究发现, 除去石英管中的残余空气对VTe_2的生长至关重要, 未除气所合成的VTe_2质量较差, 甚至无法实现沉积. 该研究为CVD法制备高质量VTe_2纳米片提供了可行的方法. 然而, 基于这种盐辅助生长法合成的VTe_2纳米片往往较厚, 畴区尺寸大多为<10 μm, 难以进行后续的应用研究.

本课题组[55]基于常压CVD法, 以VCl_3和Te为前驱体, 在多种基底(如导电硅、蓝宝石、玻璃、云母等)上均实现了大畴区、高质量1T-VTe_2的可控生长(图4(a)). 通过调控生长温度(600~700°C), 在云母基底上实现了不同厚度(约3.2~90.6 nm)VTe_2纳米片的制备(图4(b)~(d)). 为测试其电学特性, 在生长前对云母基底进行了O_2等离子体(O_2 plasma)处理以增加成核位点, 最终得到了云母基底上全覆盖的VTe_2薄膜. 对其面电阻进行测试发现, 其平均面电阻仅为~350 Ω sq^{-1}, 并且从100个

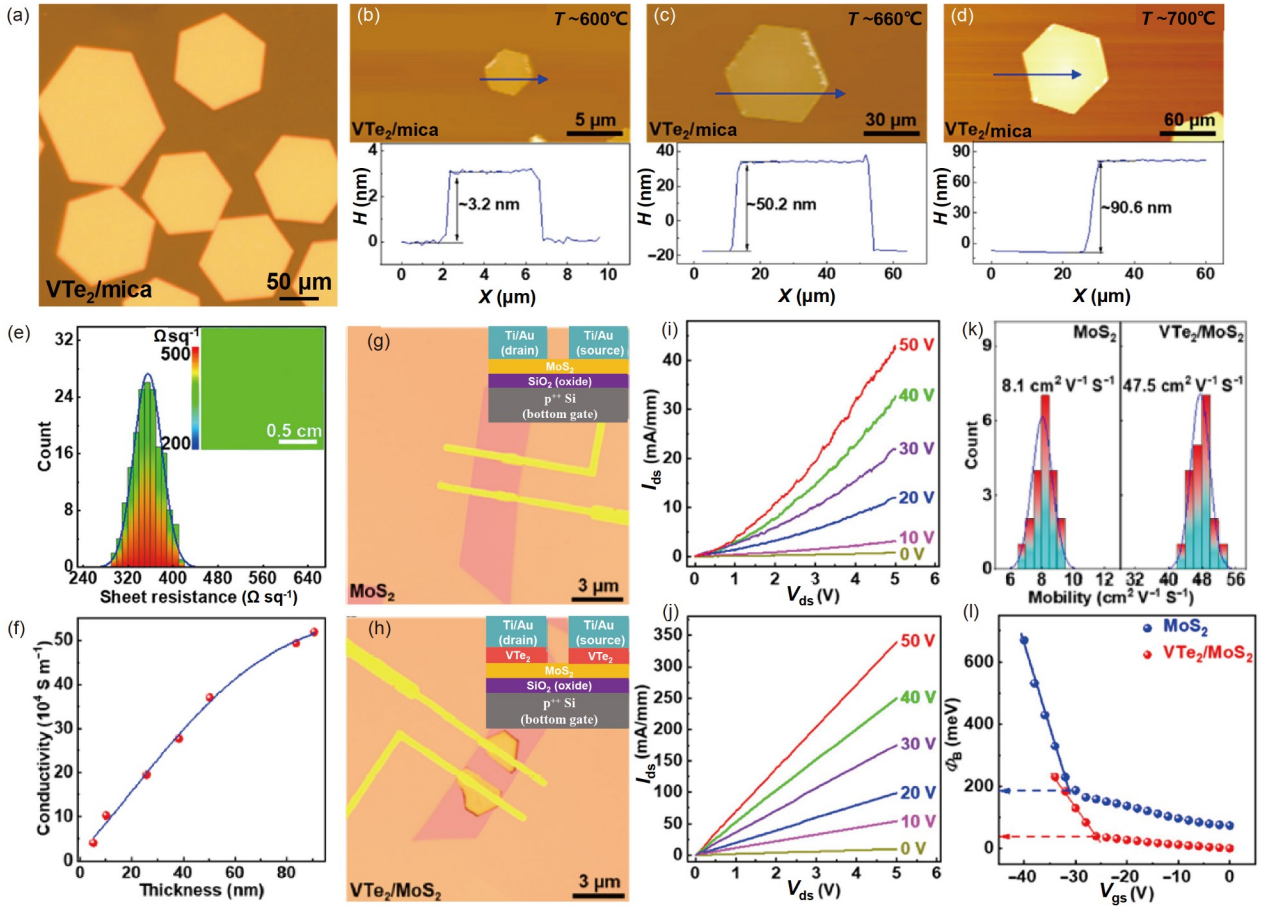


图 4 (网络版彩色)VTe_2纳米片的CVD制备、电学性能测试及其作为单层MoS_2-FET电极接触的应用[55], Copyright © 2021, American Chemical Society. (a) 云母基底上生长的VTe_2纳米片的光学显微镜图像. (b)~(d) 不同生长温度下VTe_2纳米片的AFM图像与表观高度分析. (e) VTe_2纳米片的面电阻分布. 内置插图: 1.5 cm×1.5 cm样品的二维面电阻分布图. (f) VTe_2纳米片电导率随厚度的变化关系. (g), (h) Ti/Au接触和VTe_2接触的单层MoS_2-FET的光学显微镜图片. 内置插图: 相应的器件结构示意图. (i) Ti/Au接触器件的输出特性曲线. (j) VTe_2接触器件的输出特性曲线. (k) Ti/Au接触与VTe_2接触器件的场效应迁移率统计分布. (l) 两类器件随栅极电压(V_{gs})调控的肖特基势垒高度

Figure 4 (Color online) CVD syntheses, electrical measurements of VTe_2 nanosheets, and applications in electrical contact of monolayer MoS_2-FET[55], Copyright © 2021, American Chemical Society. (a) Optical microscopy image of VTe_2 nanosheets grown on the mica substrate. (b)–(d) AFM images and height profiles of VTe_2 nanosheets with different growing temperatures. (e) Distribution of sheet resistance of VTe_2 nanosheets. Inset: 2D sheet resistance mapping on a 1.5 cm×1.5 cm sample. (f) Relation of conductivity of VTe_2 nanosheets with thickness. (g), (h) Optical microscopy images of Ti/Au- and VTe_2-contacted monolayer MoS_2-FET, respectively. Inset: Corresponding structure schematics of the devices. (i) Output curves of Ti/Au-contacted device. (j) Output curves of VTe_2-contacted device. (k) Field-effect mobility statistics of Ti/Au- and VTe_2-contacted devices, respectively. (l) Schottky barrier heights of two-type devices at different gate voltages (V_{gs})

不同位置获得的面电阻值呈现集中分布的趋势(图4(e)), 这表明CVD生长的VTe_2样品具有高度均匀的电导率. 此外, 对不同厚度的VTe_2进行电导率测试发现, 其电导率随厚度的增加不断增大(图4(f)), 在厚度为~90.7 nm时, 可获得最大电导率为~5.7×10^5 S m^{-1}. VTe_2纳米片出色的导电性使其有望成为FET器件的理想电极材料.

通过逐层转移的方法构筑1T-VTe_2纳米片作为电极材料的单层MoS_2-FET器件(图4(h)), 与直接蒸镀Ti/Au电极构筑的单层MoS_2-FET器件(图4(g))相比, 其器件性能得到了大幅的提升. 在相同的栅极电压和源漏电压下, 其开态电流密度(~350 mA mm^{-1})和载流子迁移率(~47.5 cm^2 V^{-1} s^{-1})几乎是Ti/Au接触的6倍(图4(i)~(k)), 且高于大多数当时已报道的同类型相关器件的性能[56~58]. 为进一步探究1T-VTe_2电极接触的单层MoS_2-FET器件性能的改善机理, 研究人员对两种类型的器件进行了温度依赖性电学测量, 并从Arrhenius图中提取了相应的肖特基势垒高度(Φ_B, 图4(l)). 值得注意的是, 1T-VTe_2电极接触的单层MoS_2-FET器件的平带Φ_B值为~32 meV, 远低于与Ti/Au接触的同类器件(~185 meV). 此外, 当栅极电压为~50 V时, 1T-VTe_2接触器件的接触电阻仅为~570 Ω μm, 是Ti/Au接触器件的1/15左右(~8500 Ω μm). 以上结果表明, 以高导电性的二维金属性1T-VTe_2作为电极材料, 可以有效降低单层MoS_2-FET器件的肖特基势垒高度和接触电阻, 显著提升其电学性能. 该工作为CVD合成二维MTMDCs材料, 并将其应用于电极接触领域提供了新的研究视角, 也为全二维材料微纳电子器件的构筑提供了新的候选电极材料.

总之, VX_2作为MTMDCs中具有高稳定性、高电导率的一类材料体系, 其CVD合成与电极接触相关的应用研究已取得了一定的进展. 与物理转移法相比, 两步CVD法合成高质量的vdW异质结具有较大的优势, 利用此方法合成的异质结具有洁净的界面, 构筑的器件性能实现了大幅提升, 是一类普适的制备方法.

2 铌基硫属化合物

近年来, 铌基硫属化合物(NbX_2)材料由于其具有超导[59]、电荷密度波[60]、电催化[61]以及磁性[62]等新颖物性受到了学术界的广泛关注. 其中, 本征的高导电率性质使得NbX_2在电极接触领域展现出很大的应用前景. 然而, 由于大多数NbX_2的稳定性较差, 在缺少保护层时极易与空气中的氧气等发生反应, 采用CVD法制备NbX_2需创造无氧环境才能获得高质量的目标样品[35], 这在一定程度上限制了其制备研究与应用探索.

Zhang等人[63]以Nb_2O_5和S作为前驱体、NaCl作为辅助剂, 利用常压CVD法在c面蓝宝石基底上实现了均匀单层NbS_2纳米片的合成. 基于NbS_2纳米片构筑的FET器件(图5(a))的I_{ds}-V_{ds}曲线呈现了良好的线性依赖特性, 表明NbS_2纳米片与金属电极之间形成了欧姆接触, 300 K下提取出的电阻值为~2100 Ω(图5(b)). 之后该课题组利用两步CVD法成功合成了NbS_2-WS_2的面内异质结, 即首先采用WO_3和S作为前驱体, 在蓝宝石上沉积了单层的WS_2, 随后以此为基底进行第二步CVD生长了NbS_2. 表征发现, 第二步生长的NbS_2会沿着WS_2的边缘向外生长, 最终形成了具有清晰界面的面内异质结(图5(c)). 基于NbS_2-WS_2面内异质结构筑的FET器件表现出WS_2-FET器件所不具备的整流特性, 表明NbS_2-WS_2界面处形成了肖特基结(图5(d)). 这使得二维材料异质结有望应用于高频电路与微波器件等领域.

Zhang等人[64]利用两步CVD法合成了NbS_2/MoS_2垂直异质结. 在异质结制备过程中, 他们首先在SiO_2/Si基底上采用CVD方法生长了单层的MoS_2纳米片, 并随后将其作为衬底来外延生长NbS_2纳米片. 该过程涉及两种主要的生长模式: (1) 边缘生长模式, NbS_2在底层MoS_2畴区边缘的活性位点上形核并向面内生长, 最终形成半/全覆盖的NbS_2/MoS_2垂直异质结(图5(e)); (2) 中心生长模式, NbS_2在下层MoS_2的中心形核位点处继续成核(图5(f)), 并向外进行外延生长. 由于Nb和Mo原子的局部原子键合环境非常相似, 并且NbS_2和MoS_2之间的晶格失配度很小, 因此可在MoS_2表面上外延得到单层的NbS_2. 考虑到NbS_2出色的电导率, 他们将其作为电极接触材料对MoS_2-FET器件的电学性能进行了优化. 他们利用CVD制备的样品构筑了3种接触方式的单层MoS_2-FET器件, 分别为Ti/Au接触、单电极NbS_2接触和双电极NbS_2接触(图5(g)~(i)). 双电极NbS_2接触的单层MoS_2-FET器件的开态电流密度在V_{bg}=60 V、V_{ds}=1.0 V时为~1.5 μA $μm^{-1}$, 是单电极NbS_2接触的5倍, Ti/Au接触的10倍(图5(j)). 同时, 其迁移率(~15 cm^2 V^{-1} s^{-1})和电流开关比(~1.8×10^7)相对于Ti/Au接触的情况分别提升了6倍和2个数量级(图5(k)). 单层MoS_2-FET器件电学性能的显著改善可能是因为外延生长的NbS_2层作为接触电极, 可有效避免高能金属沉积过程中引起的界面损伤、结构变形和费米能级钉扎

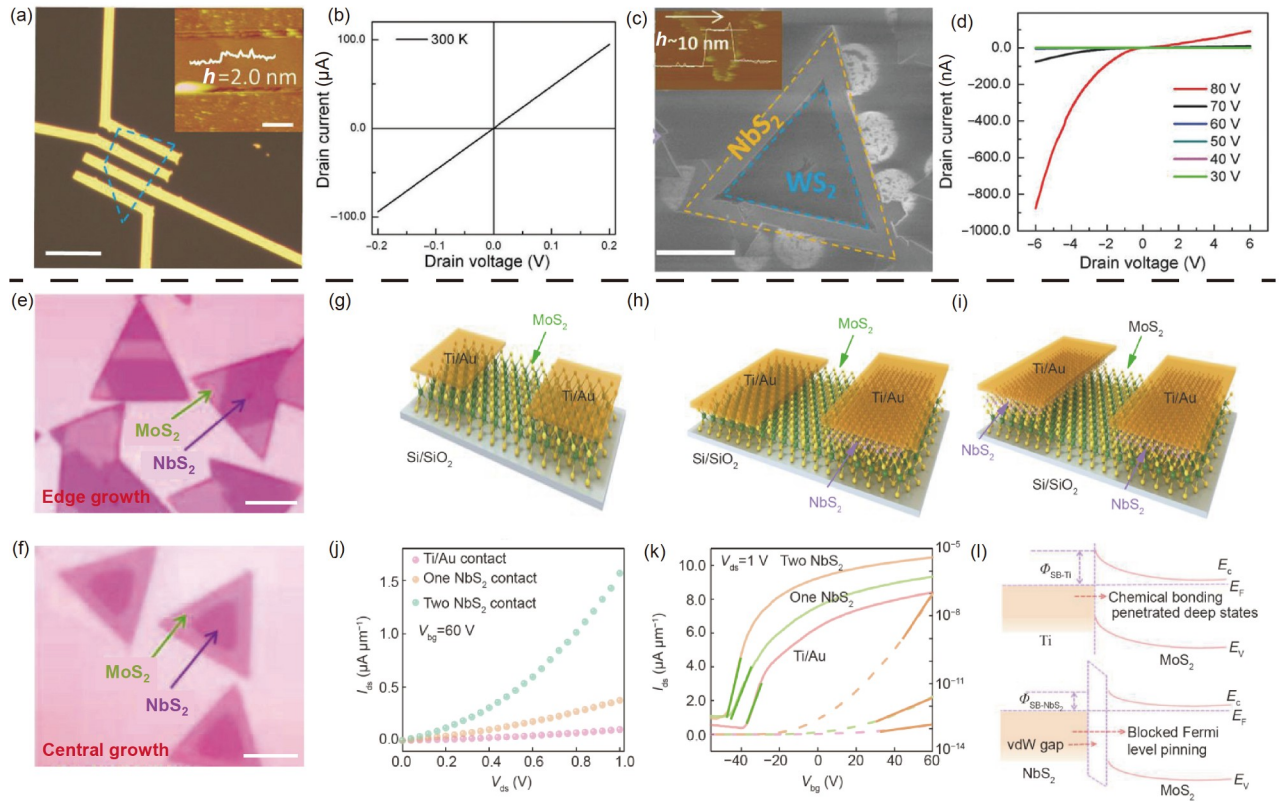


图 5 (网络版彩色)NbS_2异质结构的CVD制备、电学性能测试及其作为电极接触在单层MoS_2-FET中的应用. (a) 利用蓝宝石上生长的NbS_2纳米片所构建器件的光学显微镜图像. 内置插图: NbS_2纳米片的AFM图像, 比例尺: 10 μm[63]. (b) NbS_2器件的输出特性曲线[63]. (c) NbS_2-WS_2面内异质结的扫描电子显微镜图像, 比例尺: 20 μm, 内置插图: 对应的原子力显微镜图像[63]. (d) 基于NbS_2-WS_2面内异质结构筑的FET器件在不同栅压下的输出特性曲线[63], Copyright © 2018, John Wiley and Sons. (e), (f) NbS_2/MoS_2垂直异质结构的两种生长模式对应的光学显微镜图像, 比例尺: 20 μm[64]. 单层MoS_2-FET的示意图, 分别为Ti/Au接触(g)、一侧NbS_2接触(h)与两侧NbS_2接触(i)[64]. (j) 不同接触类型的单层MoS_2-FET在背栅电压V_{bg}为60 V下的输出特性曲线[64]. (k) 不同接触类型单层的MoS_2-FET的转移特性曲线[64]. (l) Ti/MoS_2界面与NbS_2/MoS_2界面的能带结构示意图[64], Copyright © 2020, Springer Nature

Figure 5 (Color online) CVD syntheses, electrical measurements of NbS_2 and the related heterostructures as electrical contacts in monolayer MoS_2-FET. (a) Optical microscopy image of the fabricated device based on as-grown NbS_2 nanosheet on sapphire. Inset: AFM image of a NbS_2 nanosheet. Scale bar: 10 μm[63]. (b) The output curve of the NbS_2 device[63]. (c) Scanning electron microscope (SEM) image of an NbS_2-WS_2 lateral heterostructure. Scale bar: 20 μm. Inset: Corresponding AFM image[63]. (d) Output characteristic curves of the FET device based on NbS_2-WS_2 lateral heterostructure at different gate voltages[63], Copyright © 2018, John Wiley and Sons. (e), (f) Optical microscopy images of the NbS_2/MoS_2 vertical heterostructures reflecting two types of growth modes. Scale bars: 20 μm[64]. The schematic models of monolayer MoS_2-FETs with Ti/Au-contact (g), one side NbS_2-contact (h), and two sides NbS_2-contact (i), respectively[64]. (j) The output curves of monolayer MoS_2-FETs with different contact types at backgate voltage V_{bg}=60 V[64]. (k) The transfer curves of monolayer MoS_2-FETs with different contact types[64]. (l) Band diagrams of the Ti/MoS_2 and NbS_2/MoS_2 interfaces, respectively[64], Copyright © 2020, Springer Nature

效应, 从而降低异质结的肖特基势垒高度和接触电阻(图5(l)).

总而言之, 选用金属性NbS_2作为电极材料, 可有效改善基于STMDCs的FET器件性能, 且有可能使其展现出与传统金属电极接触器件所不同的电学特性, 这有望拓宽其在电子器件中的应用. 但是二维NbX_2材料稳定性较差的特点是其进一步发展的瓶颈, 如何有效提升二维NbX_2材料的稳定性或者探索有效的封装策略是未来仍需努力的方向.

3 镍基硫属化合物

可形成拓扑保护电子态(topologically protected electronic states)的TMDCs材料是近期新兴的研究热点之一, 如Ⅱ型外尔半金属(Weyl semimetal)材料$MoTe_2$[65], Ⅱ型狄拉克半金属(Dirac semimetal)材料$PtTe_2$[66]、$PdTe_2$[67]和$NiTe_2$[68]等. 然而, $PtTe_2$和$PdTe_2$等材料能带结构中的狄拉克点(Dirac node)距离其费米能级较远, 极大地掩盖了其拓扑特性. 理论研究发现, $NiTe_2$的狄

拉克点在其费米能级附近，便于对其拓扑特性进行研究. 更有趣的是，$NiTe_2$的拓扑态与费米能级出现交叠，展现出明显的自旋劈裂(~120 meV)，因而使$NiTe_2$具有一系列新颖的物理特性(如平面霍尔效应[69]、超导效应[70]等). 不仅如此，$NiTe_2$的层状材料特性与高导电率也预示其具有应用于电极接触领域的前景.

本课题组[71]采用常压CVD法在云母基底合成了厚度可调、畴区尺寸达毫米级别(~1.5 mm，图6(a))的1T-$NiTe_2$纳米片. 实验发现，通过调节生长温度(595~675°C)，1T-$NiTe_2$纳米片的平均畴区尺寸可从~4 μm增长至~40 μm，平均厚度可从~3.1 nm增长至~135.3 nm (图6(b)). 对CVD生长的1T-$NiTe_2$纳米片的面电阻进行测试发现，其平均面电阻仅为~595 Ω sq^{-1}，并且从50个不同位置获得的面电阻值呈现集中分布的趋势(图6(c))，这表明CVD生长的1T-$NiTe_2$纳米片具有高度均匀的电导率. 此外，1T-$NiTe_2$的电导率随厚度的增加不断增大，~103.1 nm厚的样品表现出~1.15×10^6 S m^{-1}的高电导率(图6(d)). 此外，1T-$NiTe_2$纳米片还具有极好的环境稳定性，在热水、强酸、强碱等环境下仍能保持其原有结构与形貌，且没有产生明显的缺陷. 这预示着二维金属

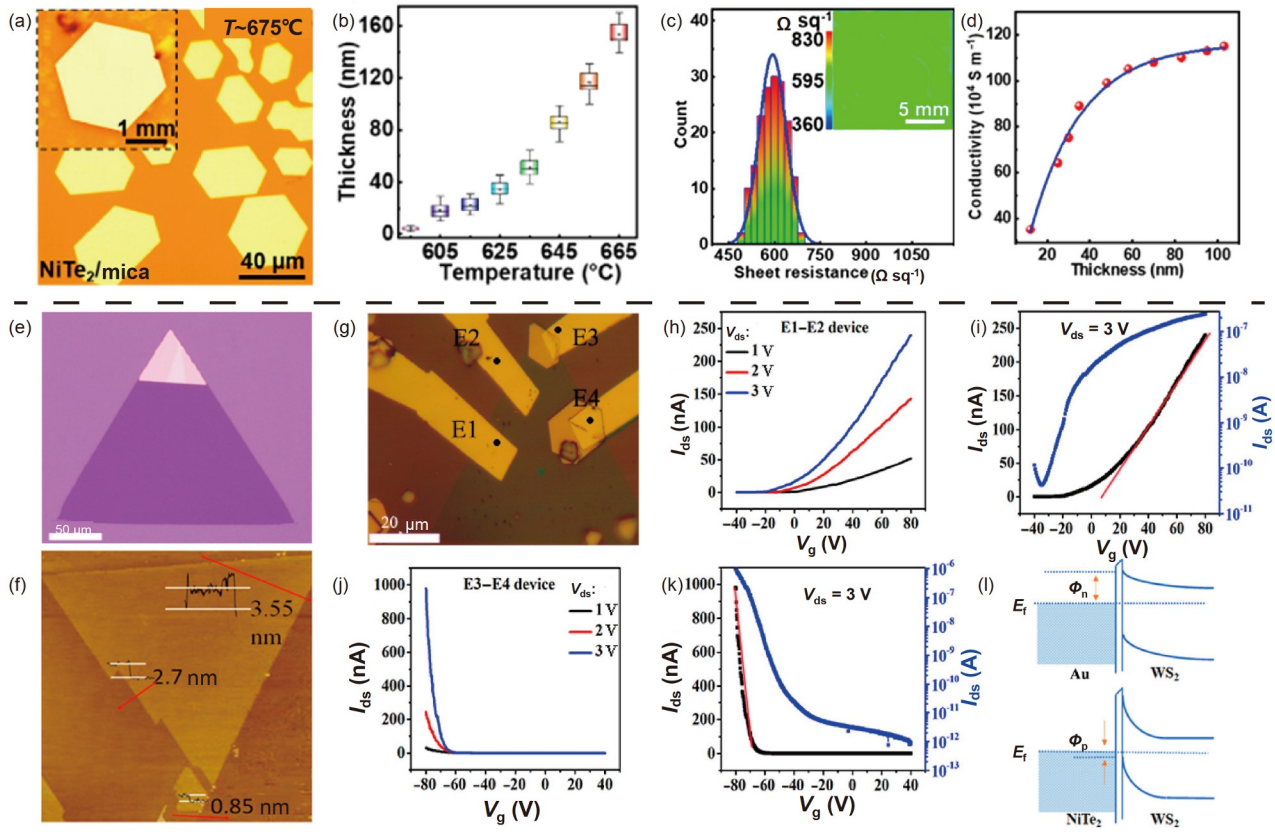


图 6 (网络版彩色)$NiTe_2$纳米片的CVD制备、电学性能测试与$NiTe_2/WS_2$垂直异质结的制备、FET器件性能表征. (a) 云母基底上生长的$NiTe_2$纳米片的光学显微镜图像[71]. (b) $NiTe_2$厚度随生长温度的变化关系[71]. (c) $NiTe_2$纳米片的面电阻分布. 内置插图：1.5 cm×1.5 cm样品的面电阻分布图[71]. (d) $NiTe_2$电导率随厚度的变化关系[71], Copyright © 2020, American Chemical Society. (e) 在SiO_2/Si基底上生长的$NiTe_2/WS_2$垂直异质结的光学显微镜图像[72]. (f) 三角形异质结界面区域与垂直堆垛区域的AFM图像[72]. (g) 基于$NiTe_2/WS_2$垂直异质结构筑的场效应晶体管的光学显微镜图像[72]. (h), (i) 单层WS_2器件的转移特性曲线[72]. (j), (k) $NiTe_2/WS_2$垂直异质结器件的转移特性曲线[72]. (l) Au/WS_2界面和$NiTe_2/WS_2$界面的能带结构示意图[72], Copyright © 2022, American Chemical Society

Figure 6 (Color online) CVD syntheses, electrical measurements of $NiTe_2$ nanosheets, and preparations of $NiTe_2/WS_2$ vertical heterostructures and the FET performance measurements. (a) Optical microscopy image of $NiTe_2$ nanosheets on the mica substrate[71]. (b) Plot of the thickness of $NiTe_2$ as a function of growth temperature[71]. (c) Distribution of sheet resistances of $NiTe_2$ nanosheets. Inset: Sheet resistance mapping on a 1.5 cm×1.5 cm sample[71]. (d) Plot of conductivity of $NiTe_2$ as a function of thickness[71], Copyright © 2020, American Chemical Society. (e) Optical microscopy image of the as-grown $NiTe_2/WS_2$ vertical heterostructure on the SiO_2/Si substrate[72]. (f) AFM image of the interfacial region and the vertical stacking region of the triangular heterojunction[72]. (g) Optical microscopy image of the fabricated FETs on a $NiTe_2/WS_2$ vertical heterostructure[72]. (h), (i) The transfer curves of the monolayer WS_2-based device[72]. (j), (k) The transfer curves of the $NiTe_2/WS_2$ vertical heterostructure-based device[72]. (l) Band diagrams of Au/WS_2 and $NiTe_2/WS_2$ interfaces, respectively[72], Copyright © 2022, American Chemical Society

性的$NiTe_2$材料作为电极接触在微纳电子器件领域具有一定的应用潜力.

Qi等人[72]利用两步CVD法在SiO_2/Si基底上合成了$NiTe_2$/WS_2垂直异质结(图6(e)), 其中上层的$NiTe_2$畴区厚度为~2.70 nm, 下层的WS_2畴区厚度为~0.85 nm(图6(f)). 以二维$NiTe_2$作为接触电极构筑了单层WS_2-FET器件(图6(g)). 值得注意的是, $NiTe_2$接触的单层WS_2-FET器件呈现出典型的p型电学输运行为, 与Au接触同类型器件的n型特性完全相反. 这种电学输运特性的差异主要是由不同的电极接触造成的. 当Au电极直接沉积在单层WS_2表面上时, 在Au/WS_2界面会出现费米能级钉扎效应, 导致WS_2的费米能级被钉扎在远离价带的位置(图6(l)), 从而使得电子势垒比空穴势垒低, 因而呈现n型特性. 而对于$NiTe_2$接触, 下层的WS_2由于$NiTe_2$的保护而维持了其本征特性, 极大地避免了费米能级钉扎效应的产生. 而且$NiTe_2$和WS_2的功函数分别为5.15和4.1 eV, 在$NiTe_2$/WS_2界面处$NiTe_2$的费米能级会更靠近WS_2的价带(5.4 eV), 而不是导带(3.9 eV), 此时空穴势垒将低于电子势垒(图6(l)), 因而器件呈现p型特性. 此外, $NiTe_2$接触的单层WS_2-FET器件的空穴迁移率为~4.22 $cm^2\ V^{-1}\ s^{-1}$(V_{ds}=3 V), 是同条件下Au接触的同类型器件电子迁移率(~0.24 $cm^2\ V^{-1}\ s^{-1}$)的20倍左右. 因此, 良好的电极接触不仅能有效提升器件的性能, 而且为p型基于STMDCs的器件提供了制备策略.

4 总结与展望

最近的研究成果表明, 良好的电极接触对于提升微纳电子器件的性能至关重要. 得益于MTMDCs材料良好的导电性以及与STMDCs相似的晶格结构, 二维MTMDCs被认为是STMDCs沟道材料的理想接触电极材料. 目前MTMDCs-STMDCs面内异质结与垂直异质结的CVD制备已取得了较大的进展. 相关的实验研究成果表明, 以VX_2、NbX_2、NiX_2等MTMDCs材料作为接触电极可有效改善FET器件的性能, 有助于展现沟道材料的本征特性, 从而进一步拓宽二维材料在电子器件与光电器件领域的应用, 相关性能指标的对比如表1所示. 近期, 一些其他的MTMDCs材料体系在电极接触领域的应用也取得了很大进展. Qiao等人[74]利用两步CVD法在SiO_2/Si基底上合成了$TaSe_2$/$MoSe_2$的垂直异质结, 以此搭建的FET器件呈现出典型的整流特性, 表明在异质界面处形成了肖特基结. Song等人[75]利用两步CVD法, 在SiO_2/Si基底上合成了$PtTe_2$/MoS_2的面内异质结, 与传统的Ti/Au金属接触相比, 基于此异质结构筑的FET器件的电学性能不仅得到了大幅提升, 其传输长度(transfer length)可达到亚纳米级别(~0.7 nm), 为器件尺寸的进一步缩小提供了思路. 随着应用于该领域的材料体系不断丰富, 微纳电子器件的电极接触问题有望得到进一步的改善.

尽管如此, 该领域仍有许多问题需要深入地探究. 首先, 目前晶圆级单层、少层以及层数可控的MTMDCs连续薄膜或周期性阵列的直接合成仍面临巨大挑战, 需要探索更多策略来优化CVD生长过程以及相关参数. 例如, 选择具有合适蒸发温度、性质稳定的前驱体来实现材料的高质量制备, 减少缺陷和提升生长速率等; 选择合适的前驱体供给方式, 实现前驱体的均匀供给, 获得大面积、层厚均匀的薄膜; 同时调控成核密度, 实现大畴区生长, 提升晶体质量等. 目前, 对于MTMDCs大面积薄膜的层厚均匀生长和层数控制研究仍比较欠缺, 这也是未来推动其器件应用研究的关键. 其次, 大多数MTMDCs的稳定性欠佳, 易与空气中的

表 1 不同电极材料的FET器件的电学性能对比

Table 1 Comparison of the electrical performances of the FET devices with different types of electrode materials

电极材料	异质结类型	制备方法	场效应迁移率($cm^2\ V^{-1}\ s^{-1}$)	开关比	参考文献
VS_2	VS_2/MoS_2垂直异质结	物理转移法	~7.8	~6×10^6	[38]
	VS_2-MoS_2面内异质结	两步CVD法	~35	~10^6	[42]
VSe_2	VSe_2/WSe_2垂直异质结	两步CVD法	~137	~10^7	[53]
VTe_2	VTe_2/MoS_2垂直异质结	物理转移法	~47.5	~10^6	[55]
NbS_2	NbS_2-MoS_2面内异质结	两步CVD法	~0.14	~10^5	[63]
	NbS_2/MoS_2垂直异质结	两步CVD法	~15	~1.8×10^7	[64]
$NiTe_2$	$NiTe_2$/WS_2垂直异质结	两步CVD法	~4.22		[72]
Ti/Au		蒸镀法	~0.6	~10^6	[73]

水蒸气或氧气反应，这极大地限制了对其物理化学性质的探索与实际应用. 因而，制备出高质量的MTMDCs(如设计无氧制备环境)或者发展高效的封装策略(如选用h-BN进行封装)，是该领域深入发展的前提. 进一步，利用两步CVD法直接实现MTMDCs与STMDCs面内和层间异质结构的直接构筑是获得界面清晰异质结构的有效策略，相关研究正在不断进行中. 对于面内异质结，不同的二维TMDCs材料之间通过共价键连接，这需要两种材料具有相近的晶格参数才能实现面内异质结构的构筑. 而垂直异质结构中两种材料之间通过范德华力连接，因此对晶格参数的要求较低. 总而言之，目前对于异质结构的研究仍有很多基本问题需要解决. 例如，面内异质结界面处的能带结构与载流子输运特性尚不清晰，垂直异质结的层间耦合与电荷转移特性也需要进一步探究. 此外，目前二维材料器件不断朝着集成化与阵列化的方向发展，这要求作为接触电极的MTMDCs材料在STMDCs材料表面实现可控的成核与生长. 但是，目前针对该方向的研究内容相对较少，仍需要开发新的制备与加工策略以适应集成化需求与大批量制备. 总之，本文回顾了近几年来面向微纳电子器件电极接触应用的二维MTMDCs的制备研究进展和相关器件结果，希望有助于理解该类材料在电极接触领域的优势和不足，以及未来可能的发展方向.

参考文献

1 Moore G E. Cramming more components onto integrated circuits. Proc IEEE, 1998, 86: 82–85
2 Marega G M, Zhao Y, Avsar A, et al. Logic-in-memory based on an atomically thin semiconductor. Nature, 2020, 587: 72–77
3 Meng W, Xu F, Yu Z, et al. Three-dimensional monolithic micro-LED display driven by atomically thin transistor matrix. Nat Nanotechnol, 2021, 16: 1231–1236
4 Liu L, Liu C, Jiang L, et al. Ultrafast non-volatile flash memory based on van der Waals heterostructures. Nat Nanotechnol, 2021, 16: 874–881
5 An J, Zhao X, Zhang Y, et al. Perspectives of 2D materials for optoelectronic integration. Adv Funct Mater, 2021, 32: 2110119
6 Popov I, Seifert G, Tománek D. Designing electrical contacts to MoS_2 monolayers: A computational study. Phys Rev Lett, 2012, 108: 156802
7 Luo W, Zhu M, Peng G, et al. Carrier modulation of ambipolar few-layer $MoTe_2$ transistors by MgO surface charge transfer doping. Adv Funct Mater, 2018, 28: 1704539
8 Avsar A, Marinov K, Marin E G, et al. Reconfigurable diodes based on vertical WSe_2 transistors with van der Waals bonded contacts. Adv Mater, 2018, 30: 1707200
9 Kim S, Maassen J, Lee J, et al. Interstitial Mo-assisted photovoltaic effect in multilayer $MoSe_2$ phototransistors. Adv Mater, 2018, 30: 1705542
10 Kim C, Moon I, Lee D, et al. Fermi level pinning at electrical metal contacts of monolayer molybdenum dichalcogenides. ACS Nano, 2017, 11: 1588–1596
11 Schulman D S, Arnold A J, Das S. Contact engineering for 2D materials and devices. Chem Soc Rev, 2018, 47: 3037–3058
12 Zhang X, Zhang Y, Yu H, et al. van der Waals-interface-dominated all-2D electronics. Adv Mater, 2023, doi: 10.1002/adma.202207966
13 Cho S, Kim S, Kim J H, et al. Phase patterning for ohmic homojunction contact in $MoTe_2$. Science, 2015, 349: 625–628
14 Kappera R, Voiry D, Yalcin S E, et al. Phase-engineered low-resistance contacts for ultrathin MoS_2 transistors. Nat Mater, 2014, 13: 1128–1134
15 Yu Y, Nam G H, He Q, et al. High phase-purity 1T′-MoS_2- and 1T′-$MoSe_2$-layered crystals. Nat Chem, 2018, 10: 638–643
16 Zhu J, Wang Z, Yu H, et al. Argon plasma induced phase transition in monolayer MoS_2. J Am Chem Soc, 2017, 139: 10216–10219
17 Wang P, Jia C, Huang Y, et al. van der Waals heterostructures by design: From 1D and 2D to 3D. Matter, 2021, 4: 552–581
18 Wang J, Yao Q, Huang C W, et al. High mobility MoS_2 transistor with low Schottky barrier contact by using atomic thick h-BN as a tunneling layer. Adv Mater, 2016, 28: 8302–8308
19 Liu Y, Wu H, Cheng H C, et al. Toward barrier free contact to molybdenum disulfide using graphene electrodes. Nano Lett, 2015, 15: 3030–3034
20 Kwon G, Choi Y H, Lee H, et al. Interaction- and defect-free van der Waals contacts between metals and two-dimensional semiconductors. Nat Electron, 2022, 5: 241–247
21 Liu Y, Guo J, Zhu E, et al. Approaching the Schottky-Mott limit in van der Waals metal-semiconductor junctions. Nature, 2018, 557: 696–700
22 Zhang X, Kang Z, Gao L, et al. Molecule-upgraded van der Waals contacts for Schottky-barrier-free electronics. Adv Mater, 2021, 33: 2104935
23 Wang Y, Kim J C, Wu R J, et al. van der Waals contacts between three-dimensional metals and two-dimensional semiconductors. Nature, 2019, 568: 70–74
24 Li N, Wang Q, Shen C, et al. Large-scale flexible and transparent electronics based on monolayer molybdenum disulfide field-effect transistors. Nat Electron, 2020, 3: 711–717
25 Shen P C, Su C, Lin Y, et al. Ultralow contact resistance between semimetal and monolayer semiconductors. Nature, 2021, 593: 211–217

26 Liu Y, Stradins P, Wei S H. van der Waals metal-semiconductor junction: Weak Fermi level pinning enables effective tuning of Schottky barrier. Sci Adv, 2016, 2: 1600069

27 Zhang X, Liu B, Gao L, et al. Near-ideal van der Waals rectifiers based on all-two-dimensional Schottky junctions. Nat Commun, 2021, 12: 1522

28 Zhang X, Yu H, Tang W, et al. All-van-der-Waals barrier-free contacts for high-mobility transistors. Adv Mater, 2022, 34: 2109521

29 Duong D L, Ryu G, Hoyer A, et al. Raman characterization of the charge density wave phase of 1T-$TiSe_2$: From bulk to atomically thin layers. ACS Nano, 2017, 11: 1034–1040

30 Zeng Z, Tan C, Huang X, et al. Growth of noble metal nanoparticles on single-layer TiS_2 and TaS_2 nanosheets for hydrogen evolution reaction. Energy Environ Sci, 2014, 7: 797–803

31 Peng J, Wu J, Li X, et al. Very large-sized transition metal dichalcogenides monolayers from fast exfoliation by manual shaking. J Am Chem Soc, 2017, 139: 9019–9025

32 Zhao W, Dong B, Guo Z, et al. Colloidal synthesis of VSe_2 single-layer nanosheets as novel electrocatalysts for the hydrogen evolution reaction. Chem Commun, 2016, 52: 9228–9231

33 Kwon I S, Kwak I H, Zewdie G M, et al. WSe_2-VSe_2 alloyed nanosheets to enhance the catalytic performance of hydrogen evolution reaction. ACS Nano, 2022, 16: 12569–12579

34 Yuan J, Wu J, Hardy W J, et al. Facile synthesis of single crystal vanadium disulfide nanosheets by chemical vapor deposition for efficient hydrogen evolution reaction. Adv Mater, 2015, 27: 5605–5609

35 Lin H, Zhu Q, Shu D, et al. Growth of environmentally stable transition metal selenide films. Nat Mater, 2019, 18: 602–607

36 Guo Y, Kang L, Zeng Q, et al. Two-step chemical vapor deposition synthesis of $NiTe_2$-MoS_2 vertical junctions with improved MoS_2 transistor performance. Nanotechnology, 2021, 32: 235204

37 Ataca C, Şahin H, Ciraci S. Stable, single-layer MX_2 transition-metal oxides and dichalcogenides in a honeycomb-like structure. J Phys Chem C, 2012, 116: 8983–8999

38 Ji Q, Li C, Wang J, et al. Metallic vanadium disulfide nanosheets as a platform material for multifunctional electrode applications. Nano Lett, 2017, 17: 4908–4916

39 Das S, Chen H Y, Penumatcha A V, et al. High performance multilayer MoS_2 transistors with scandium contacts. Nano Lett, 2013, 13: 100–105

40 Fan S, Vu Q A, Tran M D, et al. Transfer assembly for two-dimensional van der Waals heterostructures. 2D Mater, 2020, 7: 022005

41 Komsa H P, Krasheninnikov A V. Two-dimensional transition metal dichalcogenide alloys: Stability and electronic properties. J Phys Chem Lett, 2012, 3: 3652–3656

42 Leong W S, Ji Q, Mao N, et al. Synthetic lateral metal-semiconductor heterostructures of transition metal disulfides. J Am Chem Soc, 2018, 140: 12354–12358

43 Li H, Cao J, Zheng W, et al. Controlled synthesis of topological insulator nanoplate arrays on mica. J Am Chem Soc, 2012, 134: 6132–6135

44 Zhang Z, Niu J, Yang P, et al. van der Waals epitaxial growth of 2D metallic vanadium diselenide single crystals and their extra-high electrical conductivity. Adv Mater, 2017, 29: 1702359

45 Hao Y, Wang L, Liu Y, et al. Oxygen-activated growth and bandgap tunability of large single-crystal bilayer graphene. Nat Nanotechnol, 2016, 11: 426–431

46 Lin L, Sun L, Zhang J, et al. Rapid growth of large single-crystalline graphene via second passivation and multistage carbon supply. Adv Mater, 2016, 28: 4671–4677

47 Wang H, Xu X, Li J, et al. Surface monocrystallization of copper foil for fast growth of large single-crystal graphene under free molecular flow. Adv Mater, 2016, 28: 8968–8974

48 Tong W Y, Gong S J, Wan X, et al. Concepts of ferrovalley material and anomalous valley Hall effect. Nat Commun, 2016, 7: 13612

49 Acerce M, Voiry D, Chhowalla M. Metallic 1T phase MoS_2 nanosheets as supercapacitor electrode materials. Nat Nanotechnol, 2015, 10: 313–318

50 Fuh H R, Chang C R, Wang Y K, et al. Newtype single-layer magnetic semiconductor in transition-metal dichalcogenides VX_2 (X = S, Se and Te). Sci Rep, 2016, 6: 32625

51 Hossain M, Wu J, Wen W, et al. Chemical vapor deposition of 2D vanadium disulfide and diselenide and Raman characterization of the phase transitions. Adv Mater Interfaces, 2018, 5: 1800528

52 Zhang Z, Gong Y, Zou X, et al. Epitaxial growth of two-dimensional metal-semiconductor transition-metal dichalcogenide vertical stacks (VSe_2/MX_2) and their band alignments. ACS Nano, 2019, 13: 885–893

53 Li J, Yang X, Liu Y, et al. General synthesis of two-dimensional van der Waals heterostructure arrays. Nature, 2020, 579: 368–374

54 Liu H, Xue Y, Shi J A, et al. Observation of the Kondo effect in multilayer single-crystalline VTe_2 nanoplates. Nano Lett, 2019, 19: 8572–8580

55 Shi J, Huan Y, Zhao X, et al. Two-dimensional metallic vanadium ditelluride as a high-performance electrode material. ACS Nano, 2021, 15: 1858–1868

56 Shin H G, Yoon H S, Kim J S, et al. Vertical and in-plane current devices using NbS_2/n-MoS_2 van der Waals Schottky junction and graphene

contact. Nano Lett, 2018, 18: 1937–1945
57 Song S, Sim Y, Kim S Y, et al. Wafer-scale production of patterned transition metal ditelluride layers for two-dimensional metal-semiconductor contacts at the Schottky-Mott limit. Nat Electron, 2020, 3: 207–215
58 Zhai X, Xu X, Peng J, et al. Enhanced optoelectronic performance of CVD-grown metal-semiconductor $NiTe_2/MoS_2$ heterostructures. ACS Appl Mater Interfaces, 2020, 12: 24093–24101
59 Xi X, Wang Z, Zhao W, et al. Ising pairing in superconducting $NbSe_2$ atomic layers. Nat Phys, 2016, 12: 139–143
60 Xi X, Zhao L, Wang Z, et al. Strongly enhanced charge-density-wave order in monolayer $NbSe_2$. Nat Nanotechnol, 2015, 10: 765–769
61 Yang J, Mohmad A R, Wang Y, et al. Ultrahigh-current-density niobium disulfide catalysts for hydrogen evolution. Nat Mater, 2019, 18: 1309–1314
62 Zhou Y, Wang Z, Yang P, et al. Tensile strain switched ferromagnetism in layered NbS_2 and $NbSe_2$. ACS Nano, 2012, 6: 9727–9736
63 Zhang Y, Yin L, Chu J, et al. Edge-epitaxial growth of 2D NbS_2-WS_2 lateral metal-semiconductor heterostructures. Adv Mater, 2018, 30: 1803665
64 Zhang P, Bian C, Ye J, et al. Epitaxial growth of metal-semiconductor van der Waals heterostructures NbS_2/MoS_2 with enhanced performance of transistors and photodetectors. Sci China Mater, 2020, 63: 1548–1559
65 Jiang J, Liu Z K, Sun Y, et al. Signature of type-II Weyl semimetal phase in $MoTe_2$. Nat Commun, 2017, 8: 13973
66 Politano A, Chiarello G, Ghosh B, et al. 3D Dirac plasmons in the type-II Dirac semimetal $PtTe_2$. Phys Rev Lett, 2018, 121: 086804
67 Noh H J, Jeong J, Cho E J, et al. Experimental realization of type-II Dirac fermions in a $PdTe_2$ superconductor. Phys Rev Lett, 2017, 119: 016401
68 Pan S, Hong M, Zhu L, et al. On-site synthesis and characterizations of atomically-thin nickel tellurides with versatile stoichiometric phases through self-intercalation. ACS Nano, 2022, 16: 11444–11454
69 Liu Q, Fei F, Chen B, et al. Nontopological origin of the planar Hall effect in the type-II Dirac semimetal $NiTe_2$. Phys Rev B, 2019, 99: 155119
70 Zheng F, Li X B, Tan P, et al. Emergent superconductivity in two-dimensional $NiTe_2$ crystals. Phys Rev B, 2020, 101: 100505
71 Shi J, Huan Y, Xiao M, et al. Two-dimensional metallic $NiTe_2$ with ultrahigh environmental stability, conductivity, and electrocatalytic activity. ACS Nano, 2020, 14: 9011–9020
72 Qi Z, Zhai X, Jiang X, et al. Epitaxy of $NiTe_2$ on WS_2 for the p-type Schottky contact and increased photoresponse. ACS Appl Mater Interfaces, 2022, 14: 31121–31130
73 Sangwan V K, Lee H S, Bergeron H, et al. Multi-terminal memtransistors from polycrystalline monolayer molybdenum disulfide. Nature, 2018, 554: 500–504
74 Qiao P, Xia J, Li X, et al. Edge-assisted epitaxy of 2D $TaSe_2$-$MoSe_2$ metal-semiconductor heterostructures and application to Schottky diodes. Adv Funct Mater, 2022, 32: 2201449
75 Song S, Yoon A, Ha J K, et al. Atomic transistors based on seamless lateral metal-semiconductor junctions with a sub-1-nm transfer length. Nat Commun, 2022, 13: 4916

Summary for “面向电极接触应用的二维金属性过渡金属硫属化合物的制备和器件研究进展”

Progress in the preparation and device research of two-dimensional metallic transition metal dichalcogenides for electrical contact applications

Jialong Wang[1], Jingyi Hu[2], Yahuan Huan[1], Lijie Zhu[1], Fangfang Cui[1*] & Yanfeng Zhang[1,2*]

[1] *School of Materials Science and Engineering, Peking University, Beijing 100871, China;*
[2] *Academy for Advanced Interdisciplinary Studies, Peking University, Beijing 100871, China*
* Corresponding authors, E-mail: cuiff-cnc@pku.edu.cn; yanfengzhang@pku.edu.cn

With the continuous scaling down of electronic device sizes, the electrical contact becomes increasingly important for determining the devices performances, even beyond the semiconductor material itself. Contacts are the communication links between two-dimensional (2D) channel materials and external circuits, which play decisive roles in the performance of electronic and photoelectric devices. The traditional metal electrode preparation usually involves a deposition process of metals on the surfaces of 2D channel materials. However, the bombardments of “high-energy” metal atoms or clusters onto the surfaces of 2D channel materials, along with the strong local heating caused by the evaporation process, often lead to some problems, such as defects in metal-semiconductor interfaces, metal atoms diffusion, and chemical bonding, etc. These problems will give rise to the generation of defect-induced gap states (DIGS), which will induce the accumulation of a large number of electrons or holes, and ultimately result in the Fermi level pinning effect. To make things worse, the Schottky barrier between metal-semiconductor interfaces will bring about high contact resistance, seriously affecting the devices performance. Therefore, it is of great significance to explore effective strategies to construct atomically clean and sharp contact interfaces and achieve satisfying electrical contacts for improving device performance.

Up to now, many efforts have been made to elevate the contact quality of the metal-semiconductor interfaces, including fabricating heterophase (metal-semiconductor) homojunctions based on the same material possessing different phases, constructing van der Waals contacts, designing novel metal electrodes, integrating the 2D semiconductor material with metallic counterpart and so on. Among them, the chemical vapor deposition (CVD) preparation of metallic transition metal dichalcogenides (MTMDCs) and their applications as contact materials in electronic devices have aroused great attention. The CVD method has been proven to enable the controllable preparation of high-quality 2D MTMDCs materials possessing electrical conductivities as high as that of copper. By facilely adjusting the experimental parameters (type and amount of precursors, growth substrates, growth temperature, etc.) in the CVD process, the layer thicknesses, phases, morphologies, domain sizes, and orientations of 2D MTMDCs materials can be accurately controlled. More importantly, MTMDCs and semiconductor TMDCs (STMDCs) have similar lattice structures and complementary electrical properties, which make the metal-semiconductor heterostructures based on two-dimensional MTMDCs/STMDCs show great potential in improving the contact quality in related devices.

This paper reviews the recent progress in the preparation of some typical MTMDCs materials and their applications in the electrical contact fields. 2D MTMDCs materials containing three metal elements (i.e., V, Nb, and Ni) will be introduced in detail. V-based dichalcogenides (VX_2) with high stabilities are insusceptible to react with oxygen and water in the air, which is the prerequisite for their practical applications as electrode materials in 2D-STMDCs-related devices. Theoretical calculations have demonstrated that both the H and T phases of monolayer VX_2 materials show metallic properties and similar crystal structures with STMDCs, making VX_2 promising electrical contact materials towards improving the performances of two-dimensional STMDCs-based FET devices. For Nb-based dichalcogenides (NbX_2), it has been experimentally proven that NbS_2, as an electrical contact material, can effectively improve the performance of the related electronic devices, and can even show different electrical characteristics (e.g., current rectification behavior) from traditional metal-contact devices. However, the instabilities of NbX_2-related materials hinder their further research and applications. Improving the stabilities of NbX_2 or developing effective encapsulation strategies should be possible solutions. For Ni-based dichalcogenides (NiX_2), the representative member $NiTe_2$ hosts topologically protected electronic states and have been proven to exhibit novel physical properties. Additionally, the intrinsic layered feature and high conductivity also endow $NiTe_2$ with good application prospects in the electrical contact-related field. Finally, the challenges and opportunities in the preparation of the 2D MTMDCs and their applications as electrical contacts of 2D STMDCs-based devices are also discussed and prospected.

metallic transition metal dichalcogenides, chemical vapor deposition, electrical contact, heterostructure interfaces

doi: 10.1360/TB-2023-0051