多核处理器SoC单粒子效应及在轨可靠性评估数据集

秦丰迪　张付强　陈启明　郭 刚

（中国原子能科学研究院　北京 102413）

摘要　为解决多核处理器片上系统（System on Chip，SoC）在空间环境下的在轨可靠性评估难题，本文基于QJ 10005A－2018标准，获取并构建了涵盖C、F、Al、Ta 4种重离子辐照下的单粒子效应（Single Event Effect，SEE）测试数据集。数据集翔实记录了SoC在不同线性能量转移（Linear Energy Transfer，LET）下的单粒子锁定（Single Event Latch-up，SEL）、翻转（Single Event Upset，SEU）及功能中断（Single Event Functional Interrupt，SEFI）特征数据，并利用Weibull与积分平行六面体模型（Integral Rectangular Parallelepiped，IRPP）转化得到了地球静止轨道（Geostationary Earth Orbit，GEO）下的在轨错误率评价结果。数据表明：器件的抗SEL阈值不低于86.5 MeV·cm^2·mg^{-1}；多级高速缓存（Cache Memory，CACHE）与随机存取存储器（Random Access Memory，RAM）的SEU在轨错误率分别为3.12×10^{-12}次/位·天和7.7×10^{-10}次/位·天；内核与应用的SEFI错误率均优于规范限值。该数据集对宇航级高性能多核SoC的抗辐射加固设计与在轨风险评估具有重要的工程参考价值。

关键词　多核处理器SoC，单粒子效应，重离子试验，数据集

中图分类号　TL99

DOI: 10.3724/j.0253-3219.2026.hjs.49.260143　　**数据DOI:** 10.57760/sciencedb.37820

CSTR: 32193.14.hjs.CN31-1342/TL.2026.49.260143　　**数据CSTR:** 31253.11.sciencedb.37820

A dataset of single event effect and on-orbit reliability evaluation of multi-core processor SoC

QIN Fengdi　ZHANG Fuqiang　CHEN Qiming　GUO Gang

(*China Institute of Atomic Energy*, *Beijing 102413*, *China*)

Abstract　**[Background]** Radiation-induced failures in space environments pose a significant threat to aerospace electronics, necessitating high-fidelity single event effect (SEE) characterization data for next-generation systems. **[Purpose]** This study aims to evaluate the single event effect sensitivity and on-orbit reliability of an advanced multi-core processor System-on-Chip (SoC) designed for aerospace applications. **[Methods]** Based on the QJ 10005A－2018 standard, heavy ion irradiation testing was conducted using four types of heavy ion, i.e., C, F, Al, and Ta, across various Linear Energy Transfer (LET) levels, hence corresponding test SEE dataset including single event latch-up (SEL), single event upset (SEU) and single event functional interrupt (SEFI) characterization data was obtained and constructed. Finally, Geostationary Earth Orbit (GEO) on-orbit error rates were predicted by integrating experimental cross-section data with Weibull fitting and the Integral Rectangular Parallelepiped (IRPP) model. **[Results]** The

基础科研计划(No.JCKY2024201B008)与中核集团研发平台稳定支持科研项目(No.WDZC-2024-055)资助

第一作者：秦丰迪，男，1997年出生，2023年于南华大学获硕士学位，现为博士研究生，研究领域为辐射器件效应

通信作者：陈启明，E-mail：chenqm@cnncmail.cn；郭刚，E-mail：ggg@ciae.ac.cn

收稿日期：2026-04-10，修回日期：2026-05-24

Supported by the Basic Scientific Research Program (No. JCKY2024201B008) and the Stable Support Research Project of the China National Nuclear Corporation R&D Platform (No.WDZC-2024-055)

First author: QIN Fengdi, male, born in 1997, graduated from University of South China with a master's degree in 2023, doctoral student, focusing on radiation device effects

Corresponding author: CHEN Qiming, E-mail: chenqm@cnncmail.cn; GUO Gang, E-mail: ggg@ciae.ac.cn

Received date: 2026-04-10, revised date: 2026-05-24

dataset indicates that the device's SEL threshold is no less than 86.5 MeV·cm^2·mg^{-1}. The calculated on-orbit SEU error rates for multi-level Cache Memory (CACHE) and Random Access Memory (RAM) are 3.12×10^{-12} bit^{-1}·d^{-1} and 7.7×10^{-10} bit^{-1}·d^{-1}, respectively. Additionally, SEFI error rates for both the processor core and typical applications surpass the required specification limits. **[Conclusions]** The presented dataset in this study fills a critical gap in radiation characterization for aerospace processors, providing an essential foundation for radiation-hardened design, ground-based simulation, and on-orbit risk assessment.

Key words Multi-core processor SoC, Single event effects, Heavy ion testing, Dataset

随着微电子技术的飞速发展，高性能多核处理器片上系统（System on Chip，SoC）在卫星载荷处理、飞行控制及深空探测等领域得到了广泛应用[1-2]。然而，空间环境中广泛存在的高能重离子、质子及宇宙射线会与半导体材料发生电离作用，从而诱发单粒子效应（Single Event Effect，SEE）[3-6]，因此，需要对材料或器件开展地面模拟实验[7-8]，以确保系统的运行可靠性。对于采用先进工艺的多核SoC，其内部集成的存储单元及复杂的逻辑控制电路对辐射高度敏感，可能导致数据翻转或功能失效[9-10]。

在SoC面临的各类辐射威胁中，单粒子锁定（Single Event Latch-up，SEL）、单粒子翻转（Single Event Upset，SEU）与单粒子功能中断（Single Event Functional Interrupt，SEFI）是最主要的失效模式[11-12]。与传统单一功能芯片不同，多核SoC内部集成了复杂的核间调度机制、多级高速缓存（CACHE Memory，CACHE）以及海量异构片内随机存取存储器（Random Access Memory，RAM）[13-14]。当高能粒子击中器件敏感区时，不仅可能直接导致局部数据的单比特翻转（Single-Bit Upset，SBU）和多比特翻转（Multi-Bit Upset，MBU），更可能通过高速总线、中断控制器或共享缓存异常传导，引发全局功能中断（Single Event Functional Interrupt，SEFI）[15-16]。现有的单粒子效应评估研究多集中于单一存储器或低频微控制器[17]，针对工作频率达GHz级别的高性能多核SoC，往往缺乏系统性的辐射敏感性评估数据；常规的“黑盒”式功能测试数据难以精确定位复杂架构下的具体失效短板[18-19]。

针对当前高性能宇航级多核SoC公开测试数据集稀缺的问题，本数据集记录了某型1 GHz多核SoC在中国原子能科学研究院HI-13串列加速器与哈尔滨工业大学空间辐射地面模拟装置（Space Environment Simulation and Research Infrastructure，SESRI）上的完整重离子试验数据。数据集涵盖了SEL、SEU及多种应用场景下的SEFI测试结果，并包含了基于Weibull拟合曲线与积分平行六面体模型（Integral Rectangular Parallelepiped，IRPP）对地球静止轨道（Geostationary Earth Orbit，GEO）的在轨可靠性预测数据[20-22]。该数据集不仅是对现有辐射效应研究数据的补充，也为后续同类处理器的地面模拟试验、抗辐照加固以及在轨风险减缓技术提供了重要的数据支撑。

1　数据获取方法

1.1　测试对象

本文的被测样品为宇航YC级多核处理器SoC，其基于28 nm体硅CMOS商用工艺制造，工作频率为1 GHz，采用FC-CCGA1144倒装焊封装，在辐照试验前对所有被测SoC实施了背面衬底减薄预处理（减薄后的硅衬底剩余厚度控制在30 μm以内）。依据离子在物质中的阻止和射程模拟（Stopping and Range of Ions in Matter，SRIM）软件的分析，试验所选C、F、Al、Ta 4种重离子在硅中的初始射程均远大于30 μm（表1中粒子在入射表面射程最短为45.0 μm），因此减薄预处理确保了粒子在穿透衬底到达有源区时，仍保有充足的剩余射程（5.1~87.2 μm），能够完全穿透或覆盖多核SoC几个微米级深度的灵敏体积。同时，重离子在穿透该深度衬底过程中的能量衰减，使有源区的实际有效LET值展宽为2.1~86.5 MeV·cm^2·mg^{-1}，从而能够在物理上完整覆盖器件从单粒子效应发生阈值到饱和截面的全区间评估需求。

本试验遵循QJ 10005A－2018《宇航用集成电路单粒子效应测试与评估规范》[23]，被测样品的辐照指标：SEL的LET阈值不低于75 MeV·cm^2·mg^{-1}，且GEO轨道下的功能中断（Single Event Functional Interrupt，SEFI）预测错误率不高于5×10^{-5}次/器件·天。

被测SoC采用SPARC V8指令集，集成了通用异步收发器（Universal Asynchronous Receiver/Transmitter，UART）、中断控制器、外存控制器、定时器、看门狗、脉宽调制（Pulse Width Modulation，PWM）、直接存储器访问（Direct Memory Access，DMA）、通用输入输出（General Purpose Input/

Output，GPIO）、串行外设接口（Serial Peripheral Interface，SPI）、集成电路总线（Inter-Integrated Circuit，I²C）、1553B总线（MIL-STD-1553B，1553B）、空间总线（Space Wire）、控制器局域网（Controller Area Network，CAN）等通用外设，功能完备、接口丰富，其电路功能框图如图1所示。

1.2 辐照条件

本试验依托中国原子能科学研究院HI-13串列加速器与哈尔滨工业大学空间环境地面模拟装置综合辐射实验平台，测试采用C、F、Al、Ta 4种重离子进行辐照（均垂直于器件表面入射），其LET值分布于2.1~86.5 MeV·cm²·mg⁻¹（详细参数见表1）范围内，单次试验的累积总注量设定为1.0×10^{7} cm⁻²。

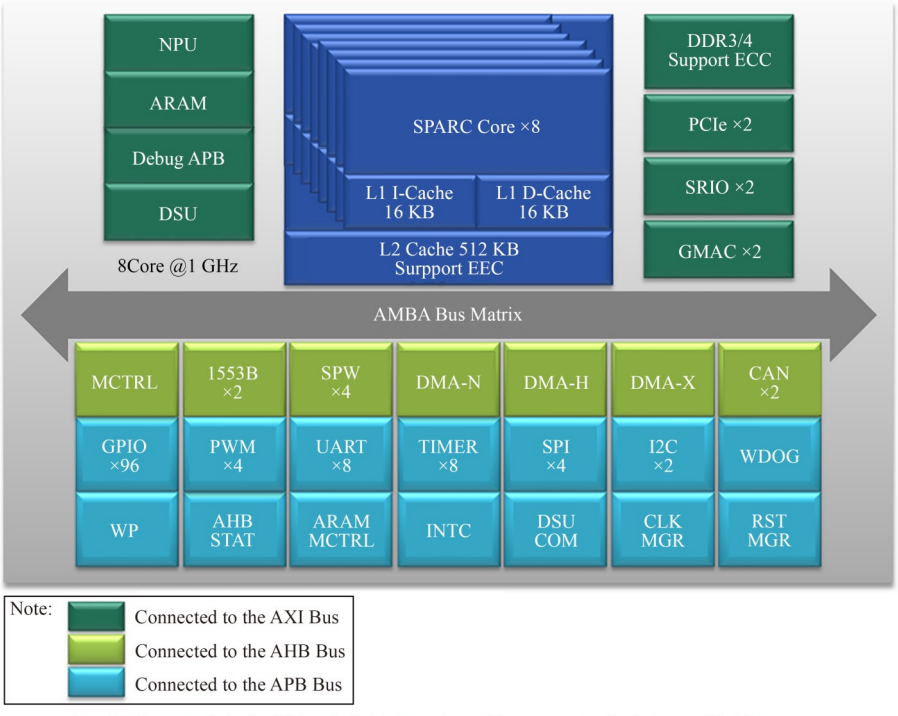

图1 多核处理器SoC电路功能框图（彩图见网络版）
Fig.1 Functional block diagram of the multi-core processor SoC circuit (color online)

表1 试验选用离子能量及其LET值
Table 1 Ion energies and corresponding LET values used in the experiment

离子种类 Ion species	能量[1] Energy / MeV	LET[1] / MeV·cm²·mg⁻¹	射程[1] Range / μm	能量[2] Energy / MeV	LET[2] / MeV·cm²·mg⁻¹	射程[2] Range / μm	试验地点 Test Site 加速器名称 Accelerator name
C	80.0	1.7	127.1	62.5	2.1	87.2	中国原子能科学研究院 China Institute of Atomic Energy HI-13串列加速器 HI-13 tandem accelerator
F	100.0	4.4	72.7	52.0	6.0	32.4	
Al	110.0	8.9	45.0	8.8	11.5	5.1	
Ta	1 332.2	82.1	79.7	530.0	86.5	39.4	哈尔滨工业大学 Harbin Institute of Technology SESRI回旋加速器 SESRI cyclotron

注：[1] 入射表面的离子参数；[2] 入射有源区的离子参数
Notes: [1] Ion parameters at the incident surface; [2] Ion parameters at the incident active region

1.3 测试系统与设备

测试系统主要由被测器件专用测试板、多通道继电器阵列调度模块、高精度程控电源、高速路由设备以及主从上位机终端（本地测控节点PC1与远程

监控节点PC2）共同构成，如图2所示。测试板集成了被测多核SoC芯片及其关键外围支撑电路，具体包含闪存（Flash）、静态与动态随机存取存储器（SRAM/DDR）、串行通信接口（UART）以及专用的逻辑配置模块。为确保SoC在测试过程中，测试板不会因为辐射效应故障或失效，测试中控制加速器束斑大小刚好完全覆盖SoC芯片，确保重离子尽可能照射在被测SoC芯片上。此外，测试板中的其他器件在设计时，空间上尽可能远离被测SoC芯片，以确保不会被加速器束斑辐照。为精准捕获单粒子诱发的电流突变，电源树采用高隔离设计：多核SoC的每一路核心电源轨均由独立的高性能低压差线性稳压器（Low Dropout Regulator，LDO）进行末端供电，并由外部高精度程控电源为各路LDO提供独立输入。

本试验将被测SoC部署于真空靶室内（真空度为1×10^{-4} Pa）的测试板上，采用Agilent 6705B电源分析仪对被测SoC供电参数进行在线监测，以捕获并分析单粒子效应引起的电流突变。为实现多样本的高效轮转与状态监测，靶室周边的PC1作为硬件协同中枢，同步驱动程控电源与继电器阵列，实现不同被测样品测控通道的自动化时分复用与靶位切换。同时，为保障人员安全并彻底隔离辐射环境，控制大厅内的PC2经由局域网与PC1建立稳定的TCP/IP通信，构建了物理隔离的异地遥控链路。

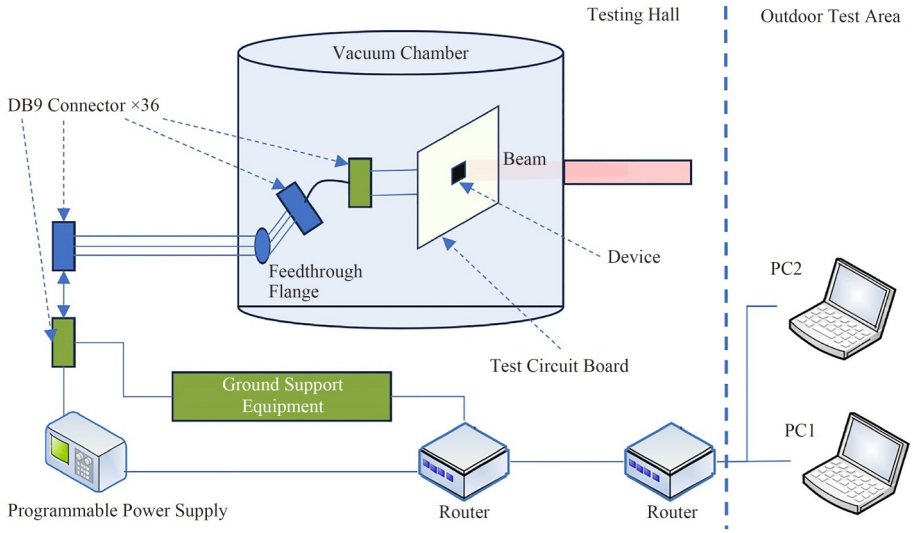

图2 单粒子效应试验系统框图（彩图见网络版）
Fig.2 Block diagram of single event effect (SEE) test system (color online)

1.4 SEU测试方法

SoC中CACHE和RAM占据绝大部分芯片面积且对单粒子敏感性高，SEU是CACHE和RAM在空间环境下发生率最高的错误类型[10]，因此本数据集重点记录了多核SoC中CACHE与RAM区域的单粒子翻转数据。SEU测试选取两只样品（内核0.8 V供电为0.76 V、IO3.3 V供电为3.14 V、IO1.8 V供电为1.71 V和IO1.5 V供电为1.43 V，误差小于±1%）以测试器件的抗SEU性能。

采用动态读写比对方法实现翻转错误数据的捕获。在辐照过程中，测试系统通过循环向目标存储阵列写入交替特征测试向量，并结合高频实时回读机制完成数据校验。当检测到数据异常时，系统可实时记录错误地址与翻转位数。本试验设定双重实验终止判据：当SEU事件累计达到100次，或单次离子注量达到1.0×10^{7} cm^{-2}时，即终止当前实验，以先满足条件者为准。若实验过程中出现SEFI，系统将自动完成初始化并恢复测试流程，具体SEU测试方案如图3所示。

1.4.1 CACHE SEU测试

本试验中，CACHE采用相同类型的存储器和加固方式，多核处理器SoC电路每个核有单独的16 KB L1指令CACHE、16 KB L1数据CACHE，L1共256 KB；每4个核共享512 KB L2 CACHE，L2共1 024 KB，芯片上电CACHE的误差检测纠正（Error Correction Code，ECC）功能自动启动，无法关闭。测试中对上述所有1 280 KB的CACHE进行单粒子翻转试验，测试一轮10 ms，每秒进行100次测试并输出一次错误信息记录。CACHE在ECC开启条件下进行测试，测试步骤为：数据采集程序利用处理器的特定地址空间标识符（ASI）进行寻址，循环向CACHE空间注入“0x55555555”测试向量，以最大化相邻物理位的电平翻转覆盖率。

采集过程中，根据硬件异常处理机制对错误特

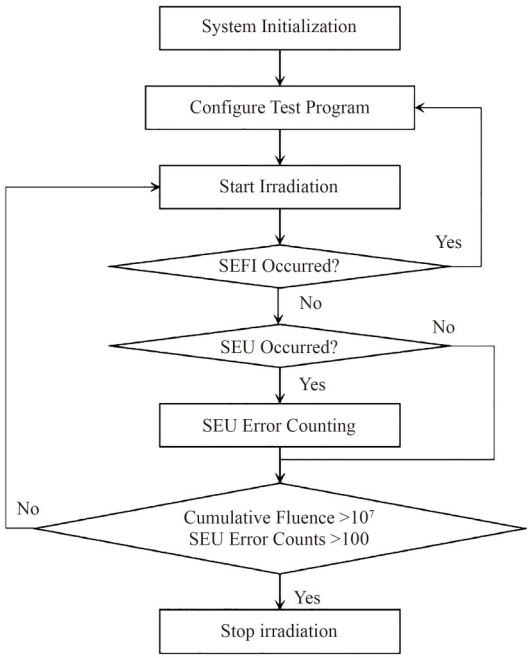

图3 SEU测试流程图
Fig.3 Flowchart of single event upset (SEU) test

征进行了分类标注：

1）通过ASI操作给所有CACHE存储写入0x55555555；

2）循环回读所有CACHE；

3）对于单位错误，通过CACHE错误计数寄存器对单粒子翻转次数进行统计，记为W_1；

4）对于双位及以上错（无法纠错），通过程序判断发生多少位错并进行统计，记为W_2，同时将CACHE改写回正确的数据，串口发送错误总位数$W=W_1+2\times W_2$给上位机。

1.4.2 RAM SEU测试

多核架构的高速数据流转高度依赖片内RAM。本文也测试了多核SoC片内2 MB RAM区域的SEU，不仅包含常规数据存储RAM（如FIFO、BUFFER），更覆盖了影响系统调度的核心外设配置区，各外设寄存器和RAM覆盖率如表2所示。

具体测试流程如下：

1）将所有RAM配置初始值，内部RAM初始值写0x55555555；在不影响程序正常运行的情况下按照0x55555555初始化，特殊情况按照功能配置需求给定初始值；

2）循环回读内部RAM，比较判断是否发生单粒子翻转，统计发生翻转的外设类别和错误位数（错误位数等于每次读回时发生错误的位数累加，各外设模块单独统计），并将发生错误的地址改写回正确的数据。

表2 外设寄存器和RAM覆盖率
Table 2 Coverage of peripheral registers and on-chip RAM

功能模块 Functional module	辅助RAM容量 Auxiliary RAM size
外存模块 External memory module	8 KB
内存模块 Internal memory module	8 KB
DDR模块 DDR module	32 KB
UART模块 UART module	8 KB
GPIO模块 GPIO module	8 KB
TIMER模块 TIMER module	8 KB
看门狗模块 Watchdog module	8 KB
PWM模块 PWM module	8 KB
DMA模块 DMA module	128 KB
中断控制器模块 Interrupt controller module	8 KB
SPI模块 SPI module	8 KB
I2C模块 I2C module	8 KB
CAN模块 CAN module	16 KB
1553B模块 1553B module	64 KB
SPACEWIRE模块 SPACEWIRE module	64 KB
GMAC模块 GMAC module	128 KB
SRIO模块 Serial RapidIO module	1 024 KB
PCIe模块 PCIe module	512 KB
合计 Total	2 MB/2 MB 覆盖全部100% Coverage 100%

1.5 单粒子功能测试方法

内核功能与典型应用功能对单粒子的敏感性源于复杂的控制逻辑和数据通路，SEFI可能在不触发任何存储错误的情况下直接导致任务失效。本文设计了SEFI与单粒子功能错误（Single Event Functional Error，SEFE，指令执行结果和预定正确结果不符）动态监测实验。实验继续采用SEU的供电条件（内核0.8 V供电为0.76 V、IO3.3 V供电为3.14 V、IO1.8 V供电为1.71 V和IO1.5 V供电为1.43 V，误差小于±1%），器件运行于1 GHz，分别从内核功能测试与系统级典型应用测试两个层级开展加速辐照测试。其中，系统级典型应用属于典型的通信调度型任务，主要执行加解密运算、数据组解帧以及准确性校验等功能。两种模式下的资源覆盖率与运行时长如表3所示，SEFI测试流程如图4所示。

1.5.1 内核功能测试

内核功能测试顺序执行整数运算单元（Integer Unit，IU）/浮点运算单元（Floating Point Unit，FPU）的全部196条指令，并对运行结果进行判断，覆盖6

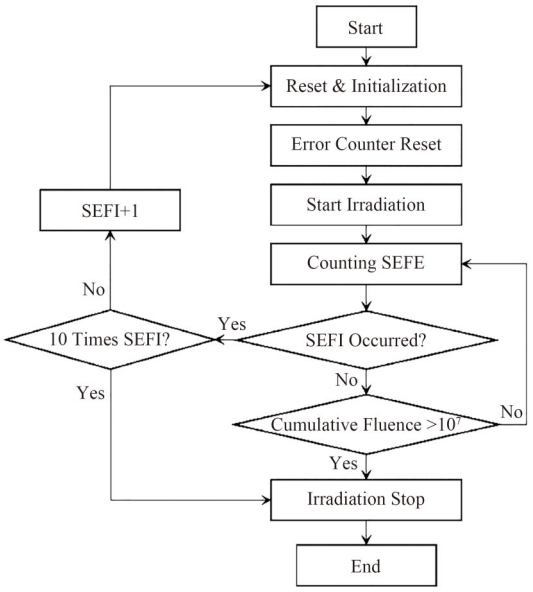

图4 SEFI测试流程图
Fig.4 Flowchart of single event functional interrupt (SEFI) test

类指令集的16个测试合计196条指令，具体测试内容如表4所示。单核每秒执行400次全部指令测试，测试过程中8个核轮流运行内核测试程序。失效判定逻辑如下：

SEFI：若处理器无响应（串口停止打印），则判定为发生SEFI；

SEFE：若指令执行结果和预定正确结果不符（串口打印指令执行错误数），则判定为逻辑数据错误。

1.5.2 典型应用功能测试

本文在处理器主频1 GHz、缓存CACHE使能的典型工作条件下，处理器运行各项测试。测试具体流程：

1）启动多核处理器SoC电路，进行IU、FPU、DDR、内存、外存、CACHE等初始化配置；

2）进行核间任务调度、核间通信、状态信息打印；

3）对千兆媒体访问控制器（Gigabit Media Access Controller，GMAC）进行初始化配置，对发送接收BUFFER、发送接收描述符、网络协议栈进行配置，在DDR空间进行数据搬移；

4）对DMA进行初始化配置，在内存空间进行数据搬移；

5）对SRIO进行初始化配置，在外存空间进行数据搬移；

6）对PCIe进行初始化配置，在DDR空间进行数据搬移；

7）运行1553B、SPACEWIRE、CAN、定时器、看门狗等外设接口的测试程序；

8）运行加密解密算法；

9）运行处理器性能测试程序dhrystone等。

失效判定逻辑如下：

SEFI：若某个核无响应（获取不到该核的状态判断，可通过串口打印信息实时监测）、处理器无响应（串口停止打印），则判定为发生SEFI；

SEEE（Single Event Functional Error）：若每个核处理后的数据与正确值不符（串口打印错误数），则判定为发生SEFE。

1.6 SEL测试方法

SEL一经触发，极易形成电源至地的低阻通路，导致SoC在毫秒至秒级时间内烧毁。本文选取3只样品，并将各供电轨电压拉偏至标称值上限（内核0.84 V，I/O 3.46 V、1.89 V及1.57 V），电压精度严格控制在±1%以内。测试期间，器件运行于1 GHz主

表3 各模式资源覆盖率
Table 3 Resource coverage in different test modes

测试模式 Test mode	功能模块 Functional module	触发器资源 Flip-flop resource	存储器资源 Memory resource	运行时长 Execution time
内核功能测试 Core function test	内核模块 Core module	75%	73%	2.5 ms
典型应用功能测试 Typical application function test	内核Core	65%	60%	1 s
	CACHE	55%	60%	
	DDR	62%	65%	
	GAMC (Gigabit Media Access Controller)	50%	51%	
	SRAM	60%	60%	
	DMA	45%	51%	
	SRIO	65%	56%	
	UART	20%	18%	
合计 Total		Coverage 95%	Coverage 86%	—

表4　内核指令测试内容
Table 4　Test items of core instructions

序号 No.	指令类别 Instruction category	测试 Test item	指令数 Number of instructions	具体内容 Description
1	数学运算/逻辑运算/移位指令 Arithmetic/logical/shift instructions	加法指令 Addition	6	6条加法指令对0x01234567和0x89abcdef相加，判断结果 6 addition instructions to add 0x01234567 and 0x89abcdef, determine the result
2		减法指令 Subtract	6	6条减法指令对0x89abcdef和0x01234567相减，判断结果 6 subtraction instructions to subtract 0x89abcdef from 0x01234567, determine the result
3		乘法指令 Multiply	5	5条乘法指令对0x01234567和0x89abcdef相乘，判断结果 5 multiplication instructions to multiply 0x01234567 and 0x89abcdef, determine the result
4		除法指令 Divide	4	4条除法指令对0x89ABCDEF和0x01234567相除，判断结果 4 division instructions to divide 0x89abcdef by 0x01234567, judge the result
5		逻辑运算指令Logical operation	12	对0x01234567和0x89abcdef进行与或非等逻辑运算，判断结果 Perform AND/OR/NOR operations on 0x01234567 and 0x89abcdef, judge the result
6		位移指令 Shift	3	对0x01234567进行左移和右移操作，判断结果 Perform left/right shift operations on 0x01234567, judge the result
7	加载/存储指令 Load/store instructions	加载/存储指令 Load/store	23	双字、字、半字、字节方式对外存进行读写访问操作，判断结果 Read/write access to external memory in doubleword/word/halfword/byte modes, judge the result
8	控制转移指令 Control transfer instructions	整数条件码分支指令 Integer conditional branch	32	对整数运算结果进行条件判断和程序跳转，判断结果 Perform conditional judgment and program branching based on integer operation results, judge the result
9		浮点条件码分支指令 Floating-point conditional branch	32	对浮点运算结果进行条件判断和程序跳转，判断结果 Perform conditional judgment and program branching based on floating-point operation results, judge the result
10		陷阱指令 Trap	17	对触发陷阱号进行条件判断和程序跳转，判断结果 Perform conditional judgment and program branching based on trap signals, judge the result
11		Call Jump	2	程序跳转，判断结果Program jump operations, judge the result
12		转窗口指令 Window switch	2	对窗口进行两个方向的旋转操作，判断结果 Perform two-way rotation operations on the register window, judge the result
13	读/写控制寄存器指令 Read/write control register instructions	读写寄存器指令 Register read and write	10	对片内寄存器进行读写访问操作，判断结果 Perform read/write access to on-chip registers, and judge the result
14		赋值指令 Assignment	2	对REGFILE赋值0x55555555，判断结果 Assign 0x55555555 to the register file (REGFILE), and judge the result
15	浮点操作指令 Floating-point instructions	浮点操作指令 Floating-point	24	对浮点数进行数学运算、搬移、转换等操作并判断结果 Perform arithmetic, move, and conversion operations on floating-point numbers, and judge the result
16	协处理器操作指令 Coprocessor instructions	simd.c（协处理器指令coprocessor）	16	对浮点数的扩充操作，结果判断 Perform extended operations on floating-point numbers, judge the result
合计 Total	6	15	196	—

频及CACHE开启的典型应用模式。系统通过高精度程控电源对各通道电流实施高频实时监测，并预设自动化判定与处置逻辑：若监测到电流突增至正常值的1.5倍以上且无法自主恢复，则判定为典型SEL事件，系统将记录锁定瞬间的阈值电流并立即触发断电保护，同时终止该轮试验；若未触发锁定，则持续辐照至总注量1×10^{7} cm^{-2}为止。完整的SEL数据采集流程如图5所示。

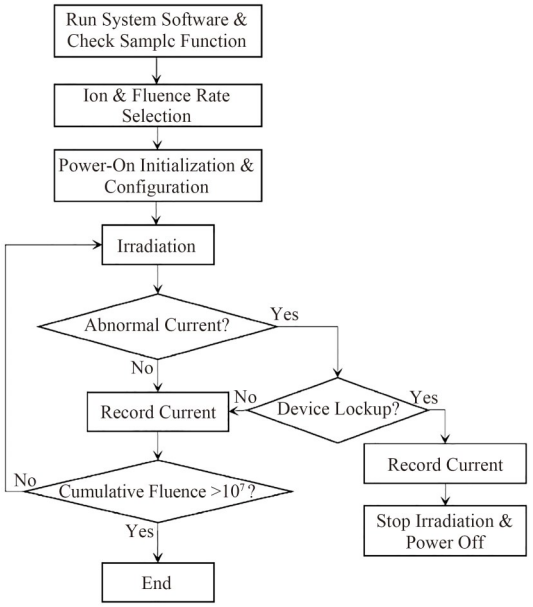

图5　SEL测试流程图
Fig.5　Flowchart of single event latch-up test

2　数据样本描述

2.1　SEL试验数据样本

依据§1.6的测试方法，本文测试了多核SoC的SEL效应并汇总了数据（如表5所示）。数据由Ta离子（入射有源区LET有效值为86.5 MeV·cm^{2}·mg^{-1}，穿透射程为39.4 μm）辐照过程中的多通道电流动态监测分析得到，采样覆盖了器件从稳态运行到试验结束的全过程。数据表明该多核SoC的抗SEL阈值大于86.5 MeV·cm^{2}·mg^{-1}，超过了宇航级器件75 MeV·cm^{2}·mg^{-1}的通用指标，为评估该器件在GEO轨道等高本底辐射环境下的可靠性提供了关键的试验数据。

2.2　CACHE SEU试验数据样本

作为多核处理器内核与主存间的数据交互枢纽，CACHE因其极高的存储密度而成为典型的单粒子效应敏感区。根据本文§1.4.1的测试方法，在开启ECC的工作模式下，对总容量为1 280 KB的L1/L2 CACHE阵列开展了四种重离子（C、F、Al、Ta）辐照试验，并得到CACHE SEU的翻转数据，数据统计结果如表6所示。

表5　SEL试验数据
Table 5　Single event latch-up (SEL) test data

编号 No.	离子 Ion	能量 Energy / MeV	LET / MeV·cm^{2}·mg^{-1}	射程 Range / μm	注量率 Fluence rate / cm^{2}·s	注量 Fluence / cm^{2}	模式 Mode	锁定数 Number of SEL
a)~c)	Ta	530	86.5	39.4	1.00×10^{4}	1.00×10^{4}	典型应用 Typical application	0

表6　CACHE SEU试验数据
Table 6　CACHE single event upset (SEU) test data

编号 No.	离子 Ion	能量 Energy / MeV	LET / MeV·cm^{2}·mg^{-1}	射程 Range / μm	注量率 Fluence rate / cm^{2}·s	注量 Fluence / cm^{2}	翻转数 Number of SEU	截面 Cross section / cm^{2}·bit^{-1}
a)	C	62.5	2.08	87.2	1.30×10^{4}	6.06×10^{6}	62	8.07×10^{-13}
b)	C	62.5	2.08	87.2	1.30×10^{4}	1.00×10^{7}	67	
a)	F	52	6.04	32.4	8.00×10^{3}	7.30×10^{5}	83	9.22×10^{-12}
b)	F	52	6.04	32.4	6.00×10^{3}	1.03×10^{6}	82	
a)	Al	8.8	11.5	5.1	2.00×10^{4}	7.00×10^{6}	151	1.56×10^{-11}
b)	Al	8.8	11.5	5.1	2.00×10^{4}	4.20×10^{5}	129	
a)	Ta	530	86.5	39.4	2.00×10^{3}	2.06×10^{5}	162	4.28×10^{-11}
b)	Ta	530	86.5	39.4	2.00×10^{3}	1.10×10^{6}	122	

数据表明CACHE的SEU具有典型的LET依赖特性：1）在低LET区间（C离子，LET=2.08 MeV·cm²·mg⁻¹），CACHE翻转次数与错误截面均处于较低水平；2）随着LET值升高，离子在敏感体积内沉积能量增加，翻转次数与错误截面显著上升。F离子与Al离子辐照下，错误截面分别提升1个量级与2个量级，表明中高LET重离子对CACHE存储单元的扰动显著增强；3）在最高LET条件下（Ta离子，LET=86.5 MeV·cm²·mg⁻¹），SEU数量达到最大，错误截面升至4.28×10^{-11} cm²·bit⁻¹。

基于试验数据进行Weibull曲线拟合（图6），并采用IRPP模型开展在轨预测，得到该器件在GEO轨道（35 786 km，0°）下CACHE SEU在轨错误率为3.1×10^{-12}次/位·天，处于极低水平。

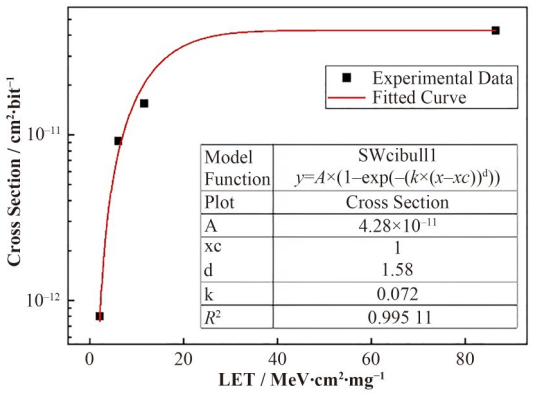

图6 CACHE SEU的Weibull拟合曲线
Fig.6 Weibull fitting curve of single event upsets for CACHE

2.3 RAM SEU试验数据样本

表7汇总了4种不同LET值重离子（C、F、Al、Ta）的辐照下，RAM的SEU数据（按照本文§1.4.2方法开展测试）。由试验数据可知，RAM SEU整体敏感性高于CACHE，且具有以下特征：1）低LET区间（C离子，2.08 MeV·cm²·mg⁻¹），RAM已出现可观测翻转，错误截面为1.49×10^{-11} cm²·bit⁻¹，高于同条件下CACHE一倍；2）随LET升高，翻转数与错误截面近似指数上升。F离子辐照下错误截面达1.42×10^{-10} cm²·bit⁻¹；Al离子辐照下进一步升至3.45×10^{-10} cm²·bit⁻¹；在最高LET的Ta离子辐照下，错误截面达到1.11×10^{-9} cm²·bit⁻¹，辐射敏感性显著增强。

表7 RAM SEU试验数据
Table 7 RAM single event upset (SEU) test data

编号 No.	离子 Ion	能量 Energy / MeV	LET / MeV·cm²·mg⁻¹	射程 Range / μm	注量率 Fluence rate / cm²·s	注量 Fluence / cm²	翻转数 Number of SEU	截面 Cross section / cm²·bit⁻¹
a)	C	62.5	2.08	87.2	1.30×10^{4}	4.40×10^{5}	138	1.49×10^{-11}
b)	C	62.5	2.08	87.2	1.30×10^{4}	7.80×10^{5}	145	
a)	F	52	6.04	32.4	6.00×10^{3}	1.50×10^{5}	323	1.42×10^{-10}
b)	F	52	6.04	32.4	6.00×10^{3}	8.00×10^{4}	209	
a)	Al	8.8	11.5	5.1	2.00×10^{4}	1.10×10^{5}	705	3.45×10^{-10}
b)	Al	8.8	11.5	5.1	2.00×10^{4}	1.31×10^{5}	675	
a)	Ta	530	86.5	39.4	2.00×10^{3}	3.40×10^{4}	786	1.11×10^{-9}
b)	Ta	530	86.5	39.4	2.00×10^{3}	4.50×10^{4}	634	

基于试验数据完成Weibull曲线拟合（如图7所示），采用IRPP模型计算得到该器件在GEO轨道（35 786 km，0°）下RAM SEU在轨错误率为7.7×10^{-10}次/位·天。

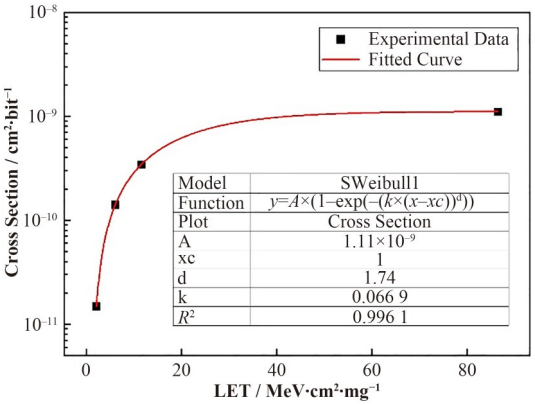

图7 RAM SEU的Weibull拟合曲线
Fig.7 Weibull fitting curve of single event upsets for RAM

2.4 内核中断试验数据

SEFI直接反映处理器在高能粒子辐照下执行指令、调度运行与状态控制的核心可靠性，是评估器件在轨可用性的关键指标。在C、F、Al、Ta 4种重离子辐照条件下，内核功能中断试验测试数据如表8所示。

表8试验数据表明多核处理器SoC内核功能SEFI有明显的阈值，且截面与LET有关：1）在低LET区间（C离子，2.08 MeV·cm²·mg⁻¹），两只样品在

表8 内核功能中断试验结果
Table 8 Test results of kernel function interrupt

编号 No.	离子 Ion	能量 Energy / MeV	LET / MeV·cm²·mg⁻¹	射程 Range / μm	注量率 Fluence rate / cm²·s	注量 Fluence / cm²	功能中断数 Number of SEFI	截面 Cross section / cm²·dev⁻¹*
a)	C	62.5	2.08	87.2	1.30×10^{4}	1.00×10^{7}	0	0.0
b)	C	62.5	2.08	87.2	2.00×10^{4}	1.00×10^{7}	0	
a)	F	52	6.04	32.4	1.50×10^{4}	1.00×10^{7}	2	1.5×10^{-7}
b)	F	52	6.04	32.4	1.50×10^{4}	1.00×10^{7}	1	
a)	Al	8.8	11.5	5.1	2.00×10^{4}	1.00×10^{7}	5	1.92×10^{-6}
b)	Al	8.8	11.5	5.1	2.00×10^{4}	1.80×10^{6}	6	
a)	Ta	530	86.5	39.4	2.00×10^{3}	4.70×10^{5}	5	4.11×10^{-5}
b)	Ta	530	86.5	39.4	2.00×10^{3}	2.30×10^{5}	7	

注：*截面的单位中“dev”指单个器件
Note：* "dev" in the cross-section unit refers to a single device

注量达到1.0×10^{7} cm^{-2}时均未出现SEFI，说明低LET重离子难以对处理器内核控制逻辑、状态机及寄存器组造成有效扰动，器件在低LET辐射环境下具备良好的功能稳定性；2）进入中LET区间后，F离子与Al离子辐照开始诱发SEFI事件，且SEFI次数随LET升高明显增加，错误截面逐步上升。这是由于重离子LET增大，在敏感单元沉积的能量足以触发控制寄存器翻转、流水线异常、逻辑紊乱等问题，进而导致处理器功能异常；3）在高LET条件下（Ta离子，86.5 MeV·cm²·mg⁻¹），SEFI失效截面达到4.11×10^{-5} cm²·dev⁻¹，表明高LET重离子对处理器内核敏感区的电离作用显著增强。

基于试验数据进行Weibull曲线拟合，测试结果如图8所示，结合IRPP模型计算得到该器件在GEO轨道（35 786 km，0°）、3 mm等效铝屏蔽、Adams 90%最坏情况下，内核功能SEFI在轨错误率为3.9×10^{-5}次/器件·天，低于器件详细规范规定的5×10^{-5}次/器件·天的指标要求，具备充足的在轨可靠性裕度。

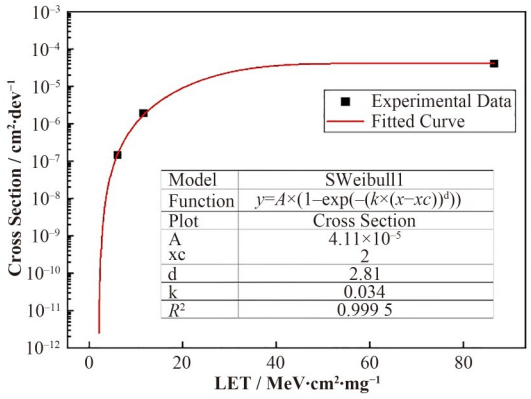

图8 内核功能单粒子Weibull拟合曲线
Fig.8 Weibull fitting curve of single event effects for kernel functions

2.5 典型应用SEFI/SEFE试验数据

典型应用SEFI/SEFE能够真实反映处理器在轨任务场景下的综合抗辐射能力，是评估器件工程适用性的核心依据。本文根据§1.5.2获取了多核处理器SoC电路在C、F、Al、Ta 4种重离子辐照条件下，执行典型应用功能时的SEFI/SEFE数据，具体数据如表9所示。

数据表明，在典型应用模式下SEFI/SEFE发生规律与内核功能测试基本一致，同样表现出显著的LET依赖性与阈值特性：1）低LET区间（C离子，2.08 MeV·cm²·mg⁻¹），两只样品在最大注量辐照下均未出现功能中断，说明低LET重离子难以干扰处理器完整应用流程，系统在低LET辐射环境下稳定性优异；2）中LET区间（F、Al离子），SEFI/SEFE事件随LET升高逐步增多，错误截面持续上升。由于典型应用模式下接口、存储、DMA、高速总线等模块并行工作，敏感资源更多、运行状态更复杂，SEFI/SEFE发生概率略高于纯内核功能模式；3）高LET条件下（Ta离子，86.5 MeV·cm²·mg⁻¹），SEFI/SEFE错误截面达到3.73×10^{-5} cm²·dev⁻¹，高LET重离子对控制逻辑、配置单元、接口状态机的扰动显著增强。

基于表9汇总数据完成Weibull拟合，测试结果如图9所示，采用IRPP模型在GEO轨道（35 786 km，0°）、3 mm等效铝屏蔽、Adams 90%最坏条件下计算得出，典型应用功能SEFI/SEFE在轨错误率为4.7×10^{-5}次/器件·天，低于器件详细规范规定的5×10^{-5}次/器件·天阈值，满足宇航在轨可靠性要求。

表9　典型应用SEFI/SEFE试验结果
Table 9　Typical application function interruption test results

编号 No.	离子 Ion	能量 Energy / MeV	LET / MeV·cm²·mg⁻¹	射程 Range / μm	注量率 Fluence rate / cm²·s	注量 Fluence / cm²	功能错误数 Number of SEFI/SEFE	截面 Cross section / cm²·dev⁻¹
a)	C	62.5	2.08	87.2	1.30×10^{4}	1.00×10^{7}	0	0.0
b)	C	62.5	2.08	87.2	1.30×10^{4}	1.00×10^{7}	0	
a)	F	52	6.04	32.4	1.50×10^{4}	1.00×10^{7}	1	1.0×10^{-7}
b)	F	52	6.04	32.4	1.50×10^{4}	1.00×10^{7}	1	
a)	Al	8.8	11.5	5.1	2.00×10^{4}	1.00×10^{7}	3	6.34×10^{-7}
b)	Al	8.8	11.5	5.1	2.00×10^{4}	4.13×10^{6}	4	
a)	Ta	530	86.5	39.4	2.00×10^{3}	2.06×10^{6}	4	3.73×10^{-5}
b)	Ta	530	86.5	39.4	2.00×10^{3}	1.10×10^{5}	8	

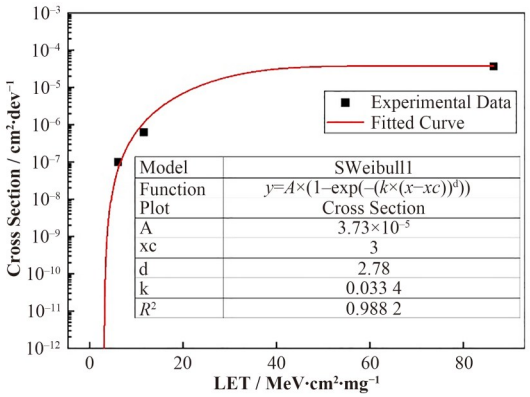

图9　典型应用功能单粒子Weibull曲线
Fig.9　Weibull curve of single event effects for typical application functions

3　数据质量控制和评估

本章从数据生成全过程质量控制与数据质量评估两个方面，对多核处理器SoC单粒子效应及在轨可靠性评估数据集进行系统性质量验证，确保数据真实、规范、可复现，满足宇航器件辐射效应研究与工程应用要求。

1）数据生成全过程质量控制

全部试验严格执行QJ 10005A－2018《宇航用集成电路单粒子效应测试与评估规范》，试验流程、参数设置、失效判据、数据统计方法统一规范，严格遵循航天单粒子效应试验规范；明确SEL、SEU、SEFI的判定规则、终止条件与截面计算方法，避免人为操作与流程差异引入误差。

被测多核SoC样品统一将背面衬底减薄至30 μm以内，保证离子穿透条件一致；选用C、F、Al、Ta 4种重离子，LET覆盖2.1~86.5 MeV·cm²·mg⁻¹，完整覆盖宇航轨道典型辐射区间；注量率控制在1.0×10^{2}~1.0×10^{5} cm⁻²·s⁻¹，单次试验累积注量上限为1.0×10^{7} cm⁻²，避免总剂量效应对单粒子数据产生干扰；试验在真空靶室环境下开展，远程测控系统实现辐射区与控制区物理隔离，环境稳定可控。

供电系统采用独立LDO与高精度程控电源，电压拉偏精度优于±1%，实时监测各路电源电流，确保SEL事件无漏判；多通道继电器阵列实现样品自动切换，提升测试效率与一致性，降低人工干预误差。

2）数据质量评估

覆盖性：数据覆盖SEL、SEU、SEFI三类核心单粒子效应，存储域覆盖CACHE（1 280 KB）与RAM（2 MB）100%；功能测试包括内核指令（196条）与典型应用（触发器95%，存储86%）两大方面。

一致性：多只样品在相同LET、注量下SEU/SEFI趋势吻合度高，一致性好，截面数据可复现；

可靠性：采用Weibull拟合+IRPP模型进行GEO轨道在轨错误率预测，模型为航天辐射效应领域通用方法，可靠性高，参数与轨道条件（35 786 km、0°、3 mm铝屏蔽、Adams 90%最坏情况）明确，可复现、可校验。

工程应用性：SEL阈值≥86.5 MeV·cm²·mg⁻¹，满足宇航75 MeV·cm²·mg⁻¹要求；内核SEFI在轨错误率为3.9×10^{-5}次/器件·天；应用SEFI在轨错误率为4.7×10^{-5}次/器件·天，均优于5×10^{-5}规范限值，工程应用性强。

基于上述单粒子效应敏感性评估结果，提出针对性的抗辐射加固建议：由于片内RAM的SEU敏感性显著高于CACHE，建议在后续高工艺节点多核SoC设计中，针对RAM核心区域引入更高级别的检错纠错（Error Detection and Correction，EDAC）技术或三倍冗余（Triple Modular Redundancy，TMR）硬加固，并协同优化CACHE的物理交叉编排设计，以全面提升芯片的在轨可靠性。

4　数据价值

本数据集围绕宇航级多核处理器SoC单粒子效应及在轨可靠性，形成了完整、规范的试验测试与评估结果，在航天器件辐射特性表征、抗辐照加固设计、工程选型论证及在轨风险评估等方面具有重要的学术价值与工程应用价值，可为国内高性能GHz多核SoC单粒子效应研究提供数据支撑。

该数据集涵盖效应截面、阈值、在轨错误率等多维度关键信息，可直接用于辐射效应物理建模与系统级故障仿真分析，有效提升仿真模型的准确性与工程实用性。同时，数据集为先进工艺宇航处理器的辐射效应机理研究、新型加固技术验证提供了可靠的数据基础，有助于推动国产高性能航天电子器件的自主可控与技术迭代升级。

5　数据结构与获取说明

该数据集由9组数据记录组成，完整覆盖了从加速器束流参数到具体物理效应的计数结果。各数据表的底层结构具备高度的一致性，其核心工程与物理字段主要包括：用于区分样品的芯片编号；C、F、Al、Ta等粒子种类；入射及穿透衬底后的有效LET值与射程；动态试验过程中的注量率、实际累积注量与测试模式；功能模块、资源覆盖率与内核指令集信息；以及最终用于可靠性评估的单粒子锁定数、单粒子翻转数、单粒子功能中断数与归一化错误截面。

本多核处理器SoC单粒子效应测试数据集采用标准的Excel工作簿（.xlsx）格式进行发布，数据已托管至科学数据银行并开放获取。

作者贡献声明　秦丰迪负责数据处理与文章起草撰写；张付强负责全文指导；陈启明负责试验方案制定、测试指导与项目支持；郭刚负责试验资源协调与文章最终审阅。

参考文献

1　年嘉伟, 王旭茹, 刘鸿瑾, 等. 宇航用处理器发展与展望[J]. 自动化学报, 2026, **52**(AAS-CN-2025-0393): 1. DOI: 10.16383/j.aas.c250393.
NIAN Jiawei, WANG Xuru, LIU Hongjin, *et al*. Development and prospects of aerospace processors[J]. Acta Automatica Sinica, 2026, **52**(AAS-CN-2025-0393): 1. DOI: 10.16383/j.aas.c250393.

2　陈亮, 李涌睿, 谢宜壮, 等. 基于多节点协同的大规模星载SAR处理系统设计[J]. 信号处理, 2025, **41**(8): 1332－1347.
CHEN Liang, LI Yongrui, XIE Yizhuang, *et al*. Design of large-scale spaceborne SAR processing system based on multi-node collaboration[J]. Journal of Signal Processing, 2025, **41**(8): 1332－1347.

3　蔡毓龙, 李豫东, 文林, 等. CMOS图像传感器单粒子效应及加固技术研究进展[J]. 核技术, 2020, **43**(1): 010502. DOI: 10.11889/j.0253-3219.2020.hjs.43.010502.
CAI Yulong, LI Yudong, WEN Lin, *et al*. Progress of single event effects and hardening technology of CMOS image sensors[J]. Nuclear Techniques, 2020, **43**(1): 010502. DOI: 10.11889/j.0253-3219.2020.hjs.43.010502.

4　丁义刚. 空间辐射环境单粒子效应研究[J]. 航天器环境工程, 2007, **24**(5): 283－290, 5－6.
DING Yigang. Single event effects in space radiation environment[J]. Spacecraft Environment Engineering, 2007, **24**(5): 283－290, 5－6.

5　安恒, 曹洲, 杨生胜, 等. 脉冲激光模拟单粒子效应试验技术述评[J]. 现代应用物理, 2024, **15**(4): 51－62. DOI: 10.12061/j.issn.2095-6223.2024.040407.
AN Heng, CAO Zhou, YANG Shengsheng, *et al*. Review of test technology of pulsed laser induced single event effect[J]. Modern Applied Physics, 2024, **15**(4): 51－62. DOI: 10.12061/j.issn.2095-6223.2024.040407.

6　张晨光, 安恒, 王鹞, 等. 脉冲激光模拟单粒子效应研究[J]. 核技术, 2020, **43**(4): 040201. DOI: 10.11889/j.0253-3219.2020.hjs.43.040201.
ZHANG Chenguang, AN Heng, WANG Yi, *et al*. Research on single event effects of pulsed laser simulation[J]. Nuclear Techniques, 2020, **43**(4): 040201. DOI: 10.11889/j.0253-3219.2020.hjs.43.040201.

7　Hu Y X, Yang H B, Zhang H L, *et al*. An online fast multi-track locating algorithm for high-resolution single-event effect test platform[J]. Nuclear Science and Techniques, 2023, **34**: 72. DOI: 10.1007/s41365-023-01222-2.

8　Jia Y H, Liao J W, Yang H B, *et al*. OML: an online multi-particle locating method for high-resolution single-event effects studies[J]. Nuclear Science and Techniques, 2024, **35**: 192. DOI: 10.1007/s41365-024-01539-6.

9　Kobayashi D. Scaling trends of digital single-event effects: a survey of SEU and SET parameters and comparison with transistor performance[J]. IEEE Transactions on Nuclear Science, 2021, **68**(2): 124－148. DOI: 10.1109/TNS.2020.3044659.

10　Baumann R C. Radiation-induced soft errors in advanced semiconductor technologies[J]. IEEE Transactions on Device and Materials Reliability, 2005, **5**(3): 305－316. DOI: 10.1109/TDMR.2005.853449.

11　王红霞, 刘鸿瑾, 张绍林, 等. 先进制程芯片在轨飞行验证通用系统设计[J]. 航天器环境工程, 2023, **40**(6): 650－656. DOI: 10.12126/see.2023044.

WANG Hongxia, LIU Hongjin, ZHANG Shaolin, *et al*. Design of a universal system for in-orbit flight verification of advanced process chips[J]. Spacecraft Environment Engineering, 2023, **40**(6): 650 – 656. DOI: 10.12126/see.2023044.

12 杨榕, 杜卓宏, 王乾元, 等. 国产先进工艺SoC器件空间单粒子效应试验研究[J]. 航天器环境工程, 2022, **39**(2): 193 – 199. DOI: 10.12126/see.2022.02.012.
YANG Rong, DU Zhuohong, WANG Qianyuan, *et al*. Experimental research on space single event effects on homemade SoC device[J]. Spacecraft Environment Engineering, 2022, **39**(2): 193 – 199. DOI: 10.12126/see.2022.02.012.

13 魏肖彤, 许浩博, 尹春笛, 等. 天基计算芯片: 现状、趋势与关键技术[J]. 电子与信息学报, 2025, **47**(9): 2963 – 2978.
WEI Xiaotong, XU Haobo, YIN Chundi, *et al*. Space-based computing chips: current status, trends and key technique[J]. Journal of Electronics & Information Technology, 2025, **47**(9): 2963 – 2978.

14 Ramos P, Vargas V, Baylac M, *et al*. Evaluating the SEE sensitivity of a 45 nm SOI multi-core processor due to 14 MeV neutrons[J]. IEEE Transactions on Nuclear Science, 2016, **63**(4): 2193 – 2200. DOI: 10.1109/TNS.2016.2537643.

15 陈雷, 王卓立, 王硕, 等. SRAM型FPGA多层级软错误防护技术研究进展[J]. 北京航空航天大学学报, 2025, **51**(11): 3599 – 3616. DOI: 10.13700/j.bh.1001-5965.2023.0587.
CHEN Lei, WANG Zhuoli, WANG Shuo, *et al*. Survey of multi-level soft error mitigation techniques for SRAM-based FPGAs[J]. Journal of Beijing University of Aeronautics and Astronautics, 2025, **51**(11): 3599 – 3616. DOI: 10.13700/j.bh.1001-5965.2023.0587.

16 刘淼, 牛英山, 杨少虎, 等. MRAM芯片单粒子功能中断机制研究[J]. 北京航空航天大学学报, 2023, **49**(8): 1955 –1961. DOI: 10.13700/j.bh.1001-5965.2021.0366.
LIU Miao, NIU Yingshan, YANG Shaohu, *et al*. Mechanism of single event functional interrupt for MRAM chips[J]. Journal of Beijing University of Aeronautics and Astronautics, 2023, **49**(8): 1955 – 1961. DOI: 10.13700/j.bh.1001-5965.2021.0366.

17 范辉, 郭刚, 沈东军, 等. 14 MeV中子引发SRAM器件单粒子效应实验研究[J]. 原子能科学技术, 2015, **49**(1): 171 – 175. DOI: 10.7538/yzk.2015.49.01.0171.
FAN Hui, GUO Gang, SHEN Dongjun, *et al*. Experimental study on 14 MeV neutron induced single-event-effect in SRAMs[J]. Atomic Energy Science and Technology, 2015, **49**(1): 171 – 175. DOI: 10.7538/yzk.2015.49.01.0171.

18 郑宏超, 王亮, 李哲, 等. 面向设计加固的航天集成电路辐射效应评估方法研究与实践[J]. 核技术, 2023, **46**(8): 080007. DOI: 10.11889/j.0253-3219.2023.hjs.46.080007.
ZHENG Hongchao, WANG Liang, LI Zhe, *et al*. Development and application of a radiation effect evaluation method of aerospace integrated circuits for radiation hardened by design[J]. Nuclear Techniques, 2023, **46**(8): 080007. DOI: 10.11889/j. 0253-3219.2023.hjs.46.080007.

19 Alexandrescu D, Sterpone L, López-Ongil C. Fault injection and fault tolerance methodologies for assessing device robustness and mitigating against ionizing radiation [C]//2014 19th IEEE European Test Symposium (ETS). May 26-30, 2014, Paderborn, Germany. IEEE, 2014: 1 – 6. DOI: 10.1109/ETS.2014.6847812.

20 陈启明, 郭刚, 隋丽, 等. 空间单粒子效应加速器模拟试验技术及应用[J]. 核技术, 2023, **46**(8): 080008. DOI: 10.11889/j.0253-3219.2023.hjs.46.080008.
CHEN Qiming, GUO Gang, SUI Li, *et al*. Accelerator simulation test technology and its application for single event effect evaluation in space[J]. Nuclear Techniques, 2023, **46**(8): 080008. DOI: 10.11889/j. 0253-3219.2023.hjs.46.080008.

21 马旭, 韩金华, 郭刚, 等. 由质子单粒子效应截面预测重离子单粒子效应截面方法研究[J]. 原子能科学技术, 2023, **57**(8): 1640 – 1649. DOI: 10.7538/yzk. 2022.youxian.0880.
MA Xu, HAN Jinhua, GUO Gang, *et al*. Research on prediction method for heavy ion SEE cross-section based on proton SEE cross-section[J]. Atomic Energy Science and Technology, 2023, **57**(8): 1640 – 1649. DOI: 10.7538/yzk.2022.youxian.0880.

22 Mendenhall M H, Weller R A. A probability-conserving cross-section biasing mechanism for variance reduction in Monte Carlo particle transport calculations[J]. Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment, 2012, **667**: 38 – 43. DOI: 10.1016/j. nima.2011.11.084.

23 国防科学技术工业委员会. 宇航用半导体器件重离子单粒子效应试验指南: QJ 10005A—2018[S]. 北京: 国防科学技术工业委员会, 2018.
Commission of Science, Technology and Industry for National Defense. Test guidelines of single event effects induced by heavy ions of semiconductor devices for space applications: QJ 10005A—2018[S]. Beijing: Commission of Science, Technology and Industry for National Defense, 2018.