编辑推荐·研究论文

底电极应力对 Nb/Al-AlO$_x$/Nb 结退火稳定性的影响研究

王鸿超[1,2], 何桂香[1], 应利良[1,2,*], 马林贤[1], 周　峰[1], 石炜峰[1], 谢　辉[1], 吴　玲[1], 彭　炜[1,2]

(1. 中国科学院上海微系统与信息技术研究所 上海市超导集成电路技术重点实验室, 上海 200050; 2. 中国科学院大学, 北京 101408)

摘要: Nb/Al-AlO$_x$/Nb 约瑟夫森结是当前主流低温超导器件的核心元件。随着超导器件集成度的不断提升, 提高工艺温度成为关键技术方向之一。然而, 在较高温度的工艺过程中, 铌与衬底之间的热膨胀系数差异会引入显著的热应力, 从而对约瑟夫森结的质量造成负面影响。为抑制热应力对结质量的不利影响, 本文提出一种应力预补偿方法: 通过预先调控底电极铌膜的残余应力来抵消后续高温工艺中产生的热应力, 从而将底电极总应力维持在较低水平。实验中, 在 4.2 K 下对一系列具有不同底电极应力的约瑟夫森结进行退火前后的电学性能测试。结果表明, 将底电极残余应力控制在特定张应力范围内, 可提高结在退火后的良率。经过 250 ℃、保温 30 min 的退火处理后, 初始底电极 Nb 膜为张应力的结, 较压应力结的良率提升约 14%。这一规律在 Nb/Al-AlO$_x$-Al*/Nb 约瑟夫森结的退火过程中也得到了验证。

关键词: 约瑟夫森结; Nb/Al-AlO$_x$/Nb; 退火稳定性; 底电极应力

中图分类号: O511$^+$.3　　**文献标志码:** A

DOI: 10.3724/jfmd.2602030　　CSTR: 32180.14.jfmd.2602030

Effect of bottom electrode stress on the annealing stability of Nb/Al-AlO$_x$/Nb junctions

WANG Hongchao[1,2], HE Guixiang[1], YING Liliang[1,2,*], MA Linxian[1], ZHOU Feng[1], SHI Weifeng[1], XIE Hui[1], WU Ling[1], PENG Wei[1,2]

(1. Shanghai Key Laboratory of Superconductor Integrated Circuit Technology, Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China; 2. University of Chinese Academy of Sciences, Beijing 101408, China)

Abstract: The Nb/Al-AlO$_x$/Nb Josephson junction serves as the core component of mainstream low-temperature superconducting devices. With the continuous improvement of integration density of superconducting devices, increasing the process temperature has become a key technical direction. However, during higher-temperature processing, the difference in the coefficient of thermal expansion between niobium and the substrate introduces significant thermal stress, which degrades the quality of Josephson junctions. To mitigate the adverse effects of thermal stress, this paper proposes a stress pre-

收稿日期: 2026−02−10;　　**修订日期:** 2026−03−30

基金项目: 国家重点研发计划项目(No. 2023YFB4404901)

通信作者: *llying@mail.sim.ac.cn

compensation method: by pre-tuning the residual stress of the bottom niobium electrode, the thermal stress generated in subsequent high-temperature steps is counteracted, thereby maintaining the total stress in the bottom electrode at a low level. In experiments, a series of Josephson junctions with different bottom-electrode stresses were electrically characterized at 4.2 K before and after annealing. The results show that controlling the residual stress of the bottom electrode within a specific tensile range can improve the post-annealing yield. After annealing at 250 ℃ for 30 min, junctions with an initially tensile-stressed bottom Nb electrode exhibited approximately a 14% higher yield compared to those with compressive stress. This trend was also verified in the annealing process of Nb/Al-AlO_x-Al^*/Nb Josephson junctions.

Key words: Josephson junction; Nb/Al-AlO_x/Nb; annealing stability; bottom electrode stress

0 引言

约瑟夫森结作为宏观量子效应的典型载体，凭借对磁场、电压与电流的超高灵敏度响应及量子隧穿特性，已成为超导量子信息、精密计量、微弱信号探测等领域的核心功能单元，在快速单磁通量子（rapid single flux quantum, RSFQ）电路[1-4]、超导量子干涉器件（superconducting quantum interference device, SQUID）[5]、量子电压基准[6-7]、SIS 混频器（superconductor-insulator-superconductor mixer）[8-9]等关键应用中发挥着不可替代的作用。其中，Nb/Al-AlO_x/Nb 约瑟夫森结因与半导体工艺兼容性强、制备流程成熟可控、临界电流密度（J_c）可精确调控、热循环稳定性优异等优势，成为当前主流超导器件中应用最广泛的结构[10-13]。

然而，该结构存在一个关键瓶颈：在经历薄膜生长、光刻烘烤及封装回流等高温工艺步骤（通常≥200 ℃）后，其电学性能易发生显著劣化[14-17]。早在研究初期，研究人员[18-20]围绕铌基约瑟夫森结势垒层与顶电极间氧扩散加剧的问题已开展了大量研究工作，并提出诸如顶电极表面氮化等解决方案。但由于难以完全避免氧化物势垒层的氧扩散问题，且早期工艺通过将温度限制在 200 ℃ 以下可满足当时的集成度需求，因此行业普遍采用低温工艺以规避高温对结性能的不利影响[21]。

随着超导集成电路向更高集成度发展，工艺温度的限制已成为制约集成度进一步提升的关键因素。为此，针对氧扩散问题，前期研究[22]发现，引入 Al^*（势垒保护层）可有效抑制势垒层与顶电极之间的氧扩散，在 250 ℃、保温 30 min 退火条件下，使结的临界电流（I_c）衰减幅度降低约 35%，从而在一定程度上提升工艺过程中的温度承受上限。然而，随着工艺温度的升高，Nb 与衬底间的热膨胀系数失配会引入额外的热应力，同样会对结的电学特性与稳定性产生不利影响。由于行业内长期采用低温工艺，目前尚缺乏关于热应力对结质量影响的研究。

已有研究[23-25]表明，影响 Nb/Al-AlO_x/Nb 结性能的主要因素包括底电极残余应力、表面粗糙度及势垒层氧化条件等，其中底电极残余应力是影响结性能与稳定性的关键因素。因此，严格管控底电极残余应力对保障结的制备质量至关重要。1988 年，Kuroda 等[26]发现，刻蚀过程中较大的应力释放会导致结性能劣化；次年，Imamura 等[27]通过专用监测图形观测到 Nb 薄膜在刻蚀过程中的应力释放行为及其对结质量的不利影响；2013 年，Tolpygo 等[28]指出，当 Nb 薄膜应力处于−300~300 MPa 时，对结性能的影响并不显著；2019 年，Wu等[29]采用分步溅射工艺，在保持底电极粗糙度相近的情况下调控底电极应力，得出张应力不利于结质量的结论。以上研究均表明，需将底电极残余应力控制在较小范围内，以避免刻蚀过程中应力释放导致约瑟夫森结结构损坏。

需指出的是，上述关于底电极应力对结性能影响的研究结论，均建立在当前低温工艺的背景下，此时薄膜经历的温差较小，热应力影响并不明显。然而，从可预见的工艺温度升高的角度来看，当工艺温度提升至较高水平时（例如本文所采用的退火温度 250 ℃），热应力将成为不可忽视的关键因素。热应力的引入会改变底电极的总应力状态：对于初始呈张应力的底电极，其张应力在高温退火过程中

被热应力部分抵消, 总应力降至近零水平; 对于初始呈压应力的底电极, 退火后总应力进一步增大, 应力累积加剧。因此, 与侧重低温工艺的已有研究相比, 本文的研究结果更适用于未来工艺温度提升后的制备过程。随着超导器件向更高集成度发展, 本研究的工程意义也将日益凸显。

为抑制热应力对结性能的影响, 本文提出一种应力预补偿方法, 通过预先调控底电极 Nb 膜的残余应力, 抵消后续高温工艺中产生的热应力, 使底电极总应力始终处于安全范围。该方法为在更高工艺温度下制备高质量 Nb/Al-AlO$_x$/Nb 约瑟夫森结提供了可行的工艺路径与技术支撑。

1 实验设置

1.1 结的制备

本研究制备了一系列不同底电极应力的 Nb/Al-AlO$_x$/Nb 与 Nb/Al-AlO$_x$-Al*/Nb 结。以 Nb/Al-AlO$_x$-Al*/Nb 结的制备为例, 具体制备流程如下: 首先利用多腔室磁控溅射系统, 在 4 英寸热氧化硅片上依次完成 Nb/Al-AlO$_x$-Al*/Nb 的沉积—氧化—沉积工艺(腔室本底真空度为 2.5×10^{-5} Pa)。Nb、Al 均采用直流(direct current, DC)恒流模式, 在氩气氛围中沉积薄膜, 具体溅射参数如表 1 所示, 底层 Nb 膜与顶层 Nb 膜的沉积参数保持一致。其中, Al*的溅射参数较势垒层底部的 Al 有所调整, 降低了氩气气压与溅射电流, 避免在溅射 Al*的过程中对势垒层(AlO$_x$)造成损伤。在上述薄膜沉积的过程中, 样品背板始终保持冷却水冷却, 以尽量减少相邻层间的界面扩散。AlO$_x$ 势垒层通过在进样室中通入压强为 4 Pa 的氧气与氩气混合气体(氧气体积分数为 15%)自然氧化而成。

所有薄膜的图形化过程均由深紫外步进投影光刻机完成。顶层 Nb 薄膜采用电感耦合等离子体(inductively coupled plasma, ICP)刻蚀, 以 SF_6 为刻蚀气体, 形成具有垂直边缘的结区; 底层 Nb 薄膜采用相同设备刻蚀, 以 SF_6 与 O_2的混合气体为刻蚀气体, 形成具有倾斜边缘的底电极。Al-AlO$_x$-Al*则采用离子束刻蚀(ion beam etching, IBE)完成。以上图形化工艺结束后, 沉积 600 nm 厚的 SiO_2 作为绝缘层, 并通过化学机械抛光(chemical mechanical polishing, CMP)进行全局平坦化, 使结区上方 SiO_2 剩余厚度约为 120 nm。鉴于结区和底电极上方的 SiO_2 厚度存在差异, 结区通孔与底电极通孔分两步独立进行光刻和刻蚀。具体工艺流程及参数可参考 SIMIT Nb03 标准制备工艺[30]。

表 1 Nb/Al–AlO$_x$–Al*/Nb 三层膜沉积参数

Table 1 Sputtering conditions of Nb/Al-AlO$_x$-Al*/Nb trilayer

材料	气体压强/Pa	气体流量/sccm	电流/A	溅射功率/W	沉积速率/(nm·s^{-1})	厚度/nm
Nb	0.3~1.3 (Ar)	20	1.5	720~460	1.36~0.88	150
Al	0.5 (Ar)	10	0.5	230	1.50	12
Al*	0.3 (Ar)	10	0.3	130	0.57	4

注: 1 sccm = 标准状况下1 cm^3·min^{-1}。

1.2 退火设置

为排除退火氛围对实验结果的影响, 本研究选用管式炉, 分别在氩气氛围和大气氛围中进行退火对比实验, 结果如图 1 所示。可以看出, 在两种氛围中退火的约瑟夫森结的 I_c 在退火前后的变化无明显差异(两种氛围下 I_c 下降的差异<2%)。这表明, 退火氛围对结质量的影响可忽略不计。

综合考虑前期实验结果、后续实验的可操作性以及样品在实际制备和传递中的环境等因素, 最终确定退火参数为: 在大气环境下采用热台退火, 退火温度为 250 ℃(退火前使用红外测温仪进行校准, 误差控制在±1 ℃ 内), 升温速率约 25 ℃·min^{-1}, 保温时间为 30 min; 退火完成后, 样品在大气环境中自然冷却至室温, 冷却时长约为 30 min。

2 实验结果与讨论

2.1 底电极残余应力调控

为研究底电极应力对结退火稳定性的影响, 本研究首先对底电极应力进行调控, 通过将底电极铌

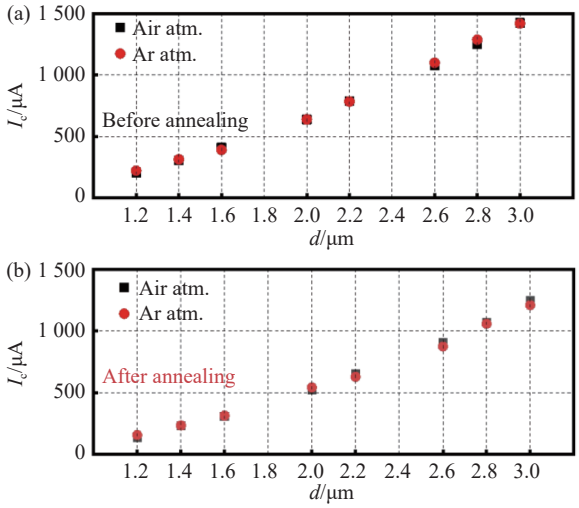


图 1　两种气体氛围下退火前后的 I_c 对比。(a)退火前；(b)退火后

Fig. 1 Comparison of I_c before and after annealing under two atmospheres. (a) Before annealing; (b) after annealing

膜沉积时的氩气气压从 0.3 Pa 调整至 1.3 Pa，制备得到残余应力为−700 MPa(压应力)至 800 MPa(张应力)的 Nb 底电极(图 2)。

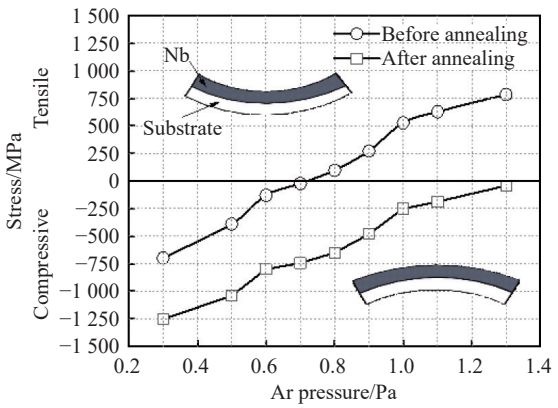


图 2　Nb 薄膜(4 英寸)退火前后残余应力与氩气气压关系图

Fig. 2 Relationship between stress and Ar pressure in Nb thin films (4-inch) before and after annealing

为判断升温后的热应力方向，将整片 Nb 薄膜进行退火。从图 2 可以看出：薄膜残余应力向压应力方向偏移 550~800 MPa，表明升温后底电极表面产生的热应力为压应力。为直观评估退火对结质量的影响，在退火前后分别于液氦温度(4.2 K)下采用标准四探针法测量同一晶圆中心芯片上不同尺寸结的电流-电压(*I-V*)特性。图 3 展示了底电极残余应力为 530 MPa(张应力)的结退火前后的 *I-V* 特性曲线。

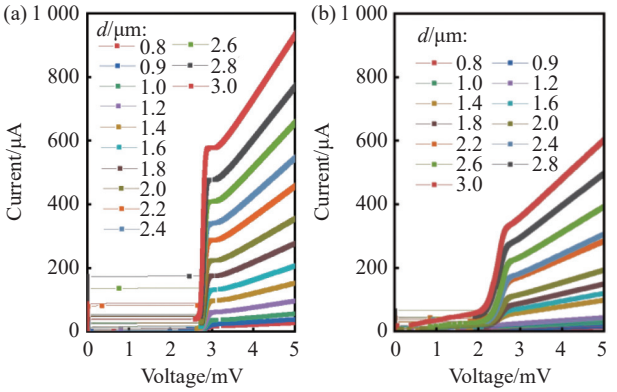


图 3　不同尺寸结(底电极残余应力为 530 MPa)退火前后 *I-V* 曲线。(a)退火前；(b)退火后

Fig. 3 *I-V* curves before and after annealing for junctions with different dimensions (stress of Nb: 530 MPa). (a) Before annealing; (b) after annealing

2.2　退火稳定性对比

本研究共制备 9 种不同底电极应力的 Nb/Al-AlO_x/Nb 结，应力范围为−700 MPa(压应力)至 800 MPa(张应力)。在前期退火过程中发现，底电极应力为 800 MPa 时，退火前其漏电流已超标；底电极应力为−700 MPa 及 630 MPa 的样品，退火后的结均失效。这表明过大的压应力与张应力对结的退火稳定性均有不利影响。因此本研究重点分析底电极应力处于−400~530 MPa 范围内的结性能。

如图 4 所示，本研究统计了不同底电极应力的结退火后的良率情况。为保障统计可靠性，每个应力条件均从对应晶圆上按五点法选取 5 片芯片，每片芯片上选取直径为 1.2~3.0 μm 的结进行测试，各应力条件的统计样本总量为 50 个结(有效统计样本量记为 n，具体数值如图 4 所示)。结果显示，初

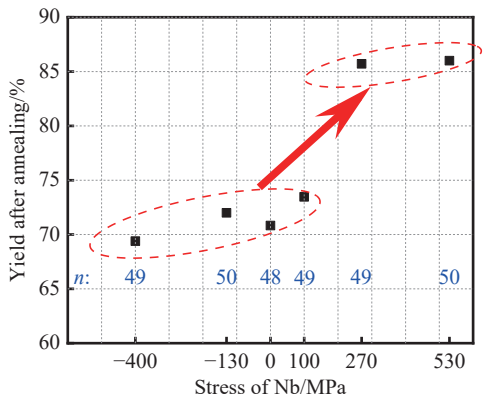


图 4　不同底电极残余应力结退火后的良率对比

Fig. 4 Comparison of yields after annealing for junctions with different bottom electrode residual stresses

始底电极为张应力的结退火后良率更高, 较压应力结提升约 14%。

这一现象主要与 Nb 薄膜的屈服强度有关。当薄膜应力超过屈服强度阈值时, 材料将发生塑性形变, 通过位错滑移、晶界滑移等方式释放应力, 破坏薄膜结构的完整性, 进而影响结的良率。推测对于初始应力为张应力的底电极, 在叠加热应力(压应力)后, 其总应力状态仍处于弹性形变区, 故能保持结构完整(此处应力的叠加指应力状态的叠加, 而非应力数值的简单代数和); 而对于初始应力为压应力的底电极, 叠加热应力后其总应力超过屈服强度, 进入塑性形变区, 在后续冷却过程中易发生破坏性应力释放, 导致良率下降。对于初始应力过大(≤700 MPa 或≥630 MPa)的结, 其在退火前已接近或超过屈服强度, 退火后直接失效。

由此可见, 初始张应力的核心优势在于为热压缩应变预留了弹性容纳空间, 使退火后的总应力被“中和”至安全范围, 从而避免塑性形变的发生。

需要说明的是, 底电极 Nb 薄膜初始应力的不同通常伴随着微结构差异(如晶格常数变化), 理论上张应力状态下晶格常数增大, 可能更易发生氧扩散; 但底电极上方覆盖有 Al 层, 因此应力不同导致的氧扩散差异并不显著。

图 5 展示了不同底电极应力的结在退火后的 I_c 变化情况, 图 6 展示了不同底电极应力的结在退火前的临界电流密度(J_{c0})对比。结果显示, 退火后的 I_c 变化与初始底电极应力并无明显关联, 而与退火前的 J_c 值变化趋势一致。这一现象主要受氧扩散影响, 前期研究发现: J_c 值在一定程度上反映了势垒层中氧含量的高低; J_c 值小的结在退火中的氧扩散情况更严重, 导致其 I_c 的变化幅度更大。

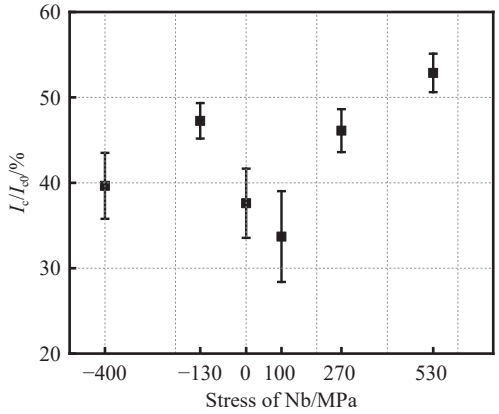


图 5 不同底电极残余应力结退火后的 I_c 变化情况对比

Fig. 5 Comparison of I_c variation after annealing for junctions with different bottom electrode residual stresses

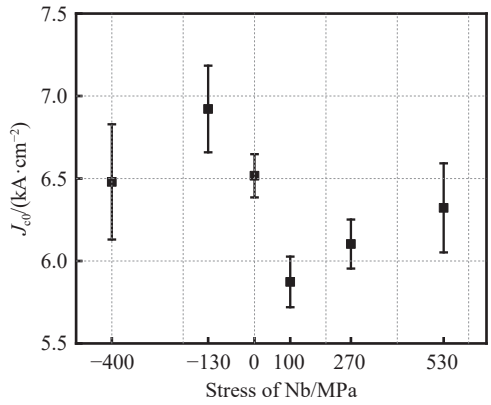


图 6 不同底电极残余应力结退火前的 J_{c0} 对比

Fig. 6 Comparison of J_{c0} before annealing for junctions with different residual stresses in the bottom electrode

2.3 Nb/Al-AlO$_x$-Al*/Nb 底电极应力调控

前期研究[22]提出了在 Nb/Al-AlO$_x$/Nb 结的势垒层上方引入额外 Al 层作为势垒保护层以提高退火稳定性的方法, 可减少温度升高后势垒层与顶电极之间的氧扩散, 明显提升结的退火稳定性。本研究在此基础上对其底电极应力进行调控, 分别采用 0.5 Pa、0.7 Pa、1.0 Pa 的氩气气压, 制备 3 种不同底电极应力的 Nb/Al-AlO$_x$-Al*/Nb 结, 在相同退火条件下退火后测试其性能。结的良率与 I_c 变化情况如表 2 所示。

表 2 不同底电极应力 Nb/Al–AlO$_x$–Al*/Nb 结退火后的良率及 I_c 变化情况

Table 2 Comparison of yields and I_c of Nb/Al-AlO$_x$-Al*/Nb junctions with different bottom electrode stresses after annealing

氩气压强/Pa	退火前Nb应力/MPa	退火后良率/%	J_{c0}/(kA·cm^{-2})	I_c/I_{c0}/%
0.5	−400	74.3	4.8	66.0
0.7	0	82.4	5.6	75.5
1.0	530	85.7	5.0	66.2

结果显示: 底电极 Nb 膜为张应力的结, 退火后良率更高; 而 I_c 变化仍与 J_{c0} 相关, 表明这种应力补偿方式在 Nb/Al-AlO$_x$-Al*/Nb 结构中仍然有效, 具有一定的工艺普适性。

3 总结

本研究针对 Nb/Al-AlO$_x$/Nb 约瑟夫森结在高温退火过程中热应力导致的结质量下降问题，提出一种基于底电极残余应力预调控的热应力补偿方法。通过改变底电极 Nb 膜沉积过程中的溅射气压，实现了底电极应力在−700 MPa（压应力）至 800 MPa（张应力）范围内的可控调节，并系统比较了不同应力状态下的结在 250 ℃、保温 30 min 退火后的电学性能与良率变化。实验结果表明，底电极残余应力对结的退火稳定性具有显著影响。当底电极处于张应力状态时，退火后结的良率明显高于压应力状态，最高可提升约 14%；而过大的压应力（≤700 MPa）或张应力（≥630 MPa）均会导致结性能严重退化甚至完全失效。该规律在添加势垒保护层的 Nb/Al-AlO$_x$-Al*/Nb 约瑟夫森结中同样得到验证，表明本研究所提出的应力补偿策略具有一定的结构普适性。本研究为在更高工艺温度下制备 Nb/Al-AlO$_x$/Nb 约瑟夫森结提供了关键方法支持，对推动超导集成电路向更高集成度发展具有积极意义。

参考文献：

[1] Likharev K K, Semenov V K. RSFQ logic/memory family: a new Josephson-junction technology for sub-terahertz-clock-frequency digital systems[J]. IEEE Transactions on Applied Superconductivity, 1991, 1(1): 3-28.

[2] Tolpygo S K, Golden E B, Weir T J, et al. Inductance of superconductor integrated circuit features with sizes down to 120 nm[J]. Superconductor Science and Technology, 2021, 34(8): 085005.

[3] Tolpygo S K, Bolkhovsky V, Weir T J, et al. Inductance of circuit structures for MIT LL superconductor electronics fabrication process with 8 niobium layers[J]. IEEE Transactions on Applied Superconductivity, 2015, 25(3): 1100905.

[4] Tolpygo S K, Rastogi R, Weir T, et al. Development of self-shunted Josephson junctions for a ten-superconductor-layer fabrication process: Nb/NbN$_x$/Nb junctions[J]. IEEE Transactions on Applied Superconductivity, 2024, 34(3): 1101008.

[5] Ketchen M B, Voss R F. An ultra-low-noise tunnel junction DC SQUID[J]. Applied Physics Letters, 1979, 35(10): 812-815.

[6] Hamilton C A. Josephson voltage standards[J]. Review of Scientific Instruments, 2000, 71(10): 3611-3623.

[7] Fox A E, Dresselhaus P D, Rüfenacht A, et al. Junction yield analysis for 10 V programmable Josephson voltage standard devices[J]. IEEE Transactions on Applied Superconductivity, 2015, 25(3): 1101505.

[8] Uzawa Y, Kroug M, Kojima T, et al. A sensitive ALMA Band 10 SIS receiver engineering model[J]. Superconductor Science and Technology, 2009, 22(11): 114002.

[9] Lodewijk C F J, Zijlstra T, Zhu Shaojiang, et al. Bandwidth limitations of Nb/AlN/Nb SIS mixers around 700 GHz[J]. IEEE Transactions on Applied Superconductivity, 2009, 19(3): 395-399.

[10] Tolpygo S K, Bolkhovsky V, Rastogi R. Single flux quantum (SFQ) circuit fabrication and design: status and outlook[C]//16th International Superconductive Electronics Conference (ISEC 2017). Sorrento: IEEE, 2017.

[11] Gurvitch M, Washington M A, Huggins H A. High quality refractory Josephson tunnel junctions utilizing thin aluminum layers[J]. Applied Physics Letters, 1983, 42(5): 472-474.

[12] Nakagawa H, Nakaya K, Kurosawa I, et al. Nb/Al-oxide/Nb tunnel junctions for Josephson integrated circuits[J]. Japanese Journal of Applied Physics, 1986, 25(1A): L70.

[13] Morohashi S, Yoshida A, Hasuo S. Stability of high-quality Nb/AlO$_x$/Nb Josephson junctions[J]. Journal of Applied Physics, 1991, 70(3): 1806-1810.

[14] Farrell D E, Chandrasekhar B S, Culbert H V. Properties of superconducting lead-indium alloys and the generalized Ginzburg-landau parameter κ_2[J]. Physical Review, 1969, 177(2): 694-703.

[15] Morohashi S, Hasuo S. Experimental investigations and analysis for high-quality Nb/Al-AlO$_x$/Nb Josephson junctions[J]. Journal of Applied Physics, 1987, 61(10): 4835-4849.

[16] Raut H K, Ganesh V A, Nair A S, et al. Anti-reflective coatings: a critical, in-depth review[J]. Energy & Environmental Science, 2011, 4(10): 3779-3804.

[17] Tolpygo S K, Mallek J L, Bolkhovsky V, et al. Progress toward superconductor electronics fabrication process with planarized NbN and NbN/Nb layers[J]. IEEE Transactions on Applied Superconductivity, 2023, 33(5): 1101512.

[18] Shiota T, Imamura T, Hasuo S. Fabrication of high quality Nb/AlO$_x$-Al/Nb Josephson junctions: III—annealing stability

of AlO$_x$ tunneling barriers[J]. IEEE Transactions on Applied Superconductivity, 1992, 2(4): 222-227.

[19] Pavolotsky A B, Dochev D, Belitsky V. Aging- and annealing-induced variations in Nb/Al-AlO$_x$/Nb tunnel junction properties[J]. Journal of Applied Physics, 2011, 109(2): 024502.

[20] Shiota T, Imamura T, Hasuo S. Plasma nitridation of Nb wiring sidewalls to improve annealing stability[J]. Applied Physics Letters, 1992, 60(24): 3051-3053.

[21] Tolpygo S K, Bolkhovsky V, Weir T J, et al. Advanced fabrication processes for superconducting very large-scale integrated circuits[J]. IEEE Transactions on Applied Superconductivity, 2016, 26(3): 1100110.

[22] Wang Hongchao, He Guixiang, Ying Liliang, et al. Investigation of annealing atability and aarrier protective layer effect of Nb/Al-AlO$_x$/Nb Josephson junctions[J]. Physica C: Superconductivity and its Applications, 2026, 645: 1354867.

[23] Yuda M, Kuroda K, Nakano J. Small Nb/Al-oxide/Nb Josephson junction fabrication using lift-off processes[J]. Japanese Journal of Applied Physics, 1987, 26(3A): L166.

[24] Imamura T, Shiota T, Hasuo S. Fabrication of high quality Nb/AlO$_x$-Al/Nb Josephson junctions: I—sputtered Nb films for junction electrodes[J]. IEEE Transactions on Applied Superconductivity, 1992, 2(1): 1-14.

[25] Tolpygo S K, Amparo D, Yohannes D T, et al. Process-induced variability of Nb/Al/AlO$_x$/Nb junctions in superconductor integrated circuits and protection against it[J]. IEEE Transactions on Applied Superconductivity, 2009, 19(3): 135-139.

[26] Kuroda K, Yuda M. Niobium-stress influence on Nb/Al-oxide/Nb Josephson junctions[J]. Journal of Applied Physics, 1988, 63(7): 2352-2357.

[27] Imamura T, Hasuo S. Effects of intrinsic stress on submicrometer Nb/AlO$_x$/Nb Josephson junctions[J]. IEEE Transactions on Magnetics, 1989, 25(2): 1119-1122.

[28] Tolpygo S K, Amparo D J C, Hunt R T, et al. Subgap leakage in Nb/Al-AlO$_x$/Nb Josephson junctions and run-to-run reproducibility: effects of oxidation chamber and film stress[J]. IEEE Transactions on Applied Superconductivity, 2013, 23(3): 1100305.

[29] Wu Yu, Ying Liliang, Li Guanqun, et al. Film stress influence on Nb/Al-AlO$_x$/Nb Josephson junctions[J]. IEEE Transactions on Applied Superconductivity, 2019, 29(5): 1102105.

[30] Ying Liliang, Zhang Xue, Niu Minghui, et al. Development of multi-layer fabrication process for SFQ large scale integrated digital circuits[J]. IEEE Transactions on Applied Superconductivity, 2021, 31(5): 1301504.