



评述

先进技术节点下的掩模优化技术研究进展

朱奕华^{1,2}, 韩丹丹¹, 邓森¹, 韦亚一^{1,2*}

1. 中国科学院大学集成电路学院, 北京 101408

2. 中国科学院微电子研究所, 北京 100029

* E-mail: weiyayi@ime.ac.cn

收稿日期: 2025-01-22; 接受日期: 2025-08-11; 网络版发表日期: 2025-11-12

中国科学院大学科研启动经费(编号: 118900M032)和DMD数字化掩模光刻优化课题(编号: E2ET3801)资助项目

摘要 光刻机是超大规模集成电路制造的核心设备, 其主要作用是将设计完成的电路版图高精度地转移至硅片等基底表面, 从而实现芯片功能的高密度集成. 在摩尔定律的推动下, 芯片图形的关键尺寸持续缩小, 逐渐接近投影式光刻机分辨率的物理极限. 与此同时, 受限于光的衍射效应, 以及各类系统像差、随机误差和工艺波动等多种因素, 光刻过程中图形转移的精度和一致性也面临着严峻挑战. 为突破这些技术瓶颈, 进一步提升光刻成像的分辨率和图形保真度, 业界广泛应用了多种分辨率增强技术(resolution enhancement techniques, RETs), 包括光源参数优化、掩模设计改进及光刻工艺优化等方式. 其中, 掩模优化作为RETs的重要手段之一, 通过精确调整掩模图案, 能够有效解决光学邻近效应(optical proximity effect, OPE)等引发的图像失真问题, 从而显著提高光刻分辨率和优化工艺窗口. 随着集成电路制造工艺节点的推进, 掩模优化技术已从基于经验规则的修正方法, 逐步发展为融合了物理模型与先进数学算法的计算光刻方法. 本文系统综述了掩模优化技术的基本原理与模型, 重点分析了光学邻近效应修正(optical proximity correction, OPC)、光源掩模联合优化(source mask optimization, SMO)、反演光刻(inverse lithography technology, ILT)以及曲线掩模(curvilinear mask)等关键技术. 最后, 探讨了这些技术在实际应用中的情况及其在光刻领域的最新研究进展, 为应对先进工艺节点下的光刻技术挑战提供重要的参考依据.

关键词 掩模优化, 光学邻近效应修正, 光源掩模联合优化, 反演光刻, 曲线掩模

1 引言

集成电路是现代信息产业发展的核心驱动力. 物联网、5G通信、人工智能等技术的广泛应用, 均离不开其在数据传输和信息处理等方面的支持. 集成电路的生产过程可以分为多个阶段, 主要包括电路设计、

生产制造以及芯片的封装测试. 其中, 光刻是集成电路制造中关键的一道工艺, 它通过光化学反应将掩模版上的电路图形转移到硅片表面上, 为后续的刻蚀工艺奠定基础^[1], 对芯片制造良率和产率具有重要的影响.

随着摩尔定律的不断发展, 芯片性能得到不断提

引用格式: 朱奕华, 韩丹丹, 邓森, 等. 先进技术节点下的掩模优化技术研究进展. 中国科学: 技术科学, 2025, 55: 1821–1864

Zhu Y, Han D, Deng S, et al. Research progress on mask optimization technology at advanced technology nodes (in Chinese). Sci Sin Tech, 2025, 55: 1821–1864, doi: 10.1360/SST-2025-0016

升的同时, 芯片集成度越来越高^[2], 芯片上的关键尺寸(critical dimension, CD)也越来越小, 对光刻技术的分辨率也提出了更高要求. 光刻技术分辨率的大小取决于瑞利公式:

$$R = k_1 \cdot \frac{\lambda}{NA}, \quad (1)$$

式中, R 是分辨率, λ 是光源的波长, NA 是光学系统的数值孔径(numerical aperture, NA), k_1 是一个与工艺相关的常数. 根据瑞利公式, 提高光刻分辨率的方式主要有减小曝光波长 λ , 增大投影物镜的数值孔径 NA , 以及降低工艺因子 k_1 ^[3]. 在激光技术的支撑下, 光刻机入射光源的波长得以持续减小. 从早期使用高压汞灯作为曝光光源发展到KrF和ArF准分子激光器光源, 相应的曝光波长也从436 nm (g线)、365 nm (i线)减小到248和193 nm (深紫外波段). 与此同时, 投影物镜的 NA 也从0.28逐渐增加到0.93. 通过在光学系统与硅片之间填充去离子水等介质方式, 193 nm的深紫外(deep ultraviolet, DUV)光刻机的 NA 达到了1.35, 有效提高了光刻分辨率^[4]. 这种浸没式DUV光刻机的单次曝光极限能达到38 nm, 搭配掩模优化等技术, 采用多重曝光的方式, 能够实现10~7 nm技术节点的芯片制造. 但相对于单次曝光, 多重曝光方式增加了曝光次数, 提高了工艺复杂度, 从而导致芯片良率下降、制造成本显著增加. 作为传统投影式光刻机的延伸, 目前商业上主流的极紫外(extreme ultraviolet, EUV)光刻机($\lambda=13.5$ nm, $NA=0.33$)单次曝光分辨率能达到13 nm, 在5 nm及以下技术节点的集成电路制造中, 发挥着不可或缺的作用^[5]. 现阶段浸没式DUV光刻技术和EUV光刻技术共同担负起了先进制程芯片的大规模制造任务.

由于光刻机的制造面临着光刻系统设计、光源和投影物镜的制造加工等方面的难题, 光源波长和 NA 在一段时期内都是固定的. 此时, 提升光刻成像分辨率的主要途径是降低工艺因子 k_1 , 即所谓的分辨率增强技术(resolution enhancement techniques, RETs)^[6]. RETs主要有光学邻近效应校正(optical proximity correction, OPC)、光源掩模联合优化(source mask optimization, SMO)、反演光刻技术(inverse lithography technology, ILT)、相移掩模(phase shift mask, PSM)、离轴照明(off-axis illumination, OAI)等技术^[7~11]. 其中, OPC和ILT技术是以优化掩模图案的方式来提高分辨率. SMO技术在优化掩模的同时, 还能对光源参数、光源形状

进行优化. 此外, 在先进技术节点下, 光的干涉和衍射效应、掩模三维(mask three dimensional, M3D)效应、光的矢量特性、投影物镜像差(aberration)、光刻工艺中的波动等, 均会影响光刻成像结果, 导致光刻图形产生畸变和失真^[12]. 与DUV光刻相比, EUV光刻系统由于其独特的物理设计, 其成像质量还会受到杂散光、阴影效应及离焦效应的影响^[12~16]. 因此, 生产中需要使用掩模优化技术对掩模图形补偿, 从而提高晶圆上的图形精度, 如图1所示. 先进节点下的OPC, SMO和ILT技术都是基于光刻工艺过程的数学模型, 通过优化算法, 对掩模图形进行精细化的设计^[17], 从而提高光刻成像精度和芯片制造的良率. 曲线掩模(curvilinear mask)技术则是对优化后的掩模图形的工艺实现, 进一步推动了掩模优化技术在10 nm及以下技术节点的应用.

本文总结了掩模优化技术的特点和相关进展, 并讨论了其未来的发展方向. 首先, 介绍了掩模优化技术的理论基础. 其次, 详细介绍OPC, SMO, ILT和曲线掩模技术的方法和研究进展. 最后, 总结了先进节点下的掩模优化技术研究进展.

2 掩模优化技术的理论基础

掩模优化技术在集成电路光刻工艺中扮演着重要角色, 旨在通过建模和优化算法提升光刻成像质量, 扩大工艺窗口, 进而提高制造良率. 掩模优化可视为一个优化问题, 其中优化变量 x 代表光刻系统的参数(如掩模图案、光源形状等), 目标是在一定约束条件下, 最小化或最大化目标函数 $f(x)$ ^[18]. 一般优化问题的形式为

$$\hat{x} = \min f(x), \text{ s.t. } \begin{cases} c_i(x) = 0, & i = 1, 2, \dots, m, \\ d_j(x) \leq 0, & j = 1, 2, \dots, p. \end{cases} \quad (2)$$

在掩模优化中, 目标函数通常为量化光刻成像质量的指标, 例如图形误差(pattern error, PE)、掩模误差增强因子(mask error enhancement factor, MEEF)、边缘放置误差(edge placement error, EPE)、成像对比度、工艺窗口(process window, PW)等^[3], 而约束条件则主要涉及物理可实现性和制造约束, 如光源强度必须非负, 掩模图案必须符合制造要求. 光刻成像模型是优化仿真不可或缺的基础, 通过该模型计算成像误差, 帮助优化算法调整变量以改进成像质量.

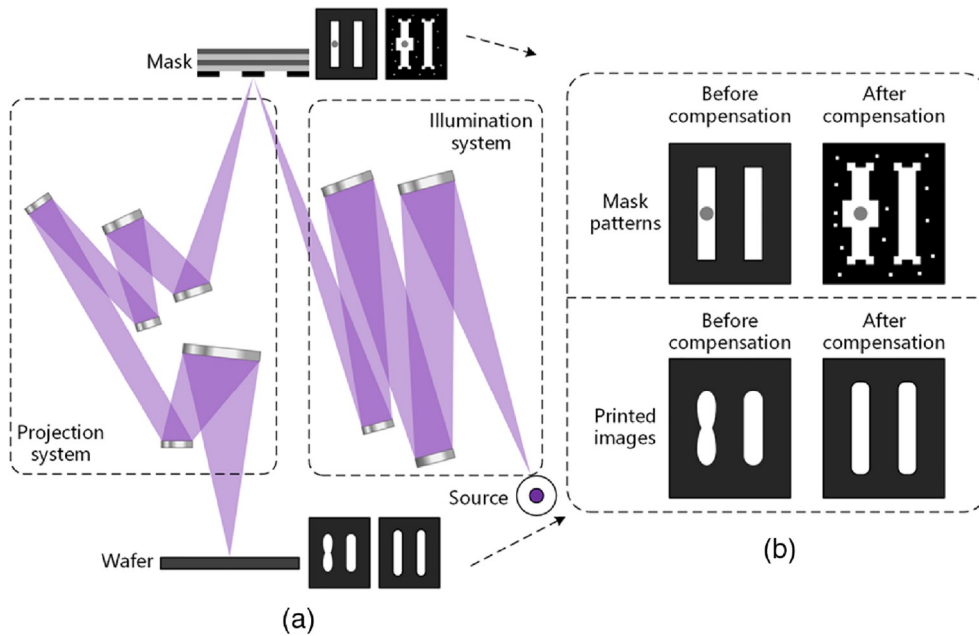


图 1 (网络版彩图)EUV光刻成像示意图^[15]. Copyright©2019, Optica Publishing Group

Figure 1 (Color online) Schematic diagram of EUV lithography imaging ^[15]. Copyright©2019, Optica Publishing Group.

掩模优化的目标是通过精确的建模和高效的优化算法,提升光刻成像质量和效率,满足先进技术节点的制造需求.其核心在于两大方面:建模和优化算法.建模包括明确优化变量、设计目标函数和设置合理的约束条件.常用的优化算法包括基于梯度的迭代优化方法(最速下降法、随机梯度下降法、共轭梯度法等)^[19~21]和启发式优化算法(模拟退火算法、遗传算法、差分进化算法和粒子群算法等)^[22~26].这些算法通过对目标函数的导数分析,逐步调整优化变量,逼近最优解.在模型构建和算法开发过程中,精度与效率之间的矛盾始终存在.工程师们需要全面考虑各种因素对成像效果的影响,建立起能够准确地刻画光刻成像过程的模型,还要保证掩模优化的效率满足集成电路生产周期的要求^[18].因此,掩模优化技术的发展和创新的创新主要是围绕提高图形转移精度和优化效率两方面.

2.1 掩模优化技术的光学成像模型

在投影式光刻系统中,光源系统发出的光经过照明系统的匀化处理后,照射到掩模版上.光线透过掩模发生衍射,形成了掩模图案的衍射近场(diffraction near field, DNF)分布.随后,携带着掩模信息的光场分布经过投影物镜传递到硅片表面,发生干涉成像,形成

一定光强分布的空间像^[1].空间像的光场使得光刻胶发生光化学反应,化学性质发生改变,之后通过显影、刻蚀等步骤便可精确地将掩模版上图形转移到晶圆表面.

在科勒照明条件下,如图2所示,会聚透镜Lc把点光源(相干照明光源)发出的光束转换成平面波照射到掩模(物平面)上,掩模衍射光通过光刻机投影物镜在硅片上成像.在整个相干成像过程中,投影物镜光瞳面上的场强分布相当于掩模的傅里叶频谱,光瞳本身在成像过程中相当于一个低通滤波器.根据傅里叶光学理论,像平面上的电场强度等于掩模傅里叶频谱的各个频率分量电场强度的叠加,因此,像平面上 $(\hat{x}_i, \hat{y}_i)$ 的电场强度如下所示^[27]:

$$E(\hat{x}_i, \hat{y}_i) = \iint H(\hat{f}, \hat{g}) M(\hat{f}, \hat{g}) \exp[-j2\pi(\hat{f}\hat{x}_i + \hat{g}\hat{y}_i)] d\hat{f} d\hat{g}, \quad (3)$$

式中, $(\hat{x}_i, \hat{y}_i)$ 为像面归一化空间坐标; $(\hat{f}, \hat{g})$ 为光瞳面归一化空间频率坐标; $M(\hat{f}, \hat{g})$ 表示掩模的傅里叶频谱; $H(\hat{f}, \hat{g})$ 表示投影物镜的传递函数,包含了NA、倾斜因子和波像差等信息,作用是收集掩模衍射光并进行调制.传递函数 H 的表达式为

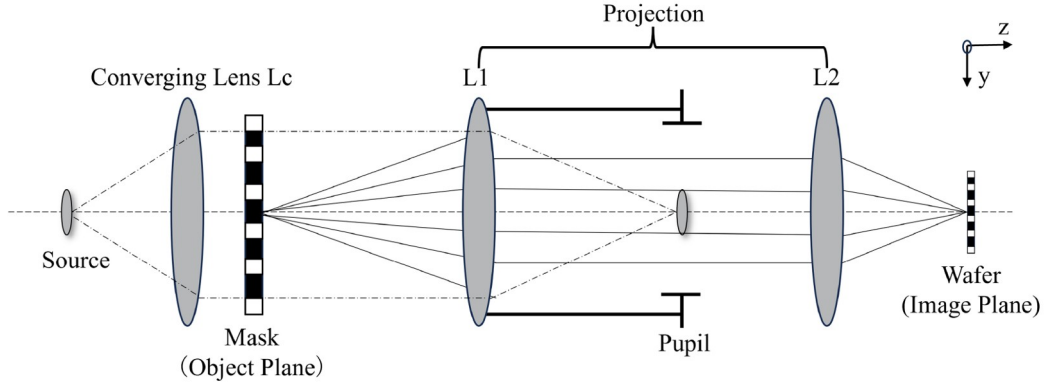


图 2 光刻成像原理图

Figure 2 Schematic diagram of lithography imaging.

$$H(\hat{f}, \hat{g}) = \begin{cases} R(\hat{f}, \hat{g})T(\hat{f}, \hat{g})\exp\left[-j\frac{2\pi}{\lambda}W(\hat{f}, \hat{g})\right], & \sqrt{\hat{f}^2 + \hat{g}^2} \leq 1, \\ 0, & \text{otherwise,} \end{cases} \quad (4)$$

式中, R 为倾斜因子, 作用是使入射和出射的倾斜光束满足能量守恒定律; T 为投影物镜在频域对各级次衍射光的振幅调制; W 为相位调制, 即波像差。

根据点光源在像平面的电场强度分布, 便能得到对应的光强分布, 如下所示:

$$\begin{aligned} I_{\text{coh}}(\hat{x}_i, \hat{y}_i) &= |E(\hat{x}_i, \hat{y}_i)|^2 \\ &= \left| \iint H(\hat{f}, \hat{g})M(\hat{f}, \hat{g})\exp\left[-j2\pi(\hat{f}\hat{x}_i + \hat{g}\hat{y}_i)\right]d\hat{f}d\hat{g} \right|^2. \end{aligned} \quad (5)$$

在部分相干光照明下, 其有效光源可以分解成一系列非相干的点光源. 不同的点光源之间完全非相干, 各自产生的光场分布之间不发生干涉. 按照Abbe光源积分的原理, 分别计算每个点光源照明时的像面光场强度分布, 最后将所得光强度分布相加即可得到部分相干光源照明下的像面总强度分布^[28]

$$\begin{aligned} I(\hat{x}_i, \hat{y}_i) &= \iint S(\hat{f}', \hat{g}') \cdot \left| \iint H(\hat{f}' + \hat{f}'', \hat{g}' + \hat{g}'')M(\hat{f}', \hat{g}') \right. \\ &\quad \cdot \exp\left[-j2\pi(\hat{f}'\hat{x}_i + \hat{g}'\hat{y}_i)\right]d\hat{f}'d\hat{g}' \left. \right|^2 d\hat{f}''d\hat{g}'', \end{aligned} \quad (6)$$

式中, $(\hat{f}', \hat{g}')$ 为掩模衍射光的归一化空间频率坐标; I 表示空间像强度; S 表示有效光源强度分布. 以传统的圆

形照明为例, 若定义有效光源半径与物镜光瞳半径之比为部分相干因子 σ , 则有效光源强度分布 S 的表达式为

$$\begin{aligned} S(\hat{f}, \hat{g}) &= \frac{1}{\pi\sigma^2} \text{circ}\left(\frac{\sqrt{\hat{f}^2 + \hat{g}^2}}{\sigma}\right) \\ &= \begin{cases} \frac{1}{\pi\sigma^2}, & \sqrt{\hat{f}^2 + \hat{g}^2} \leq \sigma, \\ 0, & \text{otherwise.} \end{cases} \end{aligned} \quad (7)$$

式(6)为光刻成像中的Abbe成像公式, 它表示部分相干照明条件下的像平面光强分布是扩展光源中所有点光源相干成像的非相干叠加^[28]. 在掩模衍射的基尔霍夫近似(又称为薄掩模近似)下, 掩模图形对不同方向平面波的掩模频谱的振幅和相位是相同的, 即掩模衍射频谱具有平移不变性. 这样可以在成像模型中将掩模函数和光学系统函数独立出来, 并且将表示光学系统的函数称为透过率交叉系数(transmission cross coefficients, TCC).

$$\begin{aligned} I(\hat{x}_i, \hat{y}_i) &= \iint \iint \text{TCC}(\hat{f}', \hat{g}'; \hat{f}'', \hat{g}'')M(\hat{f}', \hat{g}')M^*(\hat{f}'', \hat{g}'') \\ &\quad \cdot \exp\left\{-j2\pi[(\hat{f}' - \hat{f}'')\hat{x}_i + (\hat{g}' - \hat{g}'')\hat{y}_i]\right\}d\hat{f}'d\hat{g}'d\hat{f}''d\hat{g}'', \end{aligned} \quad (8)$$

$$\begin{aligned} \text{TCC}(\hat{f}', \hat{g}'; \hat{f}'', \hat{g}'') &= \iint S(\hat{f}, \hat{g})H(\hat{f} + \hat{f}', \hat{g} + \hat{g}') \\ &\quad \cdot H^*(\hat{f} + \hat{f}'', \hat{g} + \hat{g}'')d\hat{f}d\hat{g}. \end{aligned} \quad (9)$$

式(8)为光刻成像中的Hopkins成像公式, 它将光刻

成像过程中掩模与光学系统的作用区分开来, 其中掩模在成像过程中的作用由掩模频谱 $M(\hat{f}', \hat{g}')$ 决定, 而光学系统在成像过程中的作用由TCC描述.

上述公式中, 光场都是通过标量来描述的, 因此, 也被称为标量成像模型. 当投影物镜的NA增大0.6以上时, 因为高NA成像系统的出瞳的光与光轴夹角较大, 各个出射光的偏振方向明显不同, 会显著降低成像对比度, 标量模型不再适用, 理应考虑光的矢量特性, 建立矢量成像模型, 如图3所示.

在矢量成像模型下, 投影物镜的传递函数应采用矩阵函数来表示, 即由偏振态转移矩阵描述的偏振效应和琼斯矩阵描述的偏振像差. 此时的Abbe公式^[29]为

$$I(\hat{x}_i, \hat{y}_i) = \iint S(\hat{f}', \hat{g}') \left\{ \iint \mathbf{T}(\hat{f} + \hat{f}', \hat{g} + \hat{g}') \mathbf{J}(\hat{f} + \hat{f}', \hat{g} + \hat{g}') \cdot \mathbf{T}^{-1}(\hat{f} + \hat{f}', \hat{g} + \hat{g}') H(\hat{f} + \hat{f}', \hat{g} + \hat{g}') \cdot M(\hat{f}', \hat{g}') \mathbf{E}_0 \exp[-j2\pi(\hat{f}' \hat{x}_i + \hat{g}' \hat{y}_i)] d\hat{f}' d\hat{g}' \right\}^2 d\hat{f}' d\hat{g}', \quad (10)$$

式中, $\mathbf{T}$ 和 $\mathbf{T}^{-1}$ 是反映出瞳和入瞳偏振态变换的矩阵, 照明光偏振态的琼斯矢量 $\mathbf{E}_0$ 和标量衍射谱 M 的乘积可近似看作掩模的矢量衍射谱, $\mathbf{J}$ 是投影物镜的琼斯光瞳. 同样当薄掩模近似成立时, 可采用Hopkins公式的形式, 对应的矢量交叉传递系数TCC的表达式和矢量成像公式为

$$\begin{aligned} \text{TCC}(\hat{f}', \hat{g}'; \hat{f}'', \hat{g}'') &= \iint \left\{ S(\hat{f}', \hat{g}') H(\hat{f}' + \hat{f}', \hat{g}' + \hat{g}') H^*(\hat{f}'' + \hat{f}'', \hat{g}'' + \hat{g}'') \right. \\ &\quad \cdot [\mathbf{T}(\hat{f}' + \hat{f}'', \hat{g}' + \hat{g}'') \mathbf{J}(\hat{f}' + \hat{f}'', \hat{g}' + \hat{g}'') \mathbf{T}^{-1}(\hat{f}' + \hat{f}'', \hat{g}' + \hat{g}'')] \\ &\quad \cdot [\mathbf{T}(\hat{f}' + \hat{f}', \hat{g}' + \hat{g}') \mathbf{J}(\hat{f}' + \hat{f}', \hat{g}' + \hat{g}') \mathbf{T}^{-1}(\hat{f}' + \hat{f}', \hat{g}' + \hat{g}')]^* \left. \right\} \\ &\quad \cdot d\hat{f}' d\hat{g}', \end{aligned} \quad (11)$$

$$\begin{aligned} I(\hat{x}_i, \hat{y}_i) &= \iint \iint \text{TCC}(\hat{f}', \hat{g}'; \hat{f}'', \hat{g}'') M(\hat{f}', \hat{g}') M^*(\hat{f}'', \hat{g}'') \\ &\quad \cdot \exp\{-j2\pi[(\hat{f}' - \hat{f}'')\hat{x}_i + (\hat{g}' - \hat{g}'')\hat{y}_i]\} d\hat{f}' d\hat{g}' d\hat{f}'' d\hat{g}''. \end{aligned} \quad (12)$$

Abbe成像公式描述了各个光源点相干成像结果的非相干叠加. Hopkins成像公式则是不同级次衍射光成像结果的叠加, 其中TCC决定了衍射光级次之间交叉作用的权重^[30]. 两种成像模型的原理可由图4表示.

Abbe方法便于计算不同光源和投影物镜参数下的空间像, 常用于光学系统的表征与光源优化. 在给定光源和投影物镜情况下, Hopkins方法是计算不同掩模版图空间像的优选方法^[17].

根据傅里叶光学^[31]和Abbe方法^[32], 光刻系统的矢量成像可以用积分和解析矩阵形式计算. 其中, 积分形式计算精度高但较为耗时, 而解析矩阵则是通过对光源进行离散化处理, 计算每个采样点光源的成像结果进行叠加, 来实现快速计算, 同时通过控制采样精度来影响计算精度. 因此, 在掩模优化问题的算法中, 式(10)可以表示为^[33]

$$I = \frac{1}{J_{\text{sum}}} \sum_{x_s} \sum_{y_s} \left[\mathbf{J}(x_s, y_s) \times \sum_{p=x, y, z} \left| \mathbf{H}_p^{x_s, y_s} \otimes \mathbf{M}_p^{x_s, y_s} \right|^2 \right] \quad (13)$$

式中, I 表示空间像强度; $\mathbf{J}$ 表示光源图形, $\mathbf{J} \in R^{N_s \times N_s}$; (x_s, y_s) 为光源面坐标; $p = x, y, z$ 表示沿3个坐标轴的偏振方向; $\mathbf{H}_p^{x_s, y_s}$ 表示沿 p 轴方向的系统等效滤波器; $\mathbf{M}_p^{x_s, y_s}$ 表示点光源 (x_s, y_s) 照射下产生的掩模DNF分布, $\mathbf{M} \in R^{N \times N}$; $\otimes$ 表示卷积运算.

同样地, 在Hopkins模型中, 为了降低计算复杂度, 通过应用奇异值分解(singular value decomposition, SVD)的方式对TCC矩阵进行截断^[34], 即

$$\text{TCC}(\hat{f}', \hat{g}'; \hat{f}'', \hat{g}'') \approx \sum_{q=1}^Q \kappa_q \Phi_q(\hat{f}', \hat{g}') \Phi_q^*(\hat{f}'', \hat{g}''), \quad (14)$$

式中, κ_q 和 Φ_q , Φ_q^* 分别是TCC的第 q 个特征值和特征向量及其复共轭. 由于特征值 κ_q 随 q 的增加而迅速衰减, 因此, 可以保留 Q 个最大的特征值以加快计算速度. 将式(14)代入式(11)进行快速逆傅里叶变换, 即

$$I(x, y) = \sum_{q=1}^Q \kappa_q \left| \mathcal{F}^{-1} \left\{ \Phi_q(\hat{f}', \hat{g}') \mathbf{M}(\hat{f}', \hat{g}') \right\} \right|^2. \quad (15)$$

目前, 这两种成像模型在产业界都被广泛使用. Hopkins模型在固定的光学系统中, 其TCC只需计算一次, 后续只要在使用时调用即可, 因此在大版图OPC中有较多应用. Abbe模型拥有更高的计算精度, 在针对局部坏点的SMO中使用较多^[17].

2.2 掩模优化技术的光刻胶模型

光刻胶是光刻工艺中最关键的材料, 是实现光刻图形转移的主要载体. 光线经过掩模后, 携带了电路

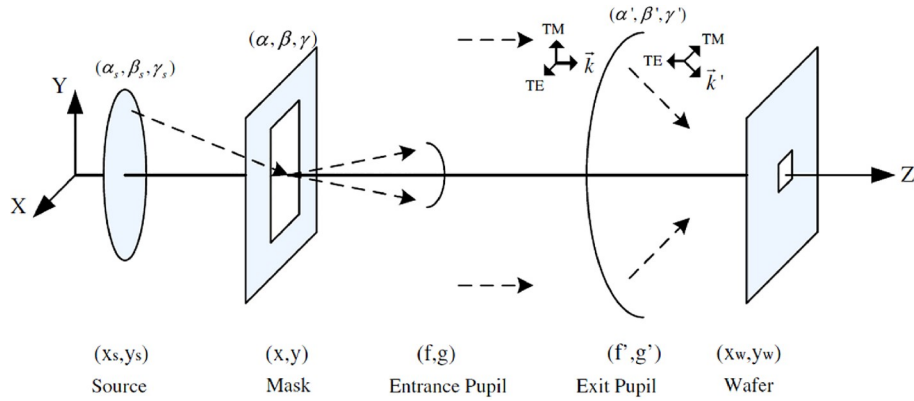


图3 (网络版彩图)入射光线的矢量传播过程^[18]. Copyright©2022, 中国激光杂志社

Figure 3 (Color online) Vector propagation process of incident light ^[18]. Copyright©2022, Chinese Laser Press.

版图的衍射信息, 照射在光刻胶上, 激发光化学反应, 在烘烤和显影后形成光刻胶图案. 用来描述光刻胶效应的常用模型包括严格物理模型和简化的紧凑模型. 严格物理模型通过偏微分方程组精确描述光刻胶在曝光和显影过程中发生的物理化学变化, 从而精确计算显影后的光刻胶形态^[18]. 然而, 严格模型的计算复杂且效率较低, 因此在掩模优化技术中, 通常采用更加简化的紧凑模型. 相较于严格模型, 紧凑模型参数较少、计算更为简洁, 能够在提高计算效率的同时具有足够的精度^[35,36]. 常用的紧凑光刻胶模型包括硬阈值模型^[37]、可变阈值光刻胶(variable threshold resist, VTR)模型^[38]、紧凑模型1(compact model 1, CM1)模型^[39]等.

由于一般光刻胶的显影对比度很高, 只有显影超过一定阈值时才会形成图像, 因此在光刻仿真中, 显

影过程可以近似使用阈值模型来表示, 简单的二值化阈值模型为

$$Z = \begin{cases} 0, & I_D(x'_i, y'_i, z'_i) \geq t_r \\ 1, & I_D(x'_i, y'_i, z'_i) \leq t_r \end{cases} \quad (16)$$

式中, t_r 表示阈值, Z 表示显影后的光刻胶分布. OPC和SMO等掩模优化的梯度计算中需要连续可导的函数, 使用Sigmoid函数来表示该二值化模型^[3], 此时, 晶圆上光刻胶图像可由式(18)表示, 其中, a 表示Sigmoid函数的陡峭度.

$$\text{sig}(P) = \frac{1}{1 + \exp[-a(P - t_r)]}, \quad (17)$$

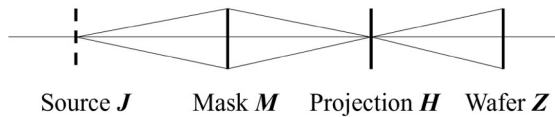
$$Z = \Gamma\{I - t_r\} = \text{sig}\{I, t_r\} = \frac{1}{1 + \exp[-a(I - t_r)]}. \quad (18)$$

硬阈值模型是使用一个固定的、不随空间或时间变化的阈值来确定光刻胶显影的边界. 这意味着所有区域的光刻胶都以相同的强度水平发生反应. 由于忽略了许多重要的光刻胶特性, 硬阈值模型通常无法准确预测实际光刻胶的响应. 而VTR模型能通过一个描述空间像特征(比如局部最大强度或斜率)的函数来局部地改变阈值^[38]. VTR模型的核心在于阈值函数, 它可以表示为

$$T_r = F(I_{\max}, I_{\min}, S_{\max}, S_{\min}, \dots), \quad (19)$$

式中, F 是表征光刻胶阈值的多元线性函数, 其参数是空间像的特征(光强特征: $I_{\max}, I_{\min}$; 光强曲线的斜率特征: $S_{\max}, S_{\min}$)、CD、剂量(dose)等. 通过多变量回归分析的方法来确定阈值函数中的具体系数. 这使得VTR

Abbe



Hopkins

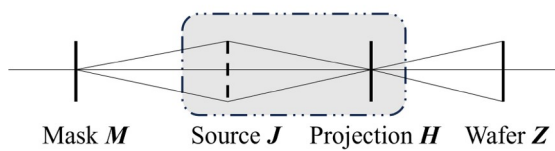


图4 (网络版彩图)Abbe (a)和Hopkins (b)成像的比较

Figure 4 (Color online) Comparison of Abbe (a) and Hopkins (b) imaging.

模型能够更好地捕捉光刻胶对不同曝光条件的响应, 具有较高的精度. 此外, CM1模型可以看作是对空间像进行一系列数学变换后, 再通过线性组合来拟合实际光刻胶响应的模型. 其中, 中和操作(酸中和: “加”运算; 碱中和: “减”运算)模拟光刻胶中酸碱中和反应; 微分操作可以描述空间像的局部斜率和曲率; 幂运算和根运算可以模拟可变阈值模型中的 $I_{\max}$ 和 $I_{\min}$ 参数; 与高斯-拉盖尔核的卷积模拟光刻胶中发生的扩散过程. 通过设定各个模型的参数, CM1模型能更好地描述复杂的光刻胶反应过程, 从而更准确地预测光刻胶的轮廓^[39].

2.3 掩模优化技术的掩模模型

掩模衍射谱携带了版图图案的信息, 直接影响着Abbe或是Hopkins模型的成像精度. 对于投影式光学光刻来说, 当掩模厚度较小, 掩模图形尺寸较大时, 掩模衍射谱可以采用薄掩模模型计算, 通过傅里叶变换得到掩模的基尔霍夫远场衍射结果^[30]. 当掩模图形尺寸减小到45 nm及以下技术节点时, 掩模图形的尺寸与曝光波长处于同一量级, 甚至小于曝光波长. 薄掩模近似条件不再成立, 必须采用厚掩模DNF模型, 考虑掩模的三维效应对透射光波振幅、相位和偏振态的影响. 为了准确地计算光刻成像结果, 需要采用严格电磁场仿真方法求解电磁波在厚掩模中的传播问题, 来获得厚掩模模型的衍射谱. 常用的严格电磁场仿真方法包括时域有限差分(finite-difference time-domain, FDTD)^[40,41]、严格耦合波分析法(rigorous coupled wave analysis, RCWA)^[42]、有限元法(finite element method, FEM)^[43]、波导法(waveguide, WG)等^[44]. 严格仿真模型通过严格电磁场仿真方法求解麦克斯韦方程组, 得到掩模的衍射场, 这类方法计算精度高, 但极为耗时, 适用于工艺研发或M3D效应分析等场景. 在OPC等掩模优化技术中, 通常采用各种近似方法和假设条件计算掩模衍射谱的快速模型, 以牺牲一定精度为代价, 来换取更高的计算效率^[45]. 典型的三维掩模快速计算模型包括边界层修正(boundary layer, BL)^[46]、区域分解方法(domain decomposition method, DDM)^[47]、结构分解方法(structure decomposition method, SDM)^[48]和基于机器学习、深度学习的模型^[49-51]等.

在DUV光刻系统中, 由于掩模厚度对衍射的影响主要集中在边界区域, 研究人员提出了BL模型, 通过

修正传统基尔霍夫近似中的掩模图形边界, 从而实现了掩模模型的高效计算. 图5展示了ASML公司提出的一种基于边界滤波器的M3D模型的基本原理, 即在薄掩模模型计算结果基础上, 将代表不同掩模边界特征(水平、垂直以及顶点处)的电磁场响应与相应版图图进行卷积, 并进行加权叠加, 从而快速模拟M3D效应, 避免了耗时的严格电磁场计算^[52]. Synopsys公司的Zhang等人^[53]也是基于边界修正的思想提出了一种Mask3D OAI模型.

与BL模型不同, DDM模型利用图形分解的原理将二维掩模图形分解为一维线条图形, 分别计算一维图形的薄掩模模型结果, 再进行线性叠加. Adam和Neureuther^[54]提出了基于图形分解原理的DDM模型, 通过线性叠加原理将复杂的掩模衍射问题分解为多个独立的一维图形衍射问题, 然后利用严格电磁场模拟或近似模型分别求解这些子问题, 并将结果线性叠加, 从而建立起相对准确的快速计算模型. 在此基础上, Adam和Neureuther^[55]针对图形顶点散射效应、图形边界串扰现象以及非曼哈顿图形等情况进行了改进和优化, 提出了基于图形边界分解的edge-DDM模型, 并被用于Mentor公司的商用软件中.

EUV光刻系统由于内在的物理特性决定了其成像质量将受到更加显著M3D效应的影响. 因此, 上述DUV光刻系统中建立M3D模型需要进行改进和优化, 才能适用于EUV光刻系统. 例如, ASML的Liu等人^[56]在M3D模型的基础上, 使用严格仿真获取在不同入射光方向条件下边界滤波器的参数, 并考虑EUV光刻中的离焦效应和边界间的干扰效应, 从而提出了M3D+模型, 如图6所示. Mailfert等人^[57]通过FDTD方法预

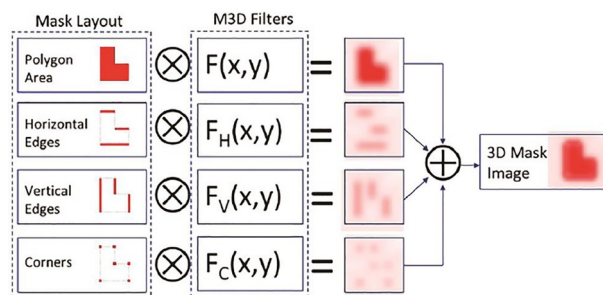


图5 (网络版彩图)ASML公司M3D模型原理图^[52]. Copyright© 2007, SPIE

Figure 5 (Color online) ASML M3D model schematic^[52]. Copyright©2007, SPIE.

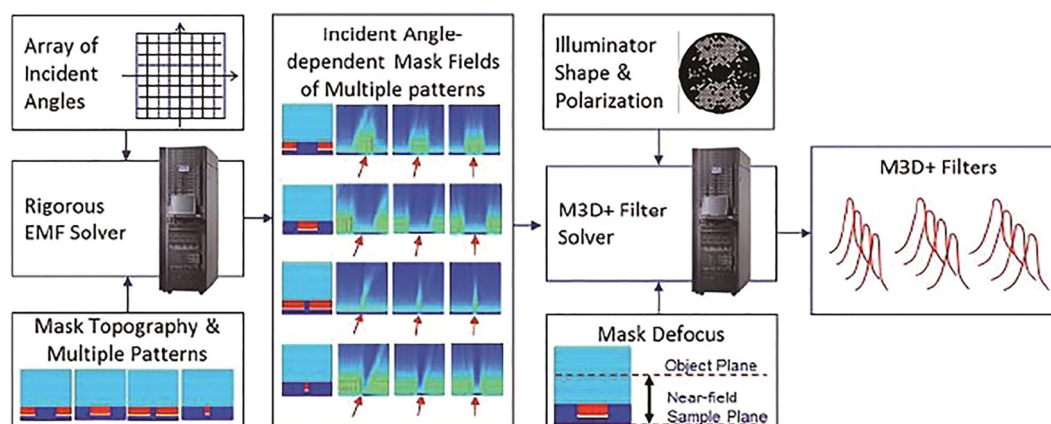


图6 (网络版彩图)ASML公司用于EUVL的M3D+模型流程图^[56]. Copyright© 2013, SPIE
Figure 6 (Color online) ASML M3D+ model flow chart for EUVL ^[56]. Copyright©2013, SPIE.

先计算在不同入射角和照明条件下大量二维图形边界信号, 并将其整合进edge-DDM中进行修正. 无论是BL模型还是DDM模型都只是对掩模图形边界处光学衍射、散射效应进行了严格仿真处理, 使其具备较快的计算速度, 但在精度上有所下降. 同时对于复杂的三维掩模结构, 如含多层膜缺陷的EUV掩模, 在偏振和斜入射照明条件下的衍射问题, 这些简化模型与严格仿真结果之间往往存在较大的偏差. 为了解决这一问题, 研究人员提出了针对EUV掩模结构建模的SDM方法.

相较于BL和DDM模型, SDM模型则通过将EUV掩模按光学特性分为吸收层和多层膜两个主要部分, 并对吸收层、多层膜采用不同的仿真模型, 来提高仿真的计算精度^[58]. 如图7所示, 极紫外光照射到掩模后, 经过吸收层衍射的各级光束进入多层膜, 并在多层膜内反射后, 次级衍射光再次经过吸收层, 最终被光刻投影物镜系统接收并成像. 据此可根据光在不同介质中的传播特性, 对掩模吸收层、多层膜分别建模并予以结合, 以实现整体掩模衍射谱的仿真^[59].

近年来, 随着机器学习和深度学习技术的迅速发展, 研究者构建了一系列基于机器学习和深度学习的三维掩模模型^[60-62]. 这些模型以一系列具有代表性的掩模结构作为输入, 并将使用严格电磁场仿真方法生成的掩模DNF分布或空间像作为训练标签. 通过构建并训练不同的深度神经网络架构或机器学习模型, 来学习掩模图形与DNF之间的非线性映射关系. 一旦模型训练完成, 它便能高效地预测任意掩模结构的DNF,

从而在掩模优化等应用场景中展现出重要的实用价值. 例如, Ma等人^[61]提出了一种基于机器学习的空间像快速计算方法. 该方法通过从源平面中选择一些稀疏采样点来表示部分相干照明, 建立起在这些采样点下的具有代表性掩模图形(凸角、凹角和直边)的DNF训练库, 如图8所示. 通过使用非参数核回归技术和预

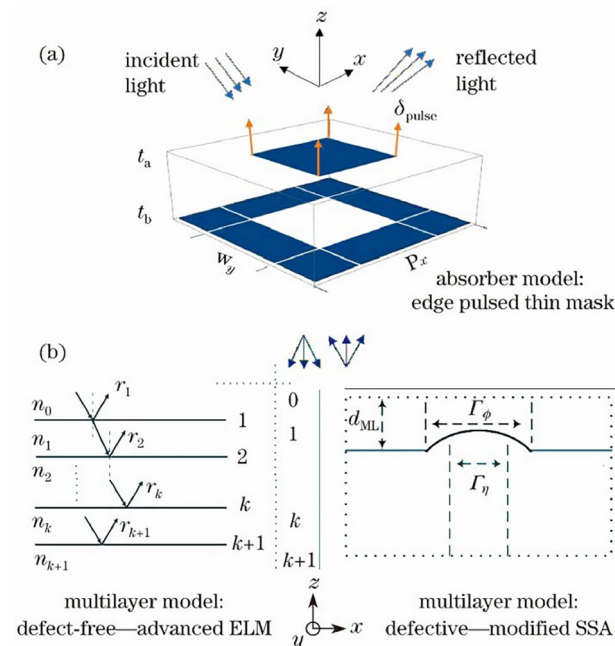


图7 (网络版彩图)EUV掩模仿真模型示意图. (a) 吸收层模型; (b) 多层膜模型^[58]. Copyright©2018, 中国激光杂志社

Figure 7 (Color online) Schematic diagram of the EUV mask model. (a) Absorption layer model; (b) multilayer film model ^[58]. Copyright©2018, Chinese Laser Press.

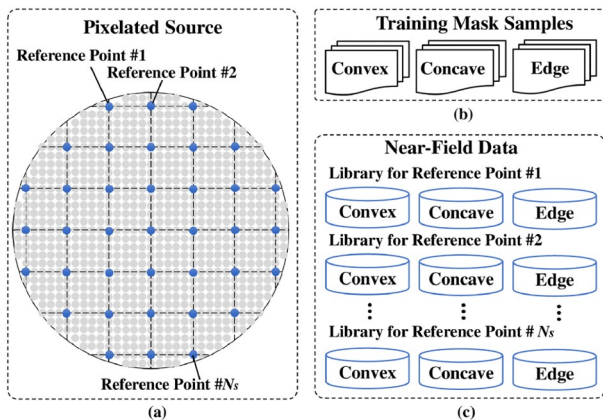


图 8 (网络版彩图)近场训练库示意图. (a) 像素化光源和参考光源点; (b) 三种局部特征的训练掩模样本; (c) 与不同参考源点和训练掩模类别相关的DNF库^[61]. Copyright©2020, Optica Publishing Group

Figure 8 (Color online) Schematic diagram of the near-field training library. (a) Pixelated source and reference source points; (b) training mask samples of three local features; (c) DNF library associated with different reference source points and training mask categories ^[61]. Copyright©2020, Optica Publishing Group.

先计算的训练库,可以计算任意三维掩模空间像,并进行后处理过程以补偿模型预测误差来提高计算精度.随后, Lin等人^[62]利用区域分解的原理对基于机器学习的空间像快速计算方法进行改进.在测试阶段,待测掩模被分割成一组不重叠的区域,利用非参数核回归和数据融合技术预测每个小区域的DNF,最后通过图像拼接方法合成整个掩模的DNF.与前面的模型相比,该方法优化了模型的预测误差,进一步提升了精度并

提高了计算效率.

3 先进制程驱动下的光刻版图优化技术

3.1 光学邻近效应修正技术

在光刻过程中,由于掩模版上相邻图形之间存在干涉和衍射效应,导致实际曝光后晶圆上的图案与设计目标图案之间产生偏差的现象,称为光学邻近效应(optical proximity effect, OPE)^[3]. OPE使得微小和复杂的几何图形难以被精确复制,随着技术节点的不断缩小,造成光刻成像误差更加显著. OPC技术通过调整掩模图案的形状和尺寸来补偿这种误差,从而确保曝光后的图形与设计目标一致^[10]. 它的发展经历了从简单到复杂的过程,一直是掩模优化中不可缺少的一部分. 图9展示了未经过OPC的版图在曝光后,发生了线端缩短、直角圆化等现象,经过修正后的版图,其成像结果得到了明显改善.

3.1.1 OPC技术的基本原理

OPC首先于250 nm技术节点时被引入到集成电路光刻工艺中. 起初的OPC通过应用一系列预先定义的规则和经验法则来改善光刻过程中的图形转移精度,被称为基于规则的光学修正(rule-based OPC, RBOPC). 该技术主要适用于较大制程节点(如180 nm及以上),在这些节点中,设计相对较为简单,修正规则应用效果较为明显. 不同的图形结构(如线条图形、通孔图形和拐角图形等)对应着不同的修正规则,汇总成一个修正

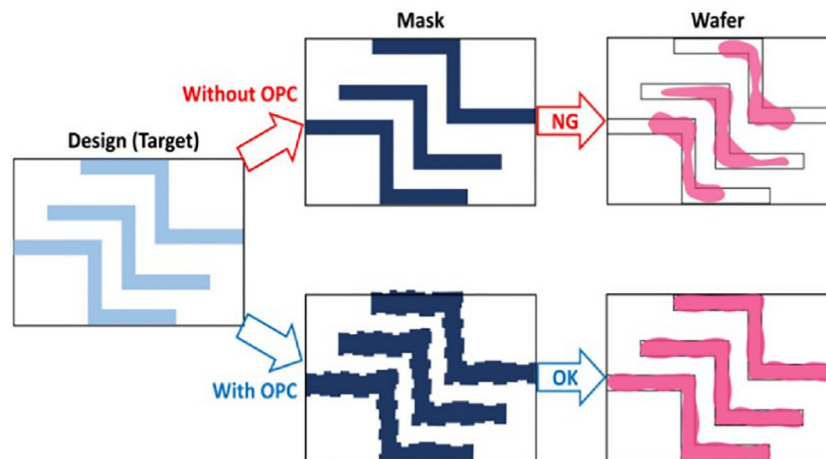


图 9 (网络版彩图)OPC示意图^[10]. Copyright©2022, 中国激光杂志社

Figure 9 (Color online) OPC diagram ^[10]. Copyright©2022, Chinese Laser Press.

规则库。库中包含修正规则的种类和内容在很大程度上决定了OPC掩模修正的效率与精度。修正规则涉及的图形结构越丰富,内容越详细,能提供的掩模修正精度越高,同时也将耗费更多的修正时间^[17]。随着图形尺寸的逐渐减小,需修正的图形结构数量增多,导致修正规则变得愈加复杂。在130 nm节点,修正规则的确定变得极为复杂,同时修正精度也难以达到预期。因此,在130 nm以下工艺节点中,RBOPC也逐渐被基于模型的OPC(model based OPC, MBOPC)所取代。

MBOPC从90 nm技术节点开始被广泛使用。与RBOPC相比,它可以实现更高的成像分辨率和图形保真度。它采用物理建模与数值优化相结合的方式,通过精准的掩模优化来弥补OPE,提高光刻成像的精度。MBOPC包括基于边缘的OPC(edge-based OPC, EBOPC)和基于像素的OPC(pixel-based OPC, PBOPC),如图10(c)和(d)所示^[63]。EBOPC的基本思想是通过调整掩模图形的边缘位置来补偿光刻过程中的成像误差。EBOPC方法通常采用迭代优化的方式,并利用EPE作为评价函数来衡量图形修正的质量。EPE定义为评价点上的设计曝光轮廓同目标的差值,如图11所示, EPE越小意味着曝光后的图形与设计图形越接近。图12展示了EBOPC的优化流程。EBOPC优化从版图的目标图形开始,在图形上的每个边上放置断点,两个断点之间的边即可变的优化变量,通过仿真光刻模型,获得光刻胶轮廓曲线,计算轮廓与目标之间的差值(EPE)估算图形边缘的偏移量,经过几次迭代以后完成OPC优化,形成优化后的掩模图案^[64]。与EBOPC类似, PBOPC也通过光刻模型来迭代优化掩模图形,不同之处在于PBOPC将掩模图案栅格化为像素阵列,然后对

每一个掩模像素的透过率进行优化。相较于EBOPC, PBOPC提供了更高的优化自由度,使得掩模优化结果能够呈现自由曲线的轮廓,因此在22 nm及以下节点,它可对掩模图案进行更为复杂和精细的修正。

3.1.2 OPC技术在DUV光刻中的研究进展

如前所述, MBOPC技术可以看作是优化变量为掩模图形,寻找满足一定的约束条件下目标函数EPE(或其他光刻成像质量指标)最小值(或最大值)的优化问题。因此,如何高效又精准求解这个问题,使得晶圆上转移的图形接近最理想的结果,是研究人员共同努力的目标。OPC模型的建立和优化算法的选择是实现这一目标的关键。

OPC模型的基础是光刻成像模型。随着半导体工艺技术节点不断缩小, OPC模型的建立变得越来越具有挑战性。传统的OPC模型通常由光学模型和光刻胶模型组成,它们基于明确定义的光学参数,并使用CD-SEM数据进行拟合。在光学方面,由于高NA的光刻机成像系统入射光线的偏振特性带来的成像影响无法忽视,光刻成像的Abbe模型和Hopkins均经历了标量模型、部分矢量模型、矢量模型、严格矢量模型的发展^[17]。为了满足高NA光刻系统的掩模修正需求,研究人员将矢量成像模型纳入到OPC技术中。例如,北京理工大学的Li团队^[65]开发了矢量成像模型的OPC技术。该模型准确描述了光束传播过程中的矢量特性,提高了掩模修正的精度,但却没有考虑像差、剂量变化等工艺变化因素的影响,并不适用于实际工艺。随后, Ma等人^[66]开发了适用于工艺生产的PBOPC和PSM优化算法。他们通过综合分析工艺变化带来的光刻成像

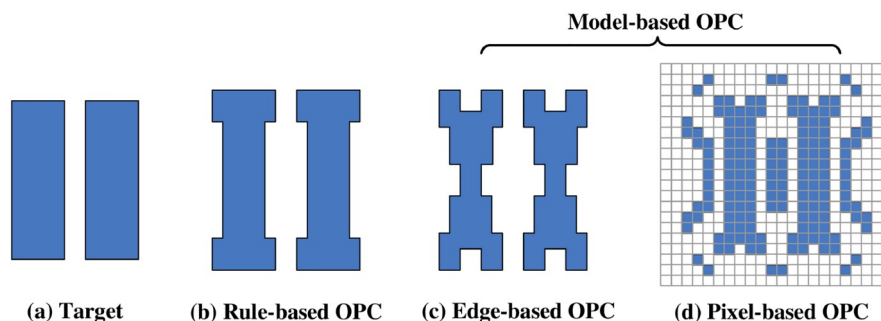


图10 (网络版彩图)三种OPC方法比较。(a) 目标图形; (b) RBOPC; (c) EBOPC; (d) PBOPC^[63]。Copyright©2013, Optica Publishing Group

Figure 10 (Color online) Comparison of three OPC methods. (a) Target pattern; (b) RBOPC; (c) EBOPC; (d) PBOPC^[63]。Copyright©2013, Optica Publishing Group.

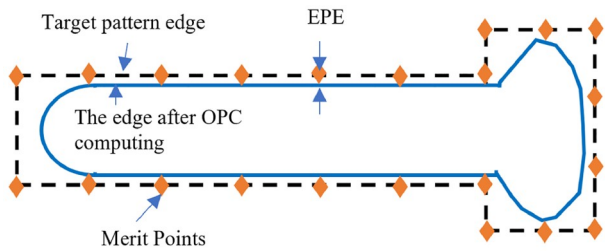


图 11 (网络版彩图)边缘放置误差(EPE)

Figure 11 (Color online) Edge placement error (EPE).

影响并将其纳入矢量成像模型, 然后使用最速下降算法迭代优化掩模图案。该方法明显减轻了离焦、剂量变化和像差等工艺波动的影响, 改善了光刻系统的工艺窗口。尽管PBOPC采用像素化掩模的方式进行修正, 获得了更高的优化灵活性, 但也大大增加了掩模的复杂性, 带来了可制造性的问题。相反, EBOPC通过移动设计图形边缘片段的形式进行修正, 产生的掩模图形能轻易地使用曼哈顿图形表示, 具有更好的可制造性。在这一方面, 中国科学院微电子所的Wei团队^[67]提出了一种基于矢量成像模型的EBOPC方法, 利用链式法则建立成本函数与各边缘片段运动之间的解析相关性, 并使用拟牛顿算法进行优化, 显著提高了EBOPC的计算精度。

在光刻胶模型方面, 通常使用硬阈值模型、VTR和CM1等模型来描述光刻胶的变化过程。然而, 随着节点的缩小, 光刻胶的行为变得越来越难以用线性建模解释, 需要其他方法来建模物理组件的非线性相互作用。为了解决这个问题, Synopsys的Tony等人^[68]使用自回归(autoregressive, AR)技术对传统模型进行扩

展, 通过优化算法逐步引入非线性单元来提高模型精度, 来捕捉光刻胶在晶圆上的非线性行为。图13展示了AR技术建模的OPC流程。Feng等人^[69]则提出了一种基于空间图像测量和紧凑光刻胶模型的OPC建模方法, 用于解决任意分布孔层的图形偏移问题。通过结合空间图像测量数据, 该OPC模型可以更准确地预测和校正由于光刻工艺变化引起的图形偏移。

先进节点下的OPC的优化效率是全芯片掩模优化中的绕不开的话题, 为此国内外的研究者在优化理论方向做了大量研究。例如, Poonawala和Milanfar^[70]提出了基于最速下降法的OPC方法, 引入正则化项以控制掩模的复杂度和二值化程度, 并将该框架扩展到相干和部分相干成像系统。Ma和Arce^[71]采用共轭梯度优化算法改进OPC技术, 以提高图像保真度, 获得比最速下降法更快的收敛速度。Gao等人^[72]利用主成分回归(principal component regression, PCR)技术来加速OPC收敛速度的方法。这种PCR模型通过预测掩模图形边缘片段的移动情况, 有效减少了OPC所需的迭代次数, 并提升了算法的稳定性。中国科学院上海光机所的Wang团队^[73]提出了图形边缘虚拟化和双相采样的PBOPC算法, 用于提高光刻成像精度和工艺稳定性。该方法将各种成像畸变分为两类成像异常, 即向内收缩异常和向外延伸异常, 并根据局部成像异常自适应地生成虚拟化边缘, 然后移动虚拟边以调整掩模上透明区域的分布来修改局部成像异常, 如图14所示。该方法还充分利用成像系统的衍射受限特性, 通过双相采样的方式, 将粗采样级别的成像评估与细采样级别的掩模修改分离, 既加速了成像评估, 又保证了光刻成像分辨率。图15展示了该采样机制原理。此外, 压缩

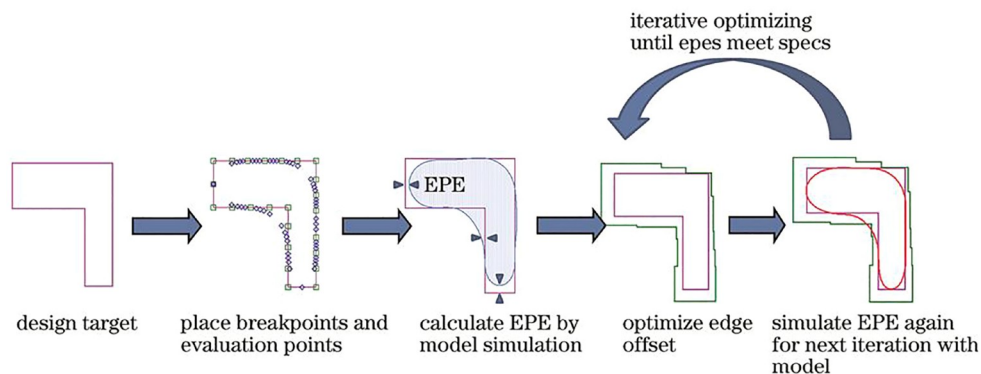


图 12 (网络版彩图)EBOPC的流程^[64]. Copyright©2022, 中国激光杂志社

Figure 12 (Color online) EBOPC process ^[64]. Copyright©2022, Chinese Laser Press.

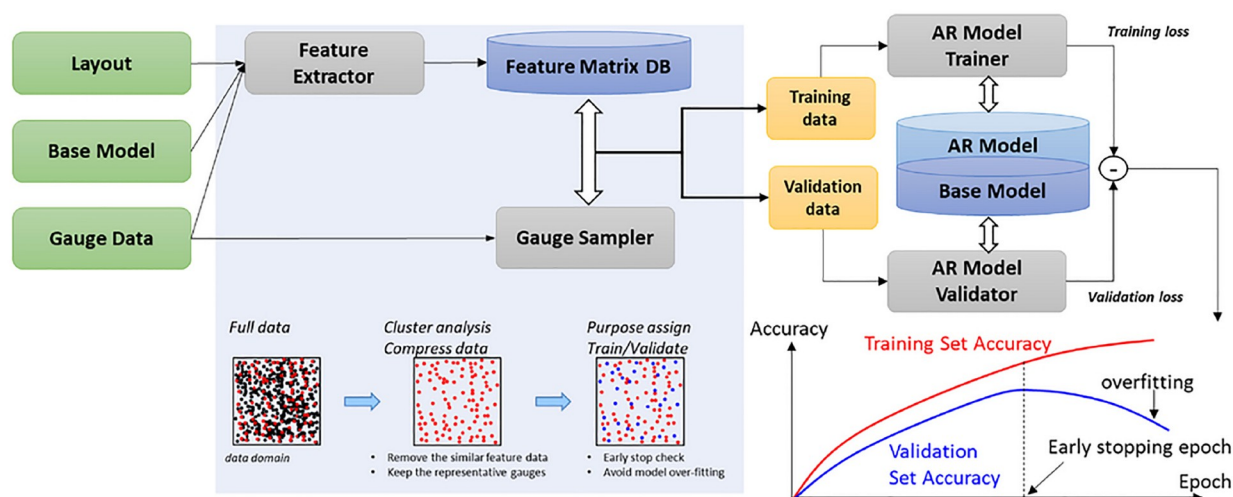


图 13 (网络版彩图)AROPC建模的概述^[68]. Copyright©2024, SPIE

Figure 13 (Color online) Overview of AROPC modeling ^[68]. Copyright©2024, SPIE.

感知(compressive sensing, CS)理论的出现和发展为业界带来了实现快速掩模优化的新方向^[74,75]。Ma等人^[75]利用非线性CS理论来提高基于梯度的PBOPC方法的计算效率。该方法通过对目标图案进行降采样方式来减小优化变量维度,并建立非线性代价函数来保证降采样情况下的光刻成像性能,进而将OPC问题转化为非线性CS的反向重建问题。

近年来,机器学习和深度学习已广泛应用于光刻建模、OPC以及亚分辨率辅助图形(sub-resolution assist features, SRAF)的放置等方面,以提升模型计算速度,并取得了不错的进展。例如,Cho等人^[76]基于图卷积网络(graph convolutional network, GCN)开发了一种快速OPC方法,通过将版图分割多个多边形结构,并使用GCN模型学习每个多边形特征及其与邻近多边形间的关系,来进行图形校正。中国科学院微电子研究所的Wei团队^[77]提出了一种基于无监督学习和patch loss函数的OPC方法,旨在克服先进节点下传统OPC方法的计算高耗和效率低下问题。该方法采用patch loss函数,将对抗性损失和L1损失结合,并通过无监督学习方式训练,生成更精细的掩模图案。该方法显著提高了OPC速度和精度,对复杂的二维图形有良好的结果,如图16所示,并且在使用目标布局作为输入的情况下,模型在1 h内便能完成训练,此后每次生成优化后的掩模图形所需时间仅为3 s。随后,该团队的Cao等人^[78]将GAN网络模型与OPC技术相结合,提出

了一种混合优化的方法,在确保掩模质量和光刻性能的同时,明显缩短了掩模优化时间。

3.1.3 OPC技术在EUV光刻中研究进展

由于EUV光刻系统的独特性,现有的DUV光刻成像模型难以直接应用于EUV光刻的OPC技术中,需针对EUV光刻特点对成像模型和算法进行调整。在EUV的光刻成像模型中,需要考虑杂散光、阴影效应、离焦效应等这些对成像产生不利影响的因素^[79,80]。因此,针对EUV光刻系统,需要研发相应的OPC技术,来支撑更先进的技术节点EUV光刻工艺。

在掩模修正、建模和缺陷补偿等方面, Mentor公司的Word等人^[81]提出了基于edge-DDM模型的EUV OPC技术方案,并分析了EUV OPC的建模和修正流程。该技术采用了对阴影效应和杂散光效应进行过补偿的edge-DDM模型来保证EUV光刻模型的精度。Coskun等人^[82]对比了两种三维掩模效应修正方法对EUV OPC模型精度的影响,通过仿真证明在14 nm及以下技术节点需要采用更精确的阴影效应模型。随后,针对EUV光刻系统中变形投影物镜的设计, Mentor的Clifford等人^[83]探讨了这种非同构光学系统(即在扫描方向上的缩小倍率大于垂直于扫描方向的缩小倍率)对EUV OPC的影响,并通过调整DDM模型在空间中进行缩放,来确保OPC流程可以有效地处理这种新的光学系统。针对EUV光刻中多层膜缺陷和OPE导致的光

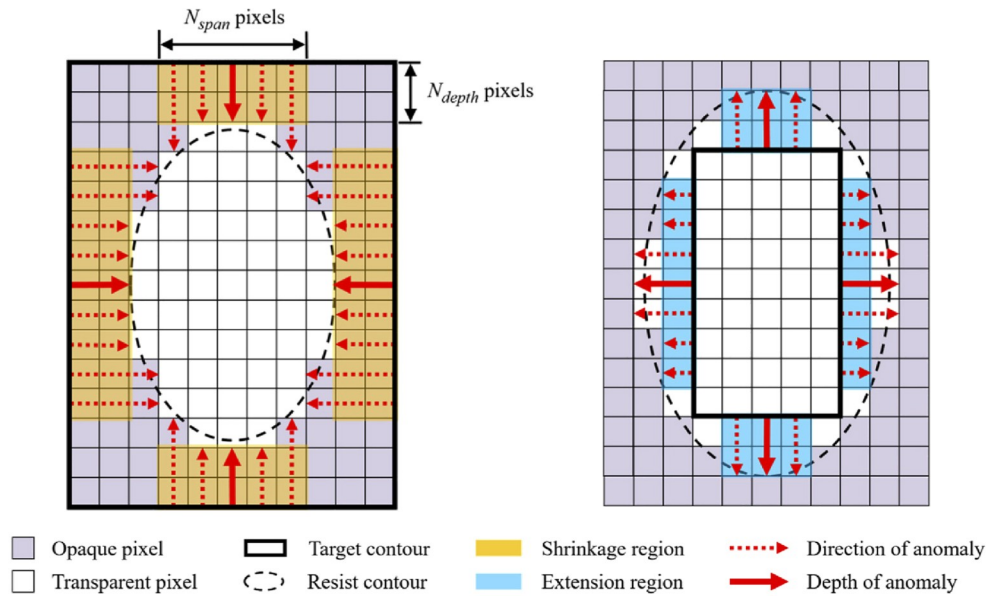


图 14 (网络版彩图)两类成像异常的虚拟化边缘^[73]. Copyright©2021, Optica Publishing Group

Figure 14 (Color online) Virtualized edges of two types of imaging abnormalities ^[73]. Copyright©2021, Optica Publishing Group.

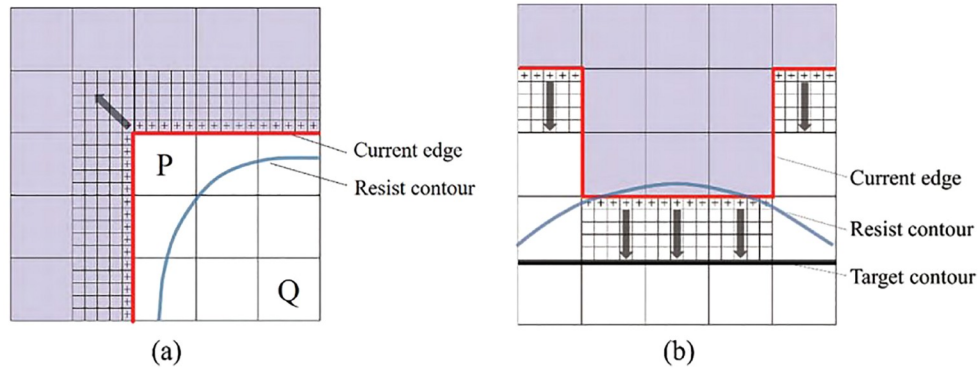


图 15 (网络版彩图)基于双相采样的成像异常修正(“+”号标记的边界像素组合成虚拟边). (a) 凸角点内缩异常; (b) 水平边外扩异常^[73]. Copyright©2021, Optica Publishing Group

Figure 15 (Color online) Imaging anomaly correction based on dual-phase sampling (the boundary pixels marked with a “+” sign are combined into a virtual edge). (a) Convex corner point shrinkage anomaly; (b) horizontal edge expansion anomaly ^[73]. Copyright©2021, Optica Publishing Group.

刻成像质量下降的问题, Zhang等人^[84]提出了基于机器学习和准严格电磁波方法相结合的EUV快速仿真模型来加速缺陷补偿模式的掩模优化. 同时为了进一步提高模式保真度, 他们使用了一种基于协方差矩阵自适应演化策略(covariance matrix adaption evolution strategy, CMA-ES)的OPC方法进行掩模版图修正. 该方法采用两种快速仿真方法结合的方式有效提高了运算速度, 还实现了掩模缺陷和OPE的同时补偿优化, 但并未考虑焦点偏移的成像质量的优化分析(该过程被

称为through-focus). 随后, 该团队的Cheng等人^[85]提出了一种考虑OPC和Through-focus优化的基于启发式算法的掩模缺陷补偿方法. 该方法通过CMA-ES框架优化掩模图案的边缘和SRAF的插入, 来补偿一定离焦范围内的成像质量下降以及减轻掩模缺陷和OPE的影响. 他们采用RCWA仿真方法对带缺陷结构掩模衍射谱进行了精确求解, 并基于散射矩阵的严格数据库方法加速运算过程. 图17展示了带有缺陷的EUV掩模的示意图以及缺陷EUV掩模的分解和全局散射矩阵的

构造. 同时他们还提出了掩模图案边缘像素和SRAF的新编码策略, 来确保掩模的可制造性和优化效率. 图18展示了所提出的缺陷补偿方法改善具有凸块缺陷和凹

坑缺陷的缺陷掩模版的成像质量的仿真结果.

EUV光刻系统的独特性将OPC优化的计算复杂度提升了一个层次. 如何在保证优化图形保真度的同时,

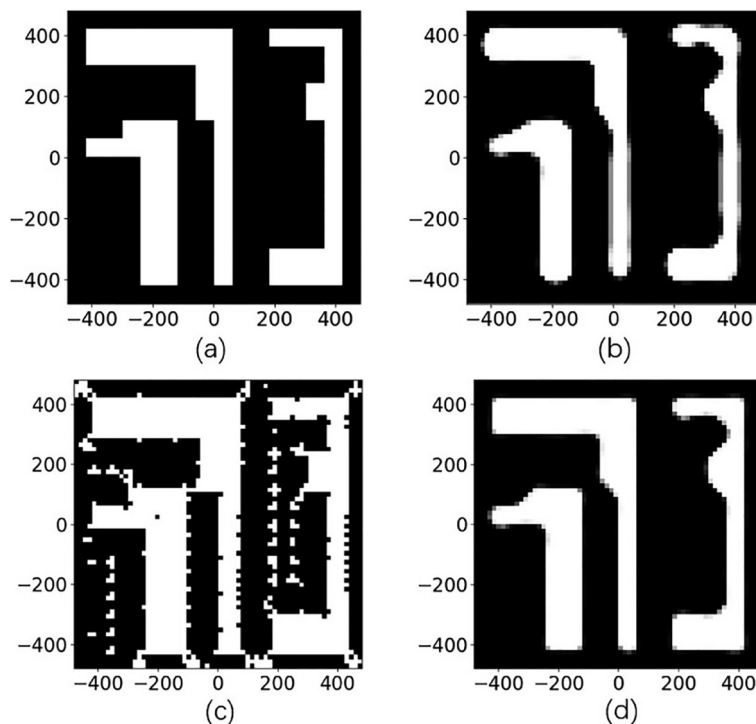


图 16 (网络版彩图) (a) 目标布局; (b) 使用目标层作为掩模图案获得的晶片上的潜像; (c) 通过掩模生成器的修改掩模图案; (d) 使用修改掩模图案获得的晶片上的潜像^[78]. Copyright©2023, SPIE

Figure 16 (Color online) (a) Target layout; (b) latent image on the wafer obtained using the target layer as the mask pattern; (c) modified mask pattern by the mask generator; (d) latent image on the wafer obtained using the modified mask pattern ^[78]. Copyright©2023, SPIE.

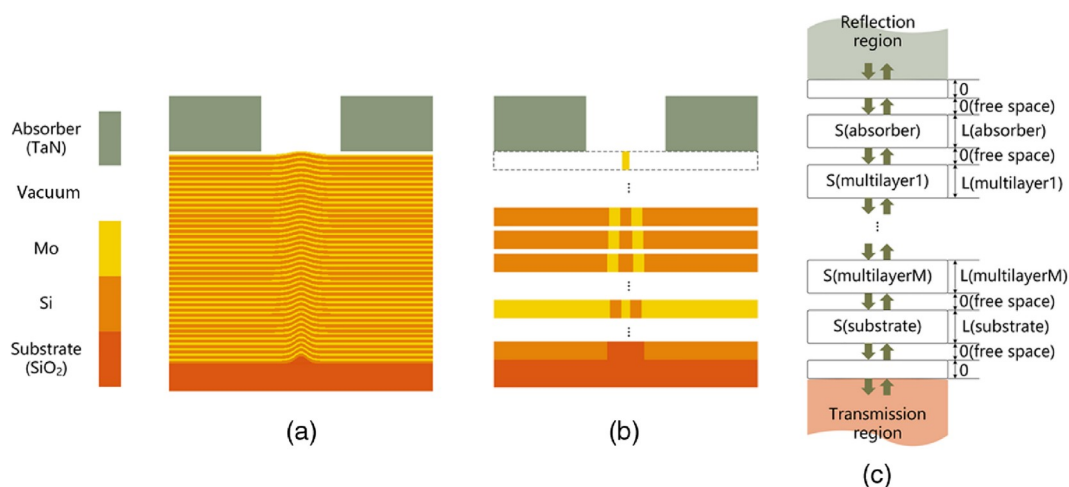


图 17 (网络版彩图) (a) 带有缺陷的EUV掩模的示意图; (b) 缺陷EUV掩模的分解; (c) 全局散射矩阵的构造^[85]. Copyright©2022, Optica Publishing Group

Figure 17 (Color online) (a) Schematic diagram of a defective EUV mask; (b) decomposition of a defective EUV mask; (c) construction of the global scattering matrix ^[85]. Copyright©2022, Optica Publishing Group.

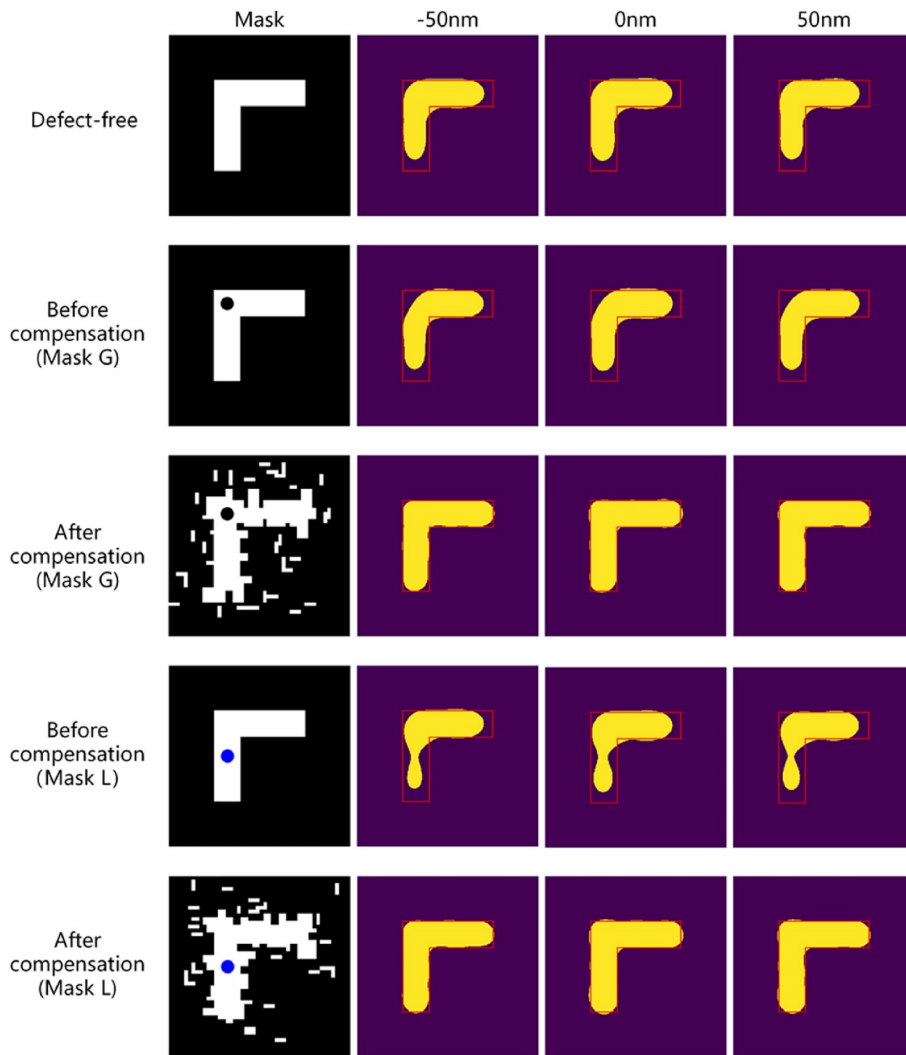


图 18 (网络版彩图)无缺陷的掩模图案和经过Through-focus后的光刻图像; 掩模G和掩模L补偿前后的掩模图案和经过Through-focus后的光刻图像(掩模G嵌入了位于肘部拐角处的凸起缺陷, 掩模L嵌入了位于肘部臂处的凹坑缺陷)^[85]. Copyright©2022, Optica Publishing Group

Figure 18 (Color online) Defect-free mask pattern and through-focus lithography image; mask pattern and through-focus lithography image before and after compensation of mask G and mask L. (Mask G embeds the convex defect located at the corner of the elbow, and mask L embeds the concave defect located at the elbow arm) ^[85]. Copyright©2022, Optica Publishing Group.

提升整体的计算效率是最近几年研究人员的努力方向. 一些基于机器学习和深度学习的EUV光刻快速成像建模和OPC方法相继被提出^[86-89]. 例如, 在DUV和EUV光刻系统中, 研究人员都采用了非参数核回归和数据拟合技术等深度学习方法来加速计算M3D模型, 但这些方法包括掩模分解和拼接的操作, 这会带来额外的运行时间成本^[86]. 卷积神经网络(convolutional neural network, CNN)被用于预测厚掩模的DNF分布^[87], 但预测精度受到入射角的限制. 此外, 条件生成

对抗网络(conditional generative adversarial networks, CGAN)和全卷积网络被用于快速M3D模型建立^[88]. 然而, 该模型很难准确表征掩模边缘的串扰效应, 预测精度还有待提高. 鉴于此, Zhang和Ma^[89]提出了一种改进的像素到像素生成对抗网络(pixel to pixel-GAN, P2P-GAN)来增强快速M3D模型的性能. 该方法可以将M3D的4个复值衍射矩阵分解为8个实值矩阵, 分别对应于实部和虚部, 当给定一个掩模图案, 所提出的网络将同时预测8个衍射矩阵. P2P-GAN主要由生成器

(U-Net)和鉴别器(PatchGAN)组成. 为了提高P2P-GAN的性能, 他们对生成器进行了三方面的修改. 首先, 使用可变形卷积(DeConv)来捕获边缘串扰效应. DeConv内核可以根据训练阶段的掩模边缘分布进行自适应修改, 从而提取边缘特征. 其次, 为了考虑衍射矩阵实部和虚部的耦合关系, 他们在U-Net的编码器和解码器之间插入了一个长短期记忆(long short-term memory, LSTM)模块. LSTM模块用于交换和融合来自不同通道的信息. 然后, 通过转置卷积和插值来实现U-Net中的上采样操作. 为了提高生成的DNF样本的质量, 在这个上采样过程中采用了子像素超分辨率(sub-pixel super-resolution, SPSR)方法. 图19展示了P2P-GAN模型的整体结构. 该模型通过选取一组具有代表性的曲线掩模作为训练样本, 使用严格EMF方法计算训练掩模的DNF, 并采用监督学习方法训练网络参数.

3.2 光源掩模联合优化技术

在EUV光刻机尚未研制成功时, 芯片制程进入到28 nm以下节点, 芯片版图上的CD逐步接近浸没式DUV光刻机单次曝光的分辨率极限. 单独优化掩模图案或光源参数已难以有效应对更小节点的需求. 在这样的行业背景下, 研究人员提出能够联合优化光源形

状和掩模图案的SMO技术. 这种联合优化的方式能够有效提升光刻分辨率, 并扩大了工艺窗口. 目前, SMO技术已经在22 nm及以下节点集成电路生产中得到了广泛的应用.

3.2.1 SMO技术的基本原理

SMO将光源和掩模图案分解为像素阵列, 并将优化问题转换为数字图像处理问题. 具体而言, 基于光刻成像模型对每个光源点的强度和所有掩模像素的透射率进行操纵, 从而使实际光刻成像图像接近目标图形, 如图20所示^[90].

光源和掩模优化之间的协作使其在提高光刻图像质量方面比单独的掩模优化或单独的光源优化方法更有效^[17]. 在此过程中, SMO的基本原理可以用以下公式进行描述. 在部分相干光源均匀照明的情形下, 可以使用式(13)来描述光刻空间像, 并用sigmoid函数表示光刻胶模型, 则硅片上曝光结果表示为

$$\mathbf{Z} = \text{sig} \left\{ \frac{1}{J_{\text{sum}}} \sum_{x_s} \sum_{y_s} \left[\mathbf{J} \cdot \sum_{p=x,y,z} |\mathbf{H}_p^{x_s, y_s} \otimes \mathbf{M}|^2 \right] \right\}, \quad (20)$$

式中, $\mathbf{J}$ 为 $N_s \times N_s$ 的标量矩阵, 表示光源的强度分布, N_s 为有效光源栅格化后横轴上的像素点数, J_{sum} 为强度非

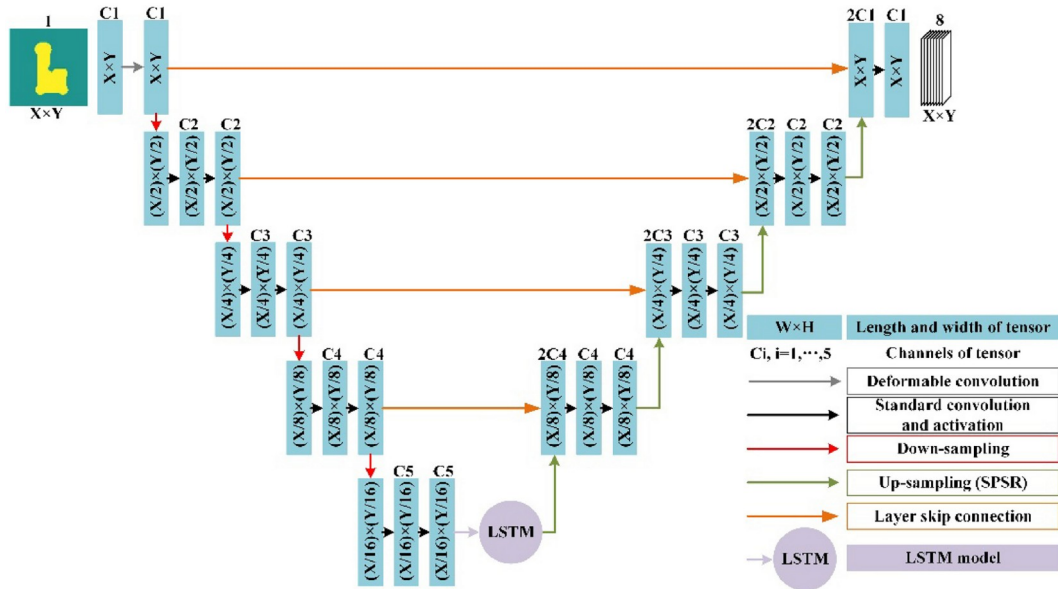


图19 (网络版彩图)添加DeConv, LSTM模块和SPSR采样的P2P-GAN生成器结构^[89]. Copyright©2023, Optica Publishing Group

Figure 19 (Color online) P2P-GAN generator structure with DeConv, LSTM module and SPSR sampling added ^[89]. Copyright©2023, Optica Publishing Group.

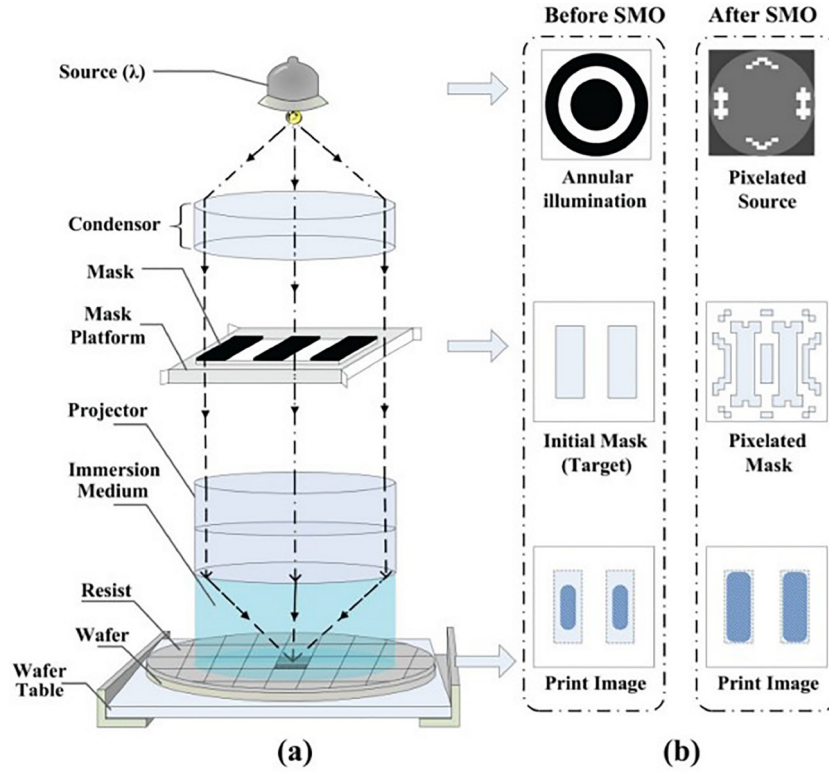


图 20 (网络版彩图) (a) DUV光学光刻系统示意图; (b) 像素化SMO方法^[90]. Copyright©2020, IEEE

Figure 20 (Color online) (a) Schematic diagram of DUV optical lithography system; (b) pixelated SMO method ^[90]. Copyright©2020, IEEE.

零的光源点总数. 针对特定的目标图形, SMO技术通过迭代优化的方式, 寻找到光源 $\hat{\mathbf{J}}$ 和掩模 $\hat{\mathbf{M}}$ 的最优解, 以最小化晶圆上曝光图形与目标图形的差异^[3], 即式(21)所示:

$$(\hat{\mathbf{J}}, \hat{\mathbf{M}}) = \operatorname{argmin}_{(\mathbf{J}, \mathbf{M})} F(\mathbf{J}, \mathbf{M}). \quad (21)$$

在进行计算时, 通过式(22)将光源和掩模函数的不连续形式映射为连续函数, 式中 Ω_s 和 Ω_M 均为标量矩阵, 矩阵中每个元素的取值为 $(-\infty, +\infty)$.

$$\mathbf{J} = f(\Omega_s) = \frac{1 + \cos \Omega_s}{2}, \quad \mathbf{M} = f(\Omega_M) = \frac{1 + \cos \Omega_M}{2}. \quad (22)$$

以最速下降算法为例(其他基于梯度的数学优化算法也可以直接应用), 可以得到评价函数 F 对光源形状和掩模图形的偏导数 $\frac{\partial F}{\partial \Omega_s}$ 和 $\frac{\partial F}{\partial \Omega_M}$, 根据第 k 次迭代得到的光源和掩模函数, 达到第 $k+1$ 次迭代的光源和掩模函数, 即

$$\Omega_s^{k+1} = \Omega_s - e_s \frac{\partial F}{\partial \Omega_s}, \quad \Omega_M^{k+1} = \Omega_M - e_M \frac{\partial F}{\partial \Omega_M}. \quad (23)$$

经过优化算法多次迭代直至收敛, 会输出灰度的掩模图形 $\mathbf{M}_d$, 对其进行二值化处理, 从而得到硅片上二值化的曝光图形, 即式(24), 式中, 若元素大于 t_r , 则 $\Gamma(\cdot) = 1$, 否则 $\Gamma(\cdot) = 0$. 图形误差(PE)定义为目标图形与硅片上经过二值化处理的曝光图形之间欧几里得距离平方的大小, 用以量化两者之间的差异程度^[90], 即 $PE = \|z_t - z_b\|_2^2$, 并以此来评估优化结果.

$$Z_b = \Gamma \left\{ \frac{1}{J_{\text{sum}}} \sum_{x_s} \sum_{y_s} \left[\mathbf{J} \cdot \sum_{p=x,y,z} \left| \mathbf{H}_p^{x_s, y_s} \otimes \mathbf{M}_d \right|^2 \right] - t_r \right\}. \quad (24)$$

在产业化生产中, 为了使SMO优化的结果与实际晶圆上的成像保持高度一致, 工程师会根据情况将掩模、光刻胶三维模型, 硅片表面上的膜层结构, 以及系统波动等多种因素纳入到光刻仿真计算中^[2]. 与OPC技术相比, SMO技术将光源形状纳入到优化范围, 在提高了优化自由度的同时, 也大幅提升了计算的复杂度, 导致在大规模芯片版图优化上效率低下. 因此, SMO往往和OPC联合使用. 业界采用的一个标准的全

芯片SMO工作流程如图21所示。首先从全芯片掩模中提取部分典型的局部图形, 筛选出关键图形(通常为设计规则规定的测试图形及根据经验挑选出的坏点图形), 然后对这些关键图形和初始光源进行SMO优化。经过此阶段的优化, 能够获得每个关键图形的掩模图案以及适用于这些图形的最佳光源形状。将优化后的光源固定后, 对所有典型图形进行OPC优化。如果光源满足所有典型图形的成像要求, 则进入全芯片掩模的OPC建模与修正阶段。若不满足要求, 则需要重新进行SMO优化。优化过程中可能会发现新的坏点图形, 此时需将其纳入典型图形集合, 并重复SMO优化, 直到所有关键区域的成像性能符合标准^[91]。

3.2.2 SMO技术在DUV光刻中研究进展

早期SMO技术的研究主要集中在验证其有效性并探索不同的优化方法, 以实现光刻成像质量的提升。2001年, Rosenbluth等人^[92]首次提出了SMO技术, 并证明了该技术相比传统OPC能够获得更大的工艺窗口。此后, 众多研究者提出了不同的SMO优化策略和算法^[93~96]。但早期使用的SMO方法得到光源只能采用规则相对简单的光源结构或是参数化的衍射光学器件(diffractive optical element, DOE)光源, 极大地限制了SMO技术的应用潜力。随着光刻机技术的进步, ASML公司在其开发的NXT: 1950光刻机中, 首次推出了称为FlexRay系统^[97,98]的自由化照明技术。该系统是使用基

于多镜阵列(multi-mirror array, MMA)的微机电系统(micro electromechanical system, MEMS)元件来实现的^[98], 通过控制反射镜的角度来进行像素点大小的照明。Nikon公司也推出了能够实现像素化照明的Intelligent Illuminator系统^[99]。搭载着像素化光源的光刻机为SMO技术的具体实施提供了可靠的硬件平台。

随着芯片集成度越来越高, 芯片版图上的CD也越来越小, 导致掩模优化的数据处理量和复杂度呈指数级增长, 提高SMO技术的优化速度, 是工艺研发的一大难题。关键图形筛选是SMO优化的首要步骤, 涉及从全芯片的版图图形中选取具有代表性的部分进行优化。IBM公司就提出了在掩模版图中随机筛选SMO关键图形的方法^[100], 该方法通过在版图中随机采样获取关键图形, 但该方法获得的图形筛选结果难以保证能够代表全部图形的结构特征。针对上述方法的不足, IBM的Lai等人^[101]提出了基于图形聚类的SMO关键图形筛选方法。该方法使用基于频域变换的方法, 将几何表示的片段转换为频谱数据, 然后采用无监督的分层聚类算法对数据进行分组, 进而挑选出具有代表性的掩模图形。ASML的Tsai等人^[102]根据不同的图案结构会产生不同的衍射级次的原理, 将掩模图形转化为衍射级次信息, 并对其进行分析从筛选出尽可能包含所有的衍射级次集合。在此基础上, 上海光机所的Liao等人^[103]提出了基于频谱多方向宽度信息的SMO关键图形筛选技术。这种技术通过掩模图形在多个方向上测

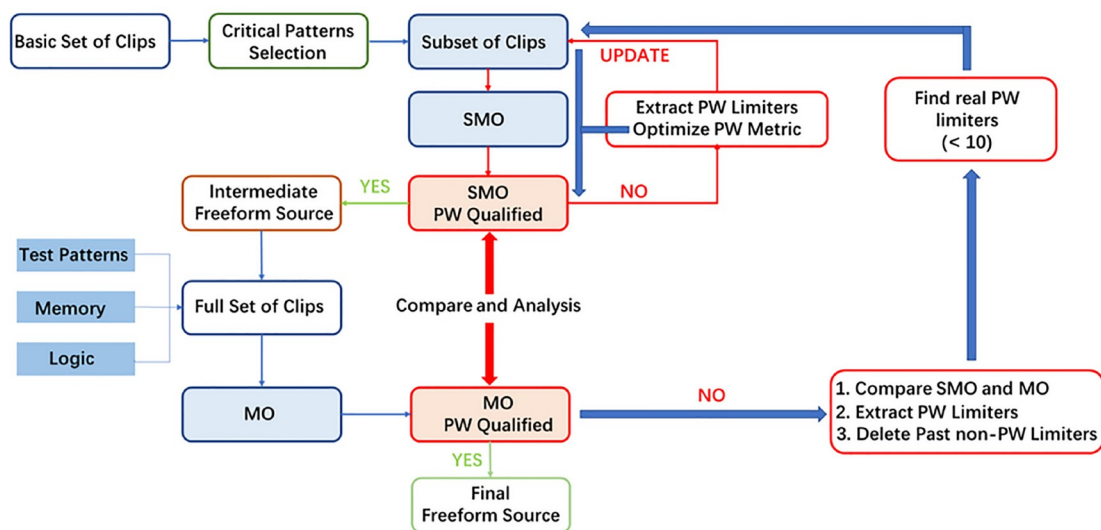


图21 (网络版彩图)SMO技术的流程图^[91]. Copyright© 2021, SPIE

Figure 21 (Color online) Flowchart of SMO technology ^[91]. Copyright©2021, SPIE.

量频谱宽度信息, 来捕捉其衍射特征并进行分组, 然后采用贪婪算法选择出涵盖最多代表性衍射特征的图案. 如图22所示, 该技术与ASML的商用软件Tachyon中的图形筛选技术相比, 具有更大工艺窗口. 中国科学院微电子所Wei团队^[104]提出了一种基于衍射特征的模式选择方法, 通过基于 x 和 y 方向上两个宽度的衍射特征筛选出关键的图形特征, 以加速7 nm技术节点下SMO迭代的运行时间, 并实现更高的优化效率.

光源和掩模的表征方法对SMO的效果和效率有着关键影响, 关系着光源优化的自由度与计算复杂度. 像素化表征方式提供了更高的自由度, 可以处理复杂光源和掩模形状, 但会导致计算复杂度急剧上升. 为此, Chen等人^[105]提出了一种基于合成光源的SMO方法, 根据光源的稀疏性预设固定数量的光源点, 通过移动预设的光源点位置的方式来优化光源的形状. 该团队的Wang等人^[106]提出了采用离散余弦变化和双边界演化法的掩模表征形式. 这些方法可以在保证优化自由度的同时降低计算量, 提高优化效率. 此外, 针对基于梯度的SMO算法在处理复杂的像素化图案时计算量巨大问题, 北京理工大学的Ma等人^[107]提出了基于CS框架的快速SMO方法, 利用CS理论压缩像素化光源和掩模的数据维度, 并在整体流程中采用光源与掩模交替优化方式大幅提升了优化速度. 在此基础上, Sun等人^[108]提出了一种贝叶斯压缩感知的光源掩模优化(Bayesian compressive sensing SMO, BCS-SMO)方

法, 来实现快速SMO和高保真图形优化的目标. 该方法可将SMO过程视为通过求解一系列重新加权的 l_1 范数重建问题来实现, 并且权重可以在每次迭代中更新. 图23展示了在计算效率相似的情况下, 对14 nm节点的版图优化, BCS-SMO方法可以显著提高光刻图形的保真度.

近年来, 为了提升优化效率, 机器学习、深度学习和GPU加速等技术也被应用到SMO技术中. Zhang等人^[109]提出了一种新的基于CNN的图形聚类 and 选择算法框架, 用于解决全芯片SMO中的关键图形选择问题. 该方法利用CNN将关键图形从原图像域转换到 K 维特征空间, 通过CNN网络进行映射, 可以更有效地提取图形的潜在特征, 从而提高选择效率和准确性. 图24展示了使用CNN网络进行图形聚类的流程. Chen等人^[110]充分利用严格的Abbe模型的内在特性, 提出了基于GPU并行加速的光刻算法, 如图25所示, 使得整个SMO过程中实现完全GPU加速成为可能, 结合光源生成的扩散模型(diffusion model, Diffusion-SMO), 最终实现了整个SMO工作流程的完全GPU加速. Diffusion-SMO框架在成像保真度和吞吐量方面均优于传统的SMO方法, 与传统的SMO方法相比, Diffusion-SMO的运行速度提高了200多倍.

为了增强工艺窗口鲁棒性, 提高SMO优化效果, 在一些研究中引入了多目标优化算法. Peng等人^[111]提出了一种名为基于离焦生成对抗式的SMO方法(defo-

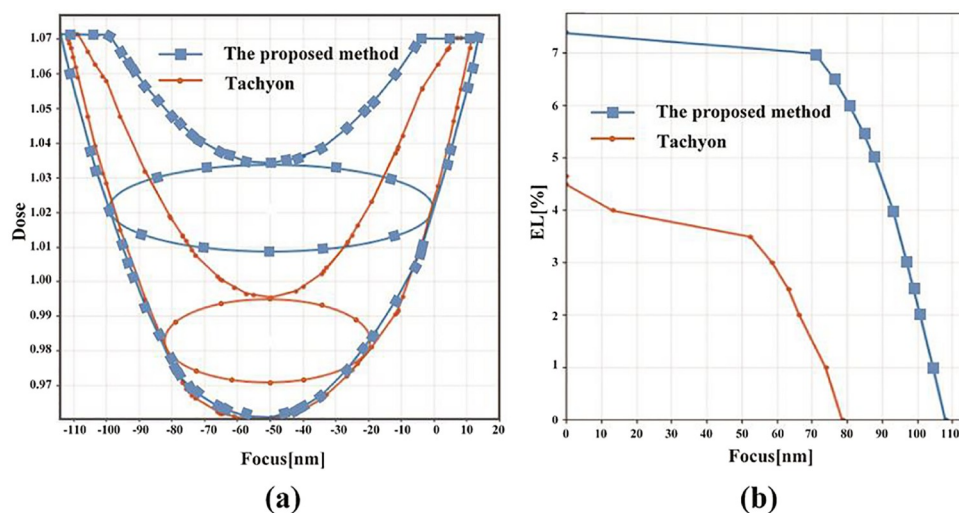


图 22 (网络版彩图) 基于不同关键图形筛选方法获得的工艺窗口对比^[103]. Copyright©2020, Optica Publishing Group

Figure 22 (Color online) Comparison of process windows obtained based on different key pattern screening methods^[103]. Copyright©2020, Optica Publishing Group.

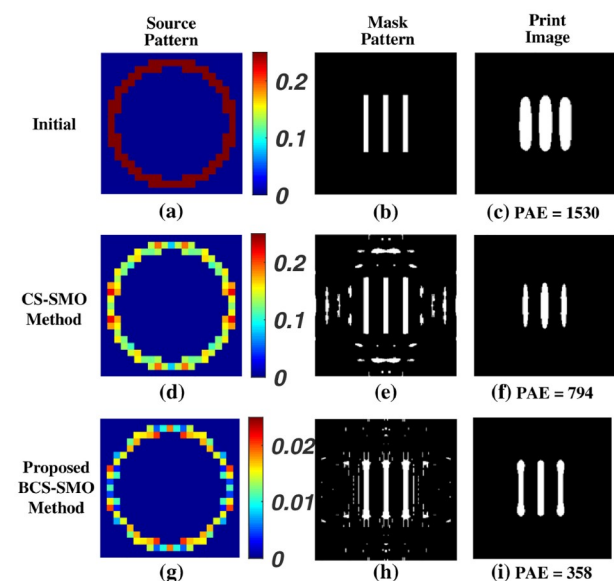


图 23 (网络版彩图)不同SMO方法对线条图形优化的仿真结果^[108]. Copyright©2022, Optica Publishing Group

Figure 23 (Color online) Simulation results of line graphics optimization using different SMO methods ^[108]. Copyright©2022, Optica Publishing Group.

cus generative and adversarial, DGASMO), 通过直接优化焦深(depth of focus, DOF)来提高光刻PW的性能. 该方法将光源、掩模和离焦都作为优化变量, 在优化过程中引入离焦干扰, 并利用GAN结构寻找对离焦变化不敏感的鲁棒性光源和掩模配置. 随后, Zhang等人^[112]将非支配排序遗传算法II (nondominated sorting genetic algorithm II, NSGA-II)应用于SMO中. 该算法通过与

光刻模型相结合, 能够直接优化PW性能, 提高SMO结果的稳定性, 同时还能保持图像质量. 图26展示了传统SMO、加权的SMO以及NSGA-SMO三种方式得到的SMO优化结果.

3.2.3 SMO技术在EUV光刻中研究进展

如前文所述, 自SMO被提出后, 许多工业界和学术界团队都对其展开了深入研究, 一系列相关流程和算法被提出. 这些方法大多数是基于DUV光刻系统开发的. SMO方法求解最佳光源和掩模的过程需要依托准确的成像模型来实现, 因此, 当将SMO方法从DUV迁往EUV时, 需要根据EUV的成像特点, 对SMO的成像模型和优化算法进行合理的修正. 在成像模型方面, 尽管严格电磁场仿真的方法能够准确地描述EUV光刻成像过程, 但其计算效率低并不适合用于SMO方法, 因此将EUV光刻的杂散光、阴影效应以及离焦效应等纳入考虑的EUV快速计算模型是行业的选择. 在优化方面, EUV SMO的算法细节也需要做出相应改善. 例如EUV的掩模三维效应会造成“Bossung”曲线倾斜, 导致图形偏移(pattern shift, PS)的现象出现^[113]. 传统的DUV SMO算法通常使用EPE来衡量实际成像与目标成像的距离. 显然, 这样的评价函数无法描述可能出现的图形偏移现象. 因此, Hsu等人^[114]在SMO的评价函数中引入图形放置误差(pattern placement error, PPE)指标来改善图形偏移的现象, 并基于ASML Brion Tachyon NXE SMO平台实现了非对称的像素式光源优化. Fühner等人^[115]也以PPE和PW大小作为成像性能

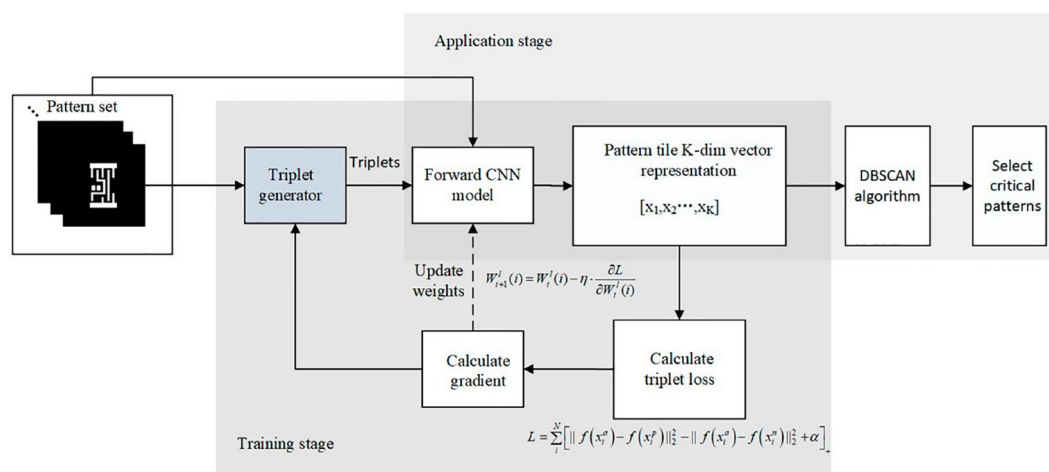


图 24 (网络版彩图)整个关键图形筛选的工作流程^[109]. Copyright©2023, MDPI

Figure 24 (Color online) The entire key graph screening workflow ^[109]. Copyright©2023, MDPI.

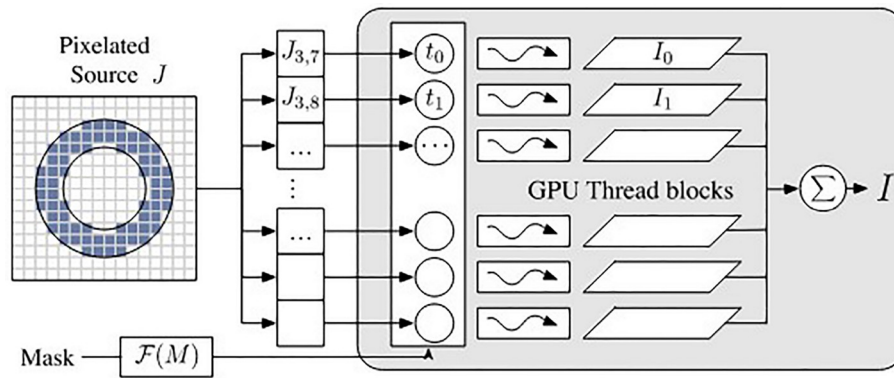


图 25 (网络版彩图)GPU加速Abbe成像模型的示意图^[110]. Copyright©2024, IEEE

Figure 25 (Color online) Schematic diagram of GPU-accelerated Abbe imaging model ^[110]. Copyright©2024, IEEE.

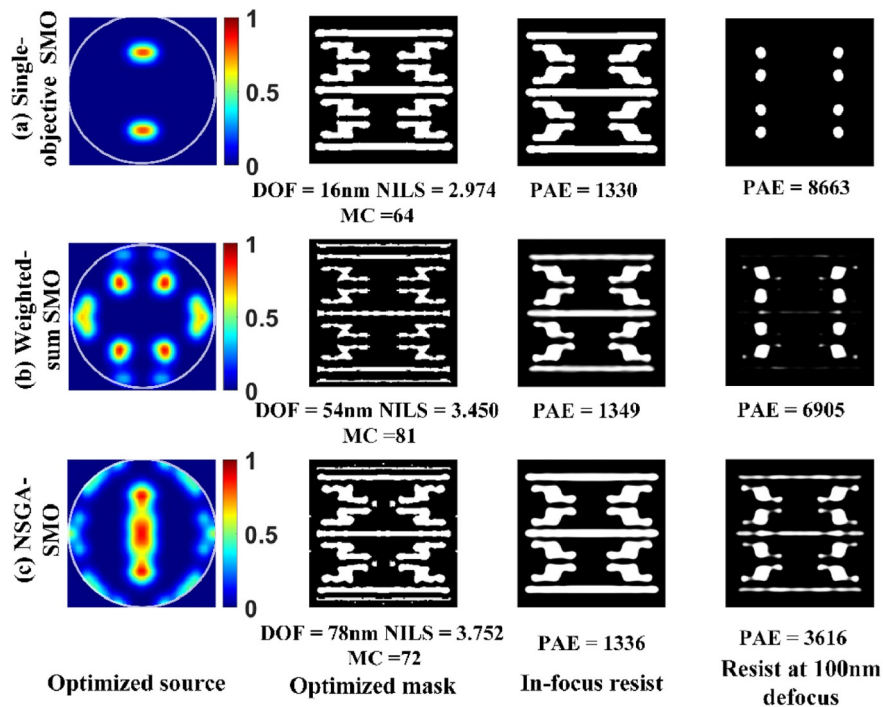


图 26 (网络版彩图)SMO, 加权的SMO以及NSGA-SMO的优化结果^[112]. Copyright©2024, Optica Publishing Group

Figure 26 (Color online) Optimization results of SMO, weighted-sum SMO, and NSGA-SMO ^[112]. Copyright©2024, Optica Publishing Group.

指标, 提出利用遗传算法来优化环形光源的内外相干因子, 不过由于仅优化了参数式的光源, 其优化自由度存在限制. 针对这一问题, Ma等人^[116]提出了一种基于共轭梯度混合协同优化SMO算法. 他们使用重定向方法对薄掩模模型进行修正, 来模拟EUV光刻的阴影效应, 从而建立了精度有限的EUV光刻成像模型. 基于该模型, 他们开发了参数化和像素化两种框架的

SMO方法, 同时采用混合型SMO (hybrid SMO, HSMO) 方法进行了优化, 并将其与同步型SMO (simultaneous SMO, SISMO)算法进行了比较. 图27的结果表明, 参数化SMO算法可缩短运行时间并实现易于制造的传统光源形状, 而像素化SMO算法则可通过增加优化自由度来进一步提高光刻图像保真度. HSMO算法比SISMO算法具有更好的优化结果和工艺窗口.

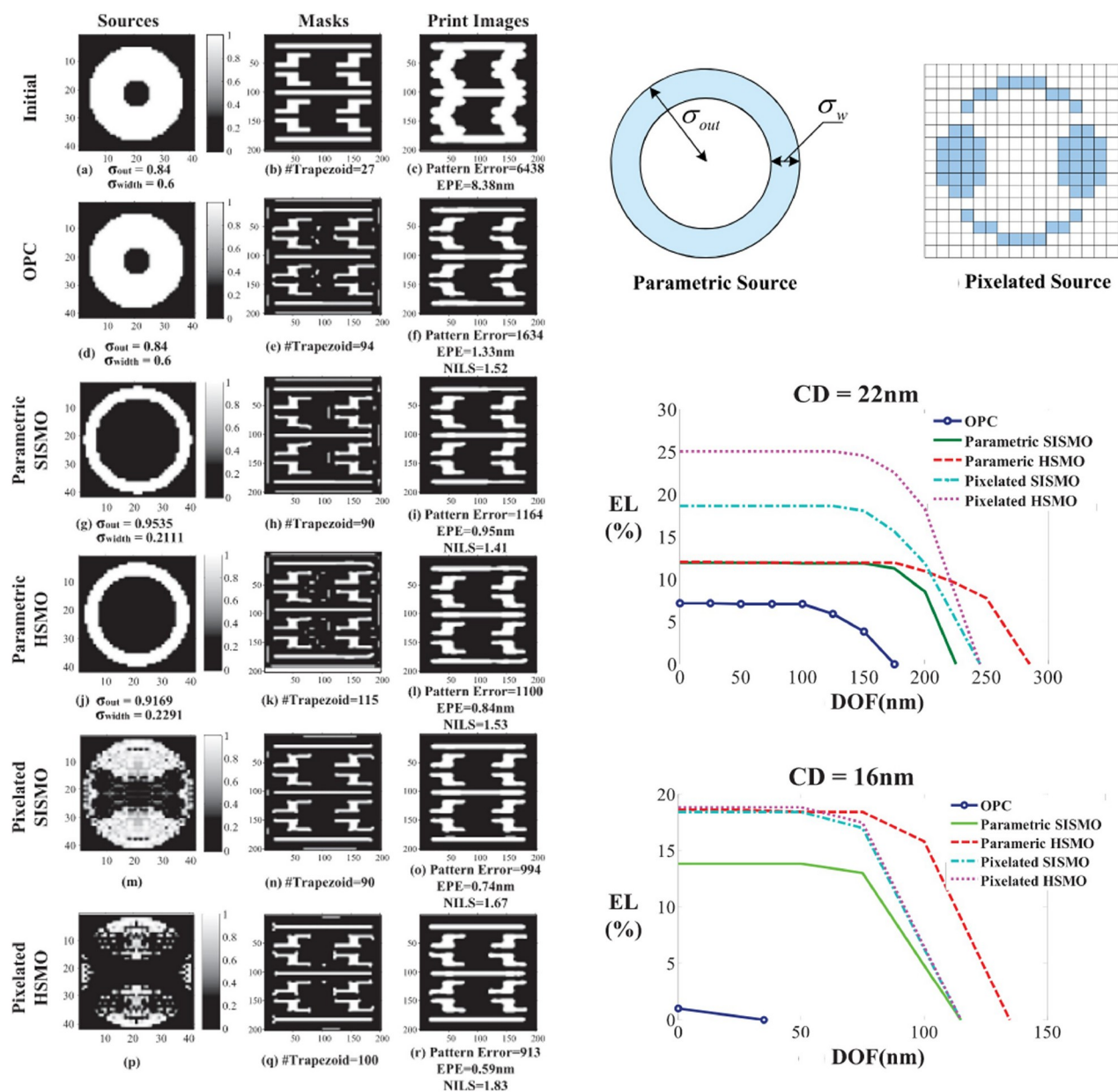


图 27 (网络版彩图)参数化和像素化光源下的OPC与不同SMO方法的仿真结果以及工艺窗口对比^[116]. Copyright©2019, IEEE
 Figure 27 (Color online) Simulation results of OPC and different SMO methods under parametric and pixelated light sources and comparison of process windows ^[116]. Copyright©2019, SPIE.

虽然基于梯度的SMO方法优化效率很高,但通常只能获得局部最优解,而不是全局最优解.此外,当面对复杂的EUV光刻成像模型和无法解析表达的光刻胶模型时,基于梯度的SMO应用也会受到限制.为此,上海光机所的Wang团队^[117]提出了一种基于M3D模型和社会学习粒子群优化(social learning particle swarm

optimization, SL-PSO)算法的EUV光刻SMO方法,以提高成像质量.该方法采用SDM构建了能够精确描述EUV特性的M3D快速计算模型,然后利用SL-PSO算法来优化像素化的光源和掩模,在提高了计算效率的同时,大幅降低了图案误差.随后,该团队的Zhang等人^[118]提出了一种双边缘演化和部分采样策略,来进一

步提升基于启发式算法SMO的优化效率. 该方法在光源优化和辅助图形优化中采用了一种称为部分采样的编码策略, 降低了优化维度, 并通过双边缘进化策略(即图形轮廓的上下边缘向内收缩, 而轮廓的左右向外延伸)加速主图形的优化.

当前主要研究的EUV SMO技术大部分是针对低NA的EUV光刻系统, 而下一代高NA EUV光刻系统在投影结构上又有所变化. 这就需要对现有的EUV SMO技术进行改进, 扩展到高NA EUV光刻系统中. 为此, Wei团队^[119]针对高NA EUV光刻成像的特点, 提出了一种适用于高NA EUV光刻系统的SMO算法, 有效提升了光刻系统的成像质量. 首先, 该工作建立了一种快速光刻成像模型, 模型考虑了高NA EUV光刻系统中的掩模三维效应、变形放大效应及杂散光效应对光刻成像过程的影响. 图28展示了建立厚掩模模型的计算流程. 然后, 通过基于最速下降方法的掩模优化技术和基于CS的光源优化技术的有效结合, 提出了SMO算法. 该算法在GPU环境下可以实现10倍以上的计算效率提升. 仿真结果表明, 如图29所示, 该算法可以降低光刻图形误差约70%, 显著提高光刻成像质量, 并在约150 s内快速完成优化.

3.3 反演光刻技术

3.3.1 ILT技术的基本原理

ILT是突破传统OPC方法的局限, 提升光刻工艺的分辨率和精度的一种先进掩模优化技术. 传统的

MBOPC方法是对掩模图形进行修正, 来弥补光刻成像误差, 从而在硅片上获得符合预期设计的电路图形. 而ILT则是把要在硅片上实现的图形作为目标, 反向计算出掩模版上所需要的图形. 图30展示了ILT的基本原理. 光刻模型函数 T 使用掩模传输函数 $m(x, y)$ 计算模拟出曝光后的晶圆图形 $z(x, y)$; 然后把晶圆图形代入光刻模型的反函数 T^{-1} , 如此反复迭代. 其中 T 包括了所有成像系统和照明系统, $z(x, y)$ 模拟了单次曝光的结果, $z^*(x, y)$ 为其复共轭函数. ILT通过复杂的反向数学计算得到一个理想的掩模版图形^[7].

在ILT的核心概念中, 首先需要构建一个高精度的正向光刻成像模型. 在部分相干系统成像中, 光刻成像可以看作是多个相干成像系统的叠加, 即式(10), 同时光刻胶模型由sigmoid函数表示, 因此光刻成像的前向过程即可用式(18)表示. ILT将掩模设计问题转化为逆向优化问题, 旨在寻找到能够最小化评价函数 F 的优化掩模布局 $\hat{\mathbf{m}}$, 具体表示^[120]为

$$\hat{\mathbf{m}} = \operatorname{argmin}\{F(\mathbf{m})\} = \operatorname{arg}\|\mathbf{z}^* - \mathbf{z}\|_2^2. \quad (25)$$

在数值化的ILT算法中, 将 $N \times N$ 掩模矩阵表示为向量的形式, 并采用参数化的方法把掩模图形的二值分布转化为连续分布, 即

$$m_j = \frac{1 + \cos(\theta_j)}{2}, j = 1, 2, \dots, N^2, \quad (26)$$

式中, $\boldsymbol{\theta} = [\theta_1, \theta_2, \dots, \theta_{N^2}]$ 是一个无约束的参数向量. 这里仍以最速下降法作为优化算法, 则评价函数 F 的偏

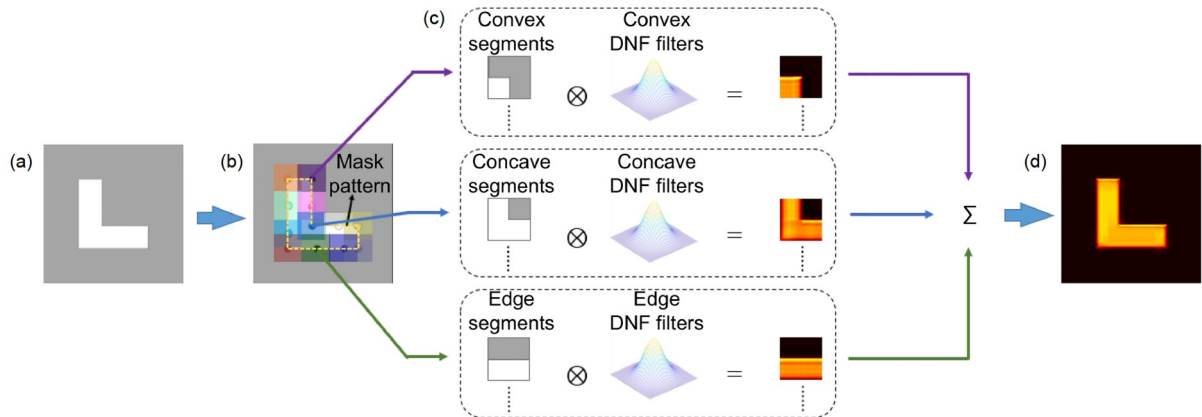


图 28 (网络版彩图)建立厚掩模模型的计算流程^[119]. (a) L形掩模版图; (b) 掩模拆分; (c) 基于卷积运算的DNF快速计算方法; (d) 全版图DNF. Copyright©2024, Opto-Electronic Advances

Figure 28 (Color online) The computational process of building a thick mask model^[119]. (a) L-shaped mask layout; (b) mask splitting; (c) DNF fast calculation method based on convolution operation; (d) full layout DNF. Copyright©2024, Opto-Electronic Advances.

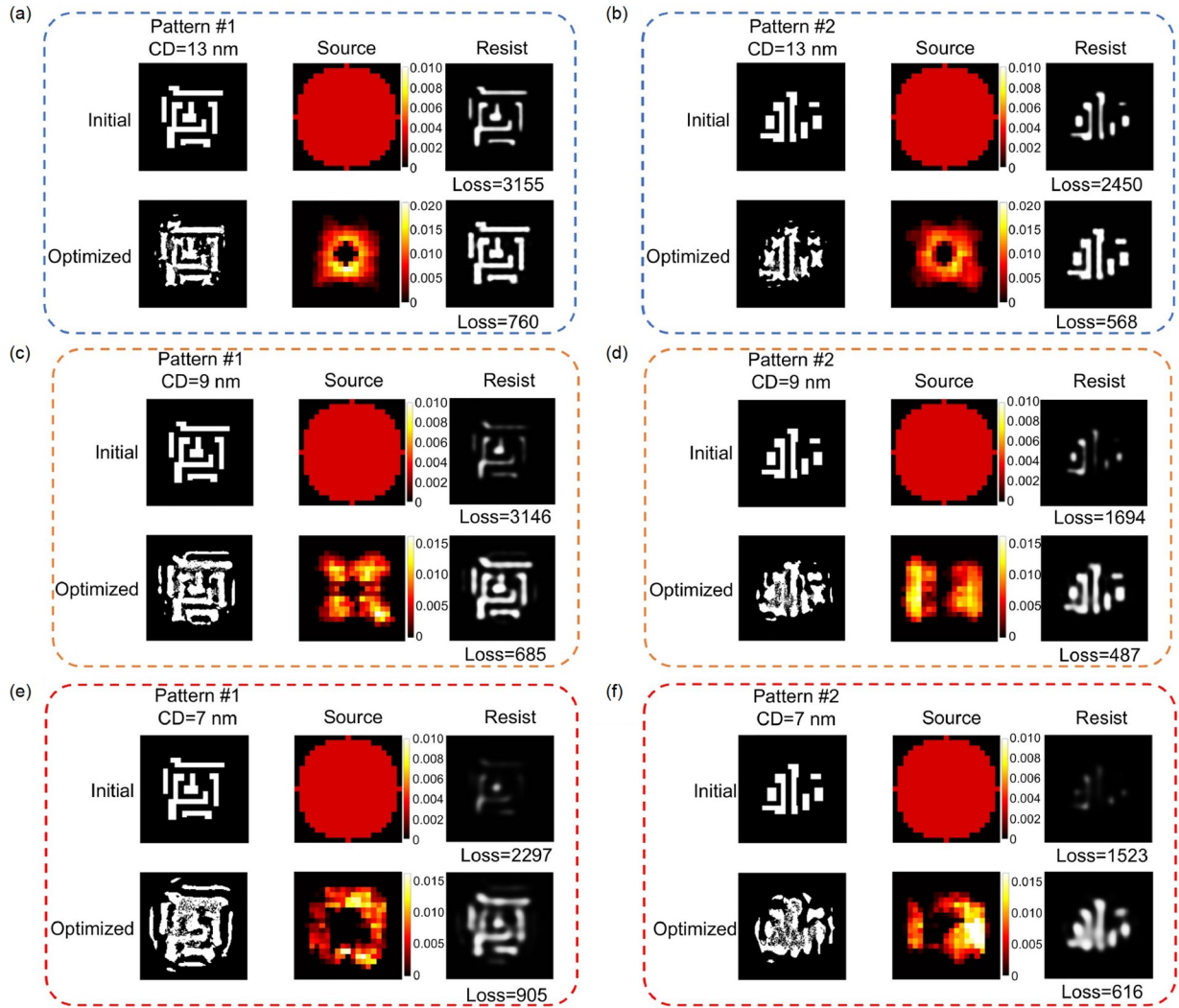


图 29 (网络版彩图)该SMO方法的优化结果^[119]. (a), (b) 版图CD = 13 nm的优化结果; (c), (d) 版图CD = 9 nm的优化结果; (e), (f) 版图CD = 7 nm的优化结果. Copyright©2024, 中国激光杂志社

Figure 29 (Color online) Optimization results of the SMO method [119]. (a), (b) Optimization results for layout CD = 13 nm; (c), (d) optimization results for layout CD = 9 nm; (e), (f) optimization results for layout CD = 7 nm. Copyright©2024, Chinese Laser Press.

导数形式, 可表示为

$$\nabla F(\theta) = a(H^T[(z^* - z) \odot z \odot (1 - z)])\sin \odot \theta. \quad (27)$$

目标函数在掩模上的梯度迭代, 可以用式(28)表示, 式中 s 代表步长.

$$\theta^{k+1} = \theta^k - s \nabla F(\theta). \quad (28)$$

通过迭代优化过程, ILT算法不断调整掩模图形, 直到优化目标函数收敛, 生成最佳的掩模图形. ILT的优势在于能够生成接近理论最优的掩模版图形, 有效

地抑制OPE, 从而减小图形误差和边缘放置误差, 显著提高光刻成像质量和工艺窗口. 此外, ILT还能够生成复杂的曲线图形, 包括SRAF, 进一步增强成像能力. 因此, ILT技术已成为先进逻辑芯片和存储芯片制造中的核心技术之一^[7].

3.3.2 ILT技术在DUV光刻中的研究进展

ILT的思想最初是由威斯康星大学麦迪逊分校的Saleh等人^[121]提出的, 他们通过模拟退火或“像素翻转”的变体方法找到了反向优化的掩模. 1992年, Liu和

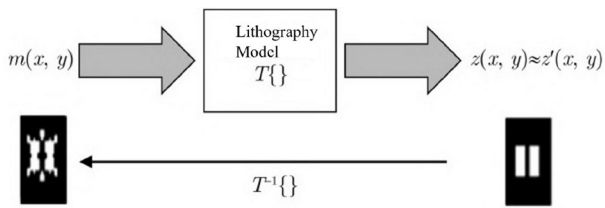


图 30 (网络版彩图)ILT原理示意图^[7]. Copyright©2014, 微纳电子技术

Figure 30 (Color online) ILT diagram ^[7]. Copyright©2014, Micro-nanoelectronics technology.

Zakhor^[122]将分支界限方法(branch-and-bound)应用到ILT计算中, 获得了不错的成像结果. 2003年, Luminescent公司提出了基于水平集(level set)方法的ILT算法, 并进行了将ILT推向到实际半导体制造的第一次努力. 在2006年SPIE微光刻技术会议上, Luminescent首席技术官Abrams^[123]发表了里程碑式的论文“Fast inverse lithography technology”, 充分展示了ILT提高光刻成像质量的优势. 随后, Mentor的Granik^[124]提出了一种基于像素的ILT, 并将其应用于SRAF的生成. Intel公司在2008年的SPIE先进光刻会议上连续发表了几篇与ILT相关的研究, 其内容涵盖了光刻成像模型和ILT的计算方式、掩模的可制造性和设计规则检查等主题^[125~129]. Gauda公司发明了一种在空间频域进行优化的ILT方法^[130], 并利用GPU进行加速, 大幅提升了ILT的运算效率, 推动了全芯片ILT的发展. 随着计算机技术的发展, 全芯片ILT的实现逐渐变得可能, 多家公司也都开发了商用ILT软件, 并进行完善. Synopsys公司的Proteus ILT

利用Level Set方法优化曲线型掩模, 可以生成亚分辨率辅助特征^[131]. Mentor的Calibre pxOPC主要用于精确校正坏点图形并生成曲线形掩模图案^[132], ASML公司的Tachyon iOPC主要用于SRAF插入^[133].

尽管ILT在提高成像质量和优化工艺窗口方面展示出了比传统OPC更加优异的表现, 但计算复杂度和优化效率等方面的问题限制了ILT在全芯片掩模版图优化上的应用. 因此, 业界长久以来都在研究ILT的优化方法, 来提升ILT的优化效率. Pang等人^[134]通过将Level Set方法应用于ILT技术, 来解决ILT中掩模轮廓的演化问题. Level Set方法是通过将二维界面嵌入到三维曲面的表面来处理界面演化问题. 二维界面的演变过程就从一组多边形顶点位置的变化过程, 转化为某个二维平面(x, y)在三维曲面的Z空间中进行移动, 得到的两者相交界面的演化过程, 通过进行阈值处理即可提取最终界面. Level Set方法可以自然地处理掩模轮廓的拓扑变化, 而无需进行复杂的逻辑处理^[135~138]. 图31展示了多个拓扑状态下的掩模多边形界面演化的示例.

基于Level Set的ILT能够同时优化主图形和SRAF, 提升了成像保真度并降低了计算复杂性, 提高了掩模优化效率, 但该方法依赖梯度信息, 其结果容易陷入局部最优. 而启发式算法则是利用优化信息来进行全局搜索, 能够跳出局部最优. 例如, Wang团队^[139]提出了基于粒子群算法的ILT方法, 无需计算梯度信息便能完成对掩模图形的优化, 获得全局解. 但这种方式的ILT通常将掩模像素视为独立的单元, 忽略了掩模图形的拓扑性, 并对全部掩模像素进行优化, 降低了计

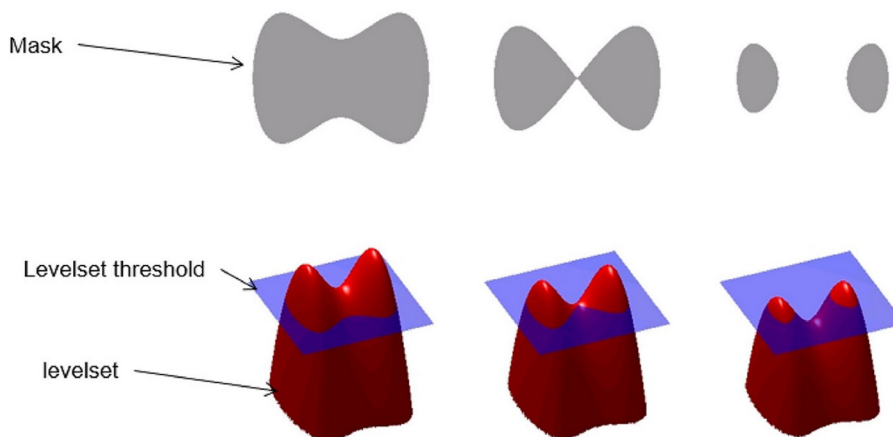


图 31 (网络版彩图)Level set方法的掩模图形演化^[138]. Copyright©2022, ACS

Figure 31 (Color online) Mask pattern evolution of the level set method ^[138]. Copyright©2022, ACS.

算效率. 同时, 优化变量维数过大影响了粒子群算法的全局搜索性能, 限制了ILT的收敛效率. 鉴于此, Chen等人^[140]提出了基于调制区块叠加的掩模合成方法, 该方法利用掩模像素间的相关性, 降低优化变量维数来加速收敛, 提高了ILT的优化效率. 此外, Shen和Wei^[141]使用了一种几何动态轮廓模型, 通过平滑度控制的方式, 使图案周围的闭合平面曲线自动演化, 提高了ILT的收敛效率. Sun等人^[142]提出了一种GA-TS的混合型全局优化算法. GA-TS算法结合了遗传算法(genetic algorithm, GA)的全局搜索能力和禁忌搜索方法(tabu search, TS)的局部搜索能力, 能够有效地避免优化结果陷入局部最优解, 并获得较高的优化效率.

传统的ILT算法虽然精度高, 但依赖于迭代优化算法. 每次迭代都需要进行光刻仿真, 以评估掩模图案的质量, 这使得传统ILT方法非常耗时. 近年来, 与机器学习和深度学习技术相结合的ILT方法在加速计算和成像精度方面展现出巨大潜力. 研究者们使用GAN或

UNet神经网络模型学习目标布局 and 掩模图案之间的映射关系, 通过直接生成高质量初始掩模的方式, 来减少所需的迭代次数, 达到加速ILT流程的目的. 例如, Chen和Shi^[143]使用基于GAN的Pix2Pix网络, 通过学习目标布局 and 准最优掩模之间的映射关系, 来生成准最优掩模. Xu等人^[144]提出了基于Swin Transformer的端到端ILT框架——SwinT-ILT. 该框架结合了CNN和SwinT结构, 通过提取和重构目标布局的浅层和深层特征, 来直接生成设计图形优化后的掩模布局. 图32展示了SwinT-ILT的框架, 该架构由两个重要的模块组成: 基于SwinT的特征提取模块和基于像素洗牌层的特征重构模块.

尽管机器学习和深度学习方法在加速ILT计算方面具有优异的表现, 但由于其存在网络设计难、物理可解释性差、性能难以预测等问题, 导致这些的生成式ILT方法在提高工艺鲁棒性等方面能力有限. 为此, 研究人员将物理模型与神经网络模型相结合, 提出了

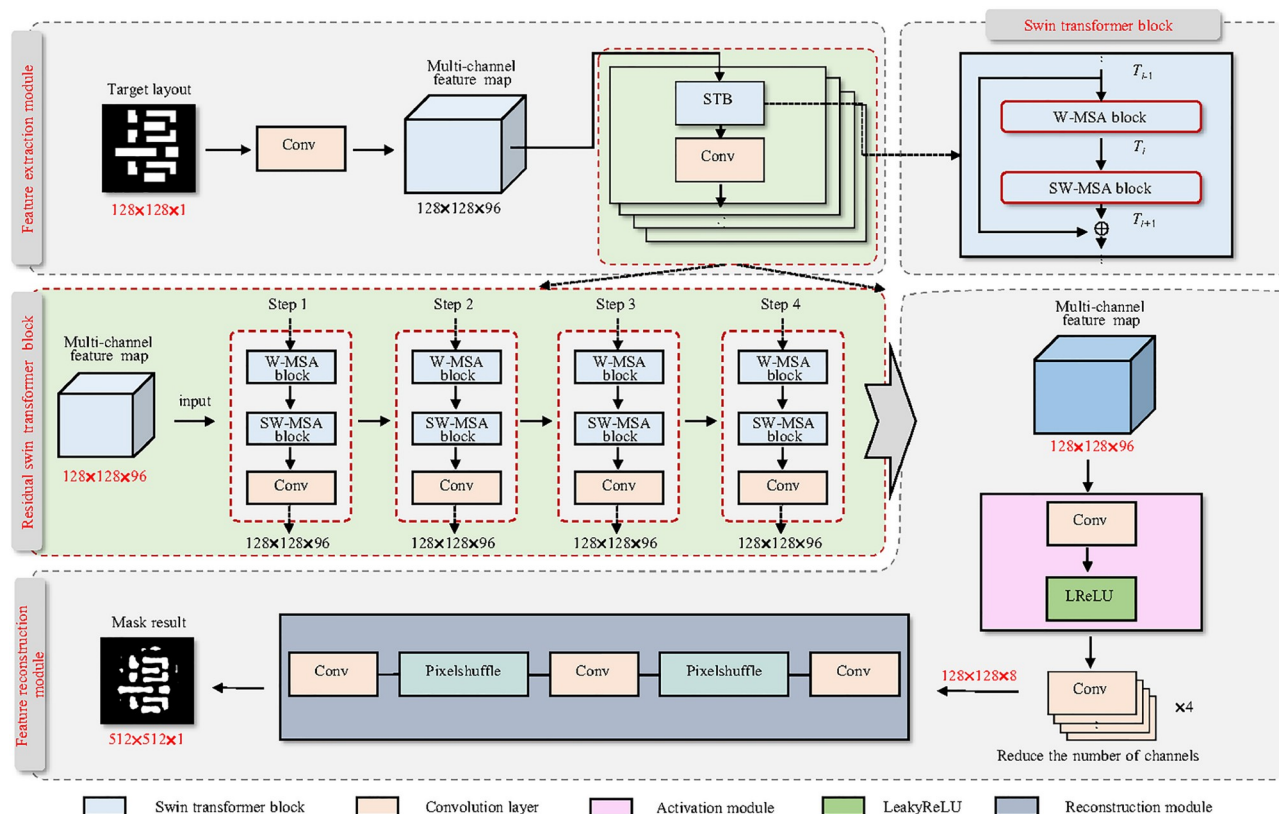


图 32 (网络版彩图) SwinT-ILT的架构^[144]. 该架构由两个重要的模块组成: 基于SwinT的特征提取模块和基于像素洗牌层的特征重构模块. Copyright©2024, SPIE

Figure 32 (Color online) The architecture of SwinT-ILT [144]. The architecture consists of two important modules: a feature extraction module based on SwinT and a feature reconstruction module based on the pixel shuffling layer. Copyright©2024, SPIE.

模型驱动深度学习方法. Zhang等人^[145]提出了一种模型驱动的图卷积网络(model-driven GCN, MGCN)框架, 结合密集同心圆采样(dense concentric circle sampling, DCCS)方法, 有效提高了传统ILT算法的计算效率和成像保真度. Ma和Hao^[146]将基于Level Set的ILT作为校正层集成到深度学习框架中, 迭代地进行掩模预测和校正. 这种基于物理信息的ILT方法(inverse lithography physics-informed deep neural level set, ILDLS)有效地结合了深度学习的高维数据拟合能力和Level Set的精确边界演化能力, 在保证掩模优化质

量的同时, 显著提高了计算效率. 如图33所示, ILDLS方法的训练过程分为两步. 第一步基于通过Level Set方法的ILT获得的训练数据集, 生成一个预训练的UNet模型. 第二步包括3个部分: 预训练的UNet模型、光刻成像模型以及基于Level Set的ILT修正层. 在前向传播过程中, UNet预测Level Set和相应的掩模, 然后根据光刻成像模型获得的晶圆图案计算保真度误差函数. 对于反向传播, 神经元权重根据基于Level Set的ILT修正层进行更新. 最终, ILDLS方法得到的掩模的PW相比传统的ILT有了明显的改善, 如图34所示.

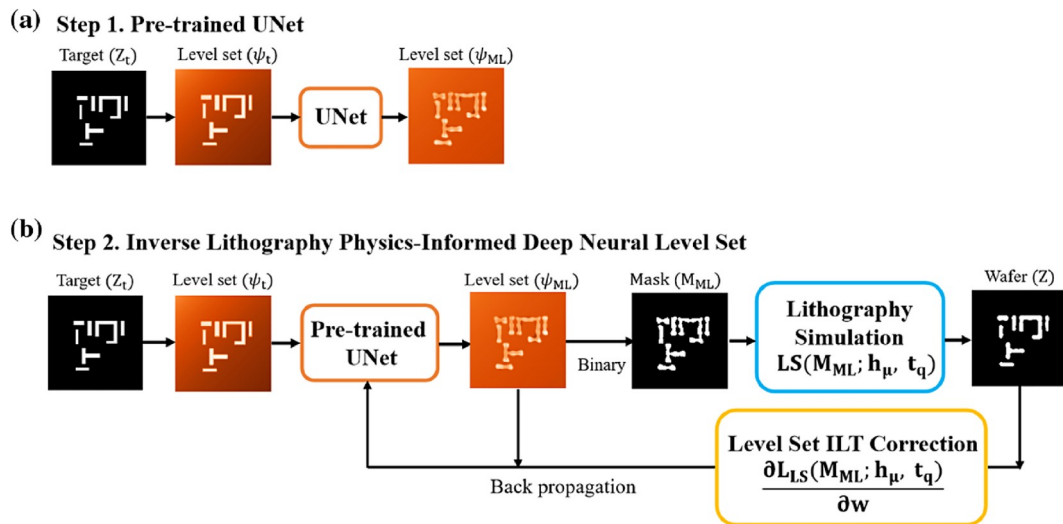


图 33 (网络版彩图) ILDLS方法的工作流程^[146]. Copyright©2023, Optica Publishing Group

Figure 33 (Color online) Workflow of the ILDLS method ^[146]. Copyright©2023, Optica Publishing Group.

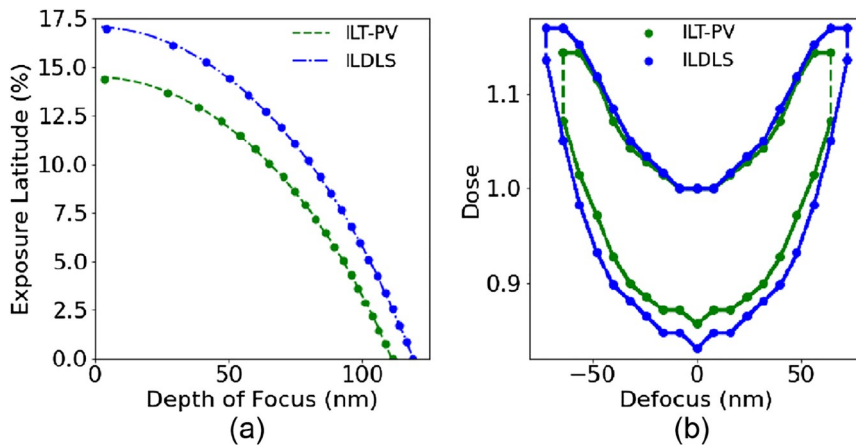


图 34 (网络版彩图)基于Level Set的ILT与光刻过程变化(ILT-PV)和ILDLS方法在测试数据集上获得的掩模的工艺窗口^[146]. Copyright©2023, Optica Publishing Group

Figure 34 (Color online) The process window of the mask obtained by the Level Set-based ILT and lithography process variation (ILT-PV) and ILDLS method on the test data set ^[146]. Copyright©2023, Optica Publishing Group.

3.3.3 ILT技术在EUV光刻中的研究进展

与EUV OPC类似, 将ILT技术扩展到EUV光刻领域中, 需要考虑光刻模型准确性的问题. 为了使ILT的光刻成像模型能准确地描述EUV光刻成像过程, 理应将杂散光、阴影效应以及M3D效应等因素纳入建模的考虑范围. Ma等人^[147]提出了一种基于梯度算法的EUV ILT技术. 该方法先采用传统ILT技术对掩模图形进行优化, 再对阴影效应进行补偿. 这种通过补偿的方式来模拟阴影效应, 虽然易于实现, 但在精度上有所欠缺且不适合处理复杂的掩模结构. 为此, Synopsys的Hooker等人^[148]采用严格的EUV光刻成像模型, 实现了对M3D效应和OPE效应的同时修正, 从而成功将EUV ILT技术应用于7 nm技术节点. 在此基础上, Braam等人^[149]和Pang^[150]提出了采用电磁场求解的严格M3D模型和三维光刻胶模型的EUV ILT方法, 进一步提高了掩模图形的保真度, 获得了比EUV OPC更大的工艺窗口.

为了解决EUV光刻中要求多指标优化(PW, NILS, DOF等)的挑战, 北京理工大学的Li团队^[151]提出了一种多目标混合动态优先级(hybrid dynamic priority, HDP)的ILT算法. 该算法采用混合准则来合理地排序每个成像指标, 更好地平衡不同指标的优化程度, 确保每个目标都能充分优化, 进而实现在整个芯片的多个场区域都能高效地获得具有高保真度和高均匀性的

高性能图像的目标. 图35展示了不同算法优化下每个视场点(F1, F2, ...)的PW重叠面积, 其中采用HDP算法获得了更大的PW, 意味着该算法具有更强的鲁棒性.

随着半导体工艺节点不断缩小, ILT将在提高光刻精度和芯片分辨率方面发挥更加重要的作用. 未来的ILT技术将进一步提高算法效率, 尤其是在高计算复杂度的挑战下, 与机器学习或深度学习的ILT将成为研究的重点. 此外, 由于多光束电子光刻机技术的兴起, 加速了曲线掩模技术的发展, 使得ILT产生的曲线掩模图形得到了实现, 从而不断推动光刻技术向更高精度和分辨率方向发展.

3.4 曲线掩模技术

曲线掩模技术作为一种新型的光刻掩模设计方法, 近年来在半导体制造中获得了广泛关注. 与传统的曼哈顿掩模技术相比, 曲线掩模技术在提高光刻分辨率、扩展工艺窗口以及降低制造成本等方面具有显著优势. 该技术的核心在于采用曲线图形代替传统的矩形图形, 从而实现更精确的图形控制, 优化光刻工艺的整体性能.

3.4.1 曲线掩模技术的实现与应用

曲线掩模技术的实现依赖于几项关键技术的进展. ILT通过反向求解光刻成像方程, 优化掩模图形, 以实现预期的光刻效果, 由于光刻机的光学系统存在带

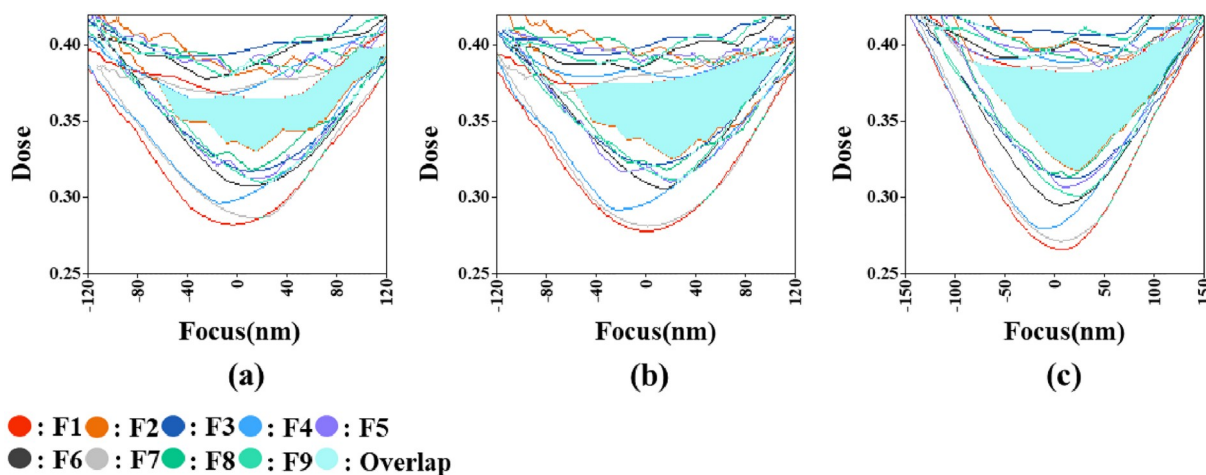


图 35 (网络版彩图)采用不同的算法优化下每个视场点的PW重叠面积^[151]. (a) Ada-wight; (b) DWA; (c) HDP方法. Copyright©2023, Optica Publishing Group

Figure 35 (Color online) PW overlap area at each field of view point optimized using different algorithms^[151]. (a) Ada-wight; (b) DWA; (c) HDP method. Copyright©2023, Optica Publishing Group.

宽限制, ILT生成的掩模图形通常呈现曲线形态^[152]. 多光束掩模写入器(multi-beam mask writers, MBMW)的诞生解决了传统可变矩形光束掩模写入器(variable-shaped beam, VSB)在高效写入曲线图形方面的不足. MBMW采用并行写入技术, 通过像素化的剂量阵列表示图形, 从而能够以类似于曼哈顿掩模的写入时间完成曲线掩模的写入^[153]. 图36展示了曲线掩模、VSB写入器和多光束掩模写入器的概念. 此外, 基于像素的计算方法也是曲线掩模技术得以实现的重要组成部分. 该方法通过像素化的剂量阵列表示曲线图形, 能够有效处理复杂的曲线数据并确保信息的完整性.

与传统曼哈顿掩模相比, 曲线掩模在多个方面展现了其独特的优势. 曲线掩模能够有效减小曝光图形

对剂量变化的敏感度, 增加工艺窗口, 在DOF方面的改善尤为突出^[154]. 如图37所示, 曲线ILT的DOF比传统OPC技术提高了85%. 另一方面, 曲线掩模能提高光刻图形的保真度, 减少图形畸变, 使得成像效果更加精确. 曲线掩模的光滑特性也使其在制造过程中表现出更高的可靠性, 在掩模工艺变化带(process variation band, PVB)上的表现优于曼哈顿掩模, 具备更高的工艺波动容忍度. 曲线掩模还能够有效降低MEEF, 其平滑的边缘特性能够更好地补偿光刻过程中的误差, 减少晶圆上的图形变化, 从而提高良率^[155]. 在此情况下, 曲线掩模成为了5 nm及以下工艺节点的集成电路制造的优质选择.

光刻掩模迈向曲线掩模时代的同时, 研究人员也

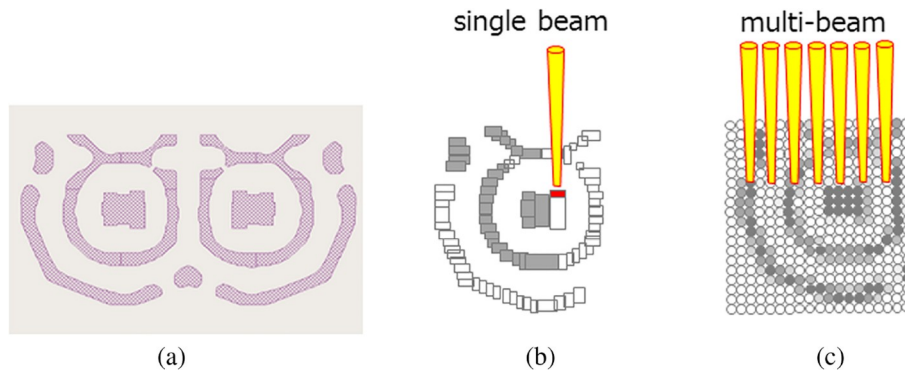


图 36 (网络版彩图) (a) 曲线掩模; (b) VSB写入器; (c) 多光束掩模写入器^[153]. Copyright©2024, SPIE

Figure 36 (Color online) (a) Curvilinear mask; (b) VSB writer; (c) multi-beam mask writer^[153]. Copyright©2024, SPIE.

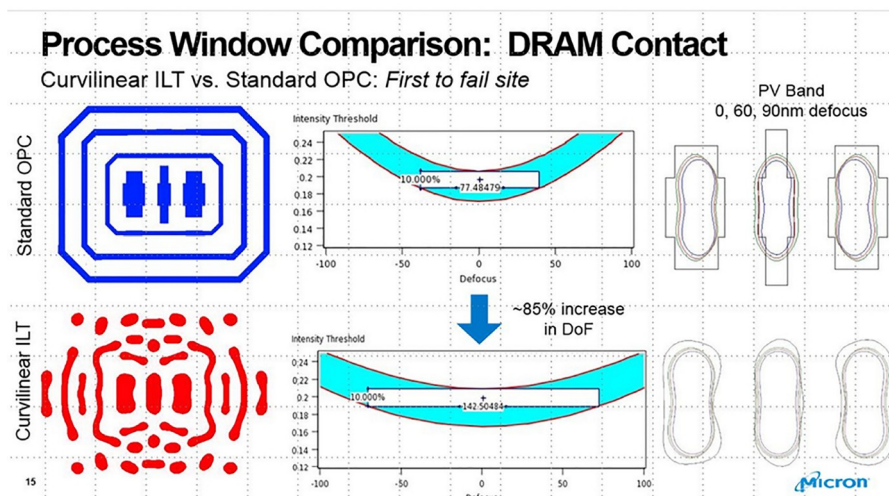


图 37 (网络版彩图)标准OPC掩模和曲线掩模的PW和PVB比较^[154]. Copyright©2024, SPIE

Figure 37 (Color online) Comparison of PW and PVB between standard OPC masks and curved masks^[154]. Copyright©2024, SPIE.

提出了曲线OPC技术, 并不断地进行改进. Synopsys的Chen等人^[156]提出了一种名为Proteus RealCurve OPC的新系统, 该系统能够在沿用传统OPC流程的基础上生成曲线形状的掩模图形. Proteus RealCurve OPC系统与传统的OPC系统在许多方面保持一致, 例如控制图形分割、线段分类、目标点放置、修正限制和掩模规则检查(mask rule check, MRC)等参数的设置. 不同于传统的OPC通过移动线段来修改多边形, Curve OPC是在基础多边形上添加参数曲线来实现形状修正. Proteus RealCurve OPC系统采用3次贝塞尔曲线来表征基础多边形, 并通过控制贝塞尔曲线的控制点来调整曲线形状, 如图38所示. 为了解决ILT技术在EUV光刻中处理复杂的掩模图形时, 存在计算量大、耗时长等问题, Hooker等人^[157]提出了一种全芯片的ILT和Curve OPC混合曲线掩模合成方案. 该方案是结合了ILT和Curve OPC技术的一种混合曲线掩模解决方案——对不太关键的区域运行速度更快Curve OPC, 而

在关键区域则使用优化效果更好的ILT技术. 通过这种方式可以有效地对全芯片版图进行曲线掩模设计, 提高光刻性能并减少运行时间. 随后, 为了解决当前OPC模型在EUV光刻生成曲线掩模时面临的精度问题, 掩模优化需要更精确的电磁仿真模型. Sakr等人^[158]建立一种基于卷积的全芯片电磁仿真模型平台, 称为高级掩模加速的M3D库, 用于提升Curve OPC的计算精度. 此外, D2S的Pang团队^[159]提出了曲线ILT与掩模-晶圆共同优化(mask-wafer co-optimization, MWCO)技术相结合的方法, 以实现在VSB掩模写入机上进行通孔版图的无误差拼接、大工艺窗口的曲线掩模图案的快速写入. 北京理工大学的Wei等人^[160]提出了一种隐函数方法来表征具有少量特征参数的自由曲线类型. 该方法通过建立隐函数映射关系, 用少量参数表示各种曲线形式, 从而将高维PBOPC问题转化为低维参数搜索问题, 实现了高效、精确的Curve OPC.

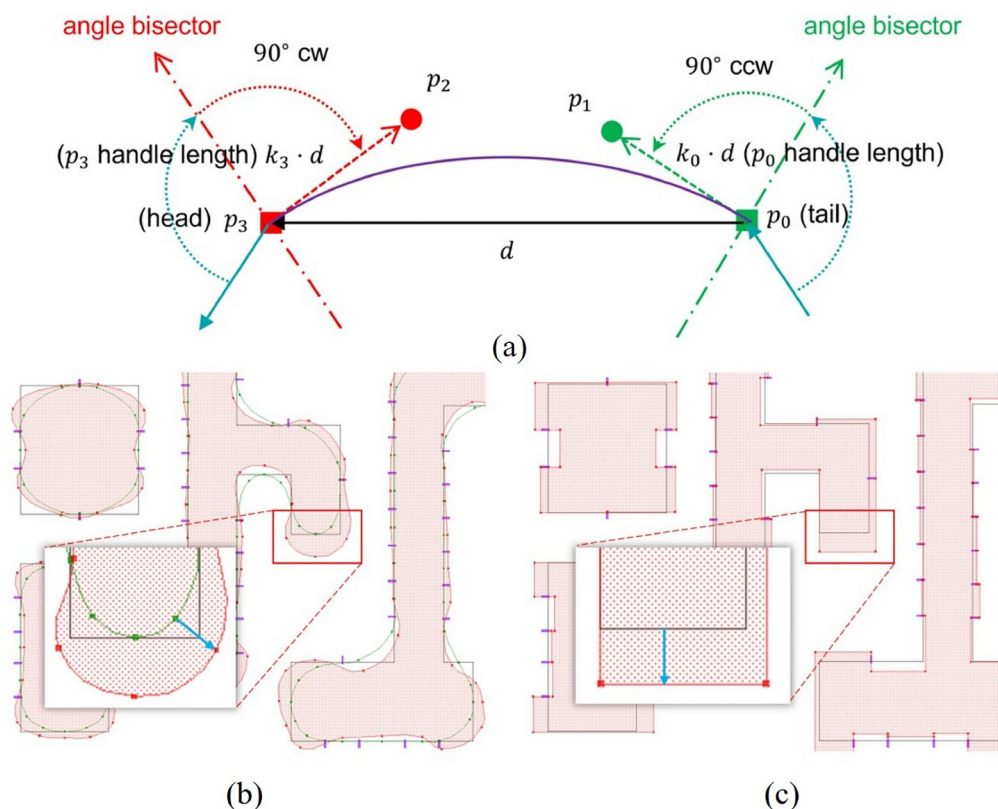


图 38 (网络版彩图) (a) 贝塞尔曲线分割基段; (b) 曲线上的OPC会移动顶点以进行校正; (c) 传统的OPC通过移动分段的方式进行校正^[156]. Copyright©2023, SPIE

Figure 38 (Color online) (a) Bezier curve divides the base segment; (b) OPC on the curve moves the vertex to make corrections; (c) traditional OPC makes corrections by moving segments ^[156]. Copyright©2023, SPIE.

3.4.2 曲线掩模技术所面临的制造挑战

曲线掩模技术目前主要应用于逻辑和存储芯片的接触孔层,并随着EUV光刻技术的不断发展,预计将扩展到更小工艺节点和更复杂的图形^[161]。然而,尽管曲线掩模具有诸多优势,但在制作应用仍面临一些挑战^[162]。

曲线掩模技术面临的首要挑战就是数据格式问题。早期的曲线掩模使用分段线性(piecewise-linear, PWL)的多边形表示,但会导致文件过大。MULTIGON格式提供了一种表示参数曲线(如B样条曲线和3次贝塞尔曲线)的方法来表示曲线形状,能够有效减少文件大小并保持光刻性能,并且MULTIGON格式作为SEMI P39 OASIS格式的扩展,已被批准为初步行业标准。在西门子EDA的Calibre光刻工具中,主要关注的是3次贝塞尔曲线,当多条贝塞尔曲线连续连接形成一个闭合形状时,如图39所示,它被称为分段贝塞尔MULTIGON。西门子的Bhardwaj等人^[163]探讨了MULTIGON格式在后制程流程中处理曲线数据的表现。他们使用MULTIGON格式数据进行曲线掩模修正(curvilinear mask process correction, CLMPC)和曲线掩模规则检查(curvilinear mask rule check, CLMRC)测试,其结果表明MULTIGON格式的数据无论是在文件大小和进行CLMPC、CLMRC的运行时间上都得到了提升。但研究人员也发现对于特定精度要求的图形,CLMPC需要生成更精细的图形几何形状信息,使用MULTIGON格式进行CLMPC可能会抵消其数据量小带来的好处。为了解决这一问题,D2S的Shendre等人^[164]提出了基于信息论Nyquist极限的像素化表示方法,在确保数据处理的准确性和实用性的同时,显著提高了计算效率。此外,ASML的Hu等人^[165]研究了PWL和MULTIGON格式表示的曲线掩模图形对光刻性能

的影响,提出掩模控制点(mask control points, MCP)的密度比连接方式更重要。

曲线掩模的制造需要新的掩模工艺修正技术(mask process correction, MPC),以适应曲线图形的复杂性,传统的基于矩形图形的MPC方法无法直接适用。在掩模制造阶段,工程师需要对掩模设计进行修正,以补偿掩模制造过程中的误差,从而提高掩模制造的精度和保真度。当掩模图形从曼哈顿形状转变为曲线掩模时,MPC需要对大量的数据进行处理,导致计算量显著增加,运行时间变长。为此,研究人员不得不对现有的MPC技术进行改进。Samsung的Yi等人^[166]提出了一种新的解决方案——轮廓建模,它使用沿图案轮廓的多个顶点的信息,而不是正交CD值。与传统的CD测量表示图形的方法相比,轮廓建模可以更准确地描述曲线图形,从而提高MPC的精度。西门子的Mishra等人^[167]研究了基于曲率的碎片化算法,来处理数据复杂性和计算时间问题,使曲线掩模修正(curvilinear mask process correction, CLMPC)更加高效并提高其校正精度。Nakayamada等人^[153]提出了一种嵌入在多光束掩模写入器上的MPC功能,称为像素级剂量修正(PLDC)。PLDC在像素域而不是几何域中处理MPC,因此可以防止由于图形数量增加而导致MPC运行时间增加,并且通过对图案的边缘像素应用40%的增强剂量来提高工艺窗口。图40展示了通过给边缘像素增加剂量,使得其在模式边缘有更陡的剂量斜率,从而提高工艺宽容度。

在曲线掩模测量方面,现有的CD测量是针对曼哈顿图形的,而曲线掩模的形状是弯曲的,因此无法准确地测量曲线图形的尺寸,需要制定新的测量标准出来。D2S的Pang等人^[168]探讨了如何为曲线掩模定义等效的CD,并提出了一种基于边缘EPE统计的测量方法。

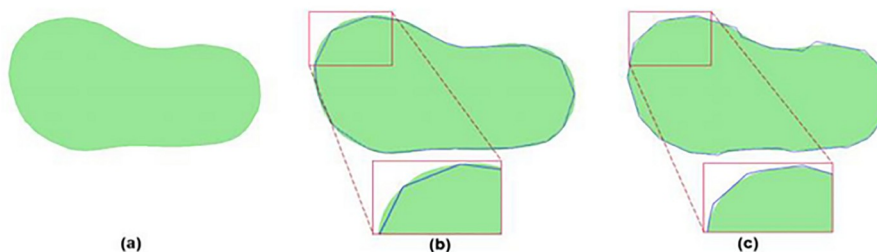


图 39 (网络版彩图) (a) MULTIGON; (b) 隐式MULTIGON示例; (c) 显式MULTIGON示例^[163]。Copyright©2023, SPIE

Figure 39 (Color online) (a) MULTIGON; (b) implicit MULTIGON example; (c) explicit MULTIGON example ^[163]. Copyright©2023, SPIE.

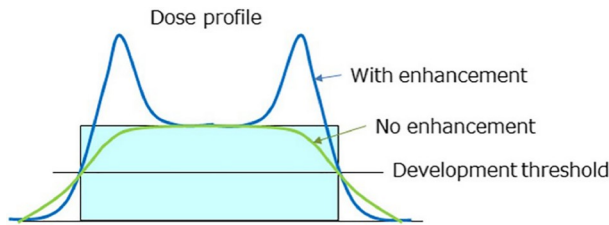


图 40 (网络版彩图)剂量修正方式的原理^[153]. Copyright©2024, SPIE
Figure 40 (Color online) Principles of dose correction methods^[153]. Copyright©2024, SPIE.

他们引入了平均边缘位置误差(EPE-based statistics, sEPE)的概念, 如图41所示, 提出使用2倍的sEPE作为曲线掩模的等效CD, 同时还引入了掩模变化带(mask variation band, MVB)的概念——将多个位置的掩模轮廓对齐并叠加, 形成一个带状区域, 并测量该带状区域的宽度, 以评估掩模的变异性。图42展示了所有掩模轮廓都对齐并重叠, 形成了掩模变化带。

曲线掩模技术作为半导体光刻技术的重要发展方向, 具有广泛的应用前景。随着相关技术的不断优化, 尤其是数据处理、MPC和计量方法的创新, 曲线掩模将成为未来先进节点光刻技术的关键组成部分, 推动半导体制造工艺向更高精度、更大工艺窗口和更低成本的方向发展。

4 掩模优化技术在产业里的应用

在先进节点芯片的制造过程中, 掩模优化等计算

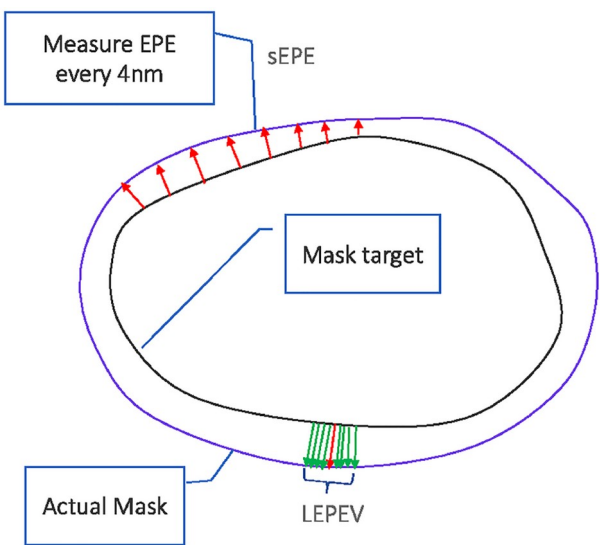


图 41 (网络版彩图)曲线掩模形状和EPE测量说明^[168]. Copyright©2024, SPIE
Figure 41 (Color online) Curved mask shape and EPE measurement description^[168]. Copyright©2024, SPIE.

光刻技术的实际应用仍面临着工艺复杂性、成本控制以及设备集成等挑战。如图43所示, 在设计版图用于制造掩模前, 设计公司要与Fab厂之间进行反复的数据交互验证, 根据实际的工艺条件调整OPC模型, 并不断对版图进行掩模优化。经过OPC处理后的掩模版图数据发送给掩模制造商或是Fab, 厂商将图形信息转换为掩模曝光机的光斑信息, 对光斑形状进行优化以降低光斑数量并校正曝光的邻近效应^[64], 从而在降低成本的同时保证掩模的质量。完成制造的掩模需要经过一

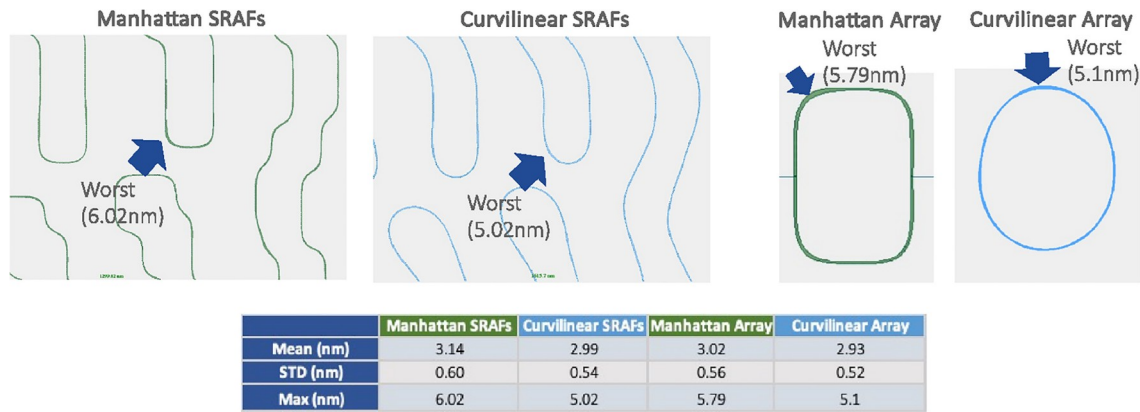


图 42 (网络版彩图)掩模变化带以及其均值、标准差和最大值的计算^[168]. Copyright©2024, SPIE
Figure 42 (Color online) Calculation of mask variation bands and their mean, standard deviation, and maximum values^[168]. Copyright©2024, SPIE.

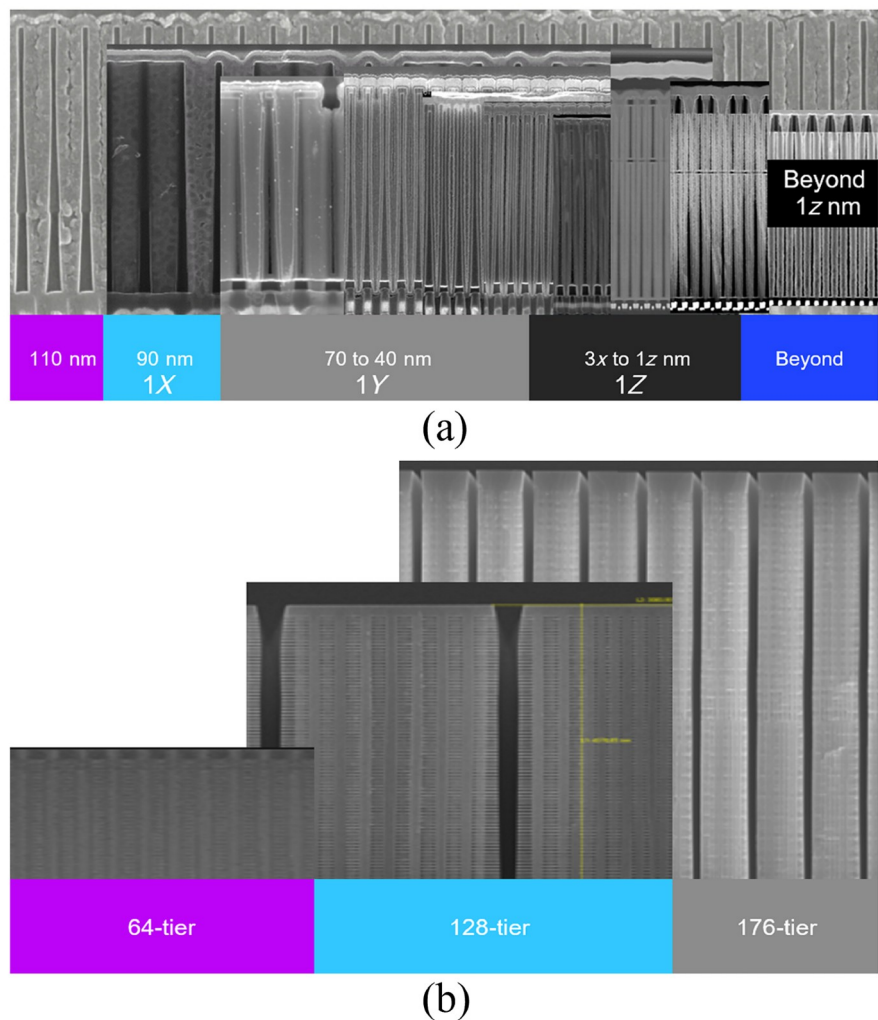


图 44 (网络版彩图) (a) DRAM电容结构单元从110 nm到1Z nm及以下技术代的演化; (b) 3D-NAND从64层发展到176层^[170]. Copyright©2022, Micron Technology, Inc.

Figure 44 (Color online) (a) Evolution of DRAM capacitor structure unit from 110 nm to 1Z nm and below technology generations; (b) 3D-NAND from 64 layers to 176 layers ^[170]. Copyright©2022, Micron Technology, Inc.

示了其18A工艺中密集条纹金属层的图形化方案^[172]. 在研发过程中, Intel采用DTCO方法确定了18A技术节点的设计规则. 该规则允许一系列约30~36 nm的间距, 允许采用灵活的双向布线架构, 实现了制造可行性与设计灵活性之间的平衡. 针对EUV光刻特性, Intel优化了光刻胶和底层材料的选择, 选用一种新型专用薄膜替代传统旋涂介质层作为底层, 以提升光刻胶附着力并降低曝光后缺陷率. 图47展示了Intel通过晶圆测试筛选出最佳的光刻胶和底层材料. 在光学和光刻胶建模过程中, Intel综合考虑了全场EUV光学效应, 如杂散光、黑边(black border)和新型光刻胶的材料特性

带来光刻成像影响, 对OPC模型进行优化. 此外, Intel设计了专用测试图形的掩模, 用于测试分析各种图形结构的光刻胶缺陷特征, 并将分析得到的信息以基于强度的空间像指标的形式表示, 用于OPC算法的校正. 经校正的OPC算法进一步优化掩模版图, 以确保所有1D和2D图形结构的共同PW. 图48展示了各种1D和2D图形结构的OPC模拟轮廓和CD-SEM图像. 此后, 为了提高最紧密条纹金属层的良率, Intel使用简单的1D图形作为快速周转监视(quick turn monitor, QTM)的测试掩模进行工艺循环迭代, 以实现快速信息周转(晶圆测试、CD-SEM测量、改进工艺并重复). 通过QTM进

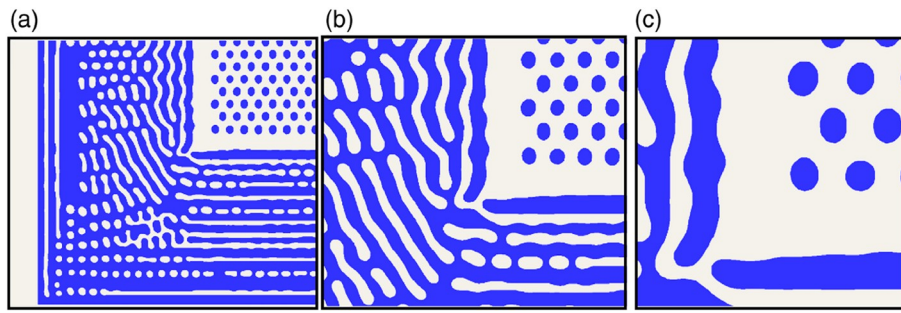


图 45 (网络版彩图)DRAM中经过ILT优化后的接触孔阵列^[170]. Copyright©2022, Micron Technology, Inc.

Figure 45 (Color online) Contact array after ILT in DRAM [170]. Copyright©2022, Micron Technology, Inc.

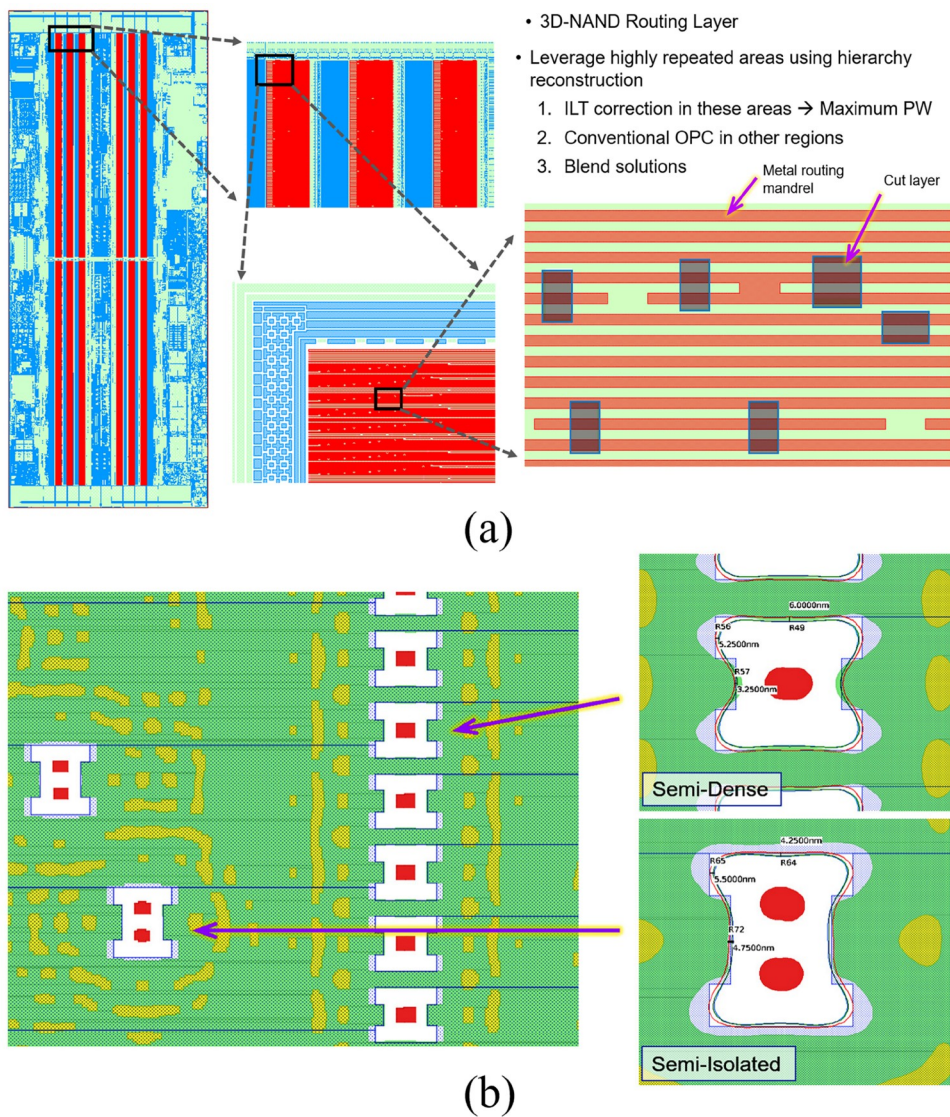


图 46 (网络版彩图) (a) 3D-NAND的布线层; (b) 3D-NAND的多图形化层^[171]. Copyright©2024, SPIE

Figure 46 (Color online) (a) 3D-NAND wiring layer; (b) 3D-NAND multi-patterning layer [171]. Copyright©2024, SPIE.

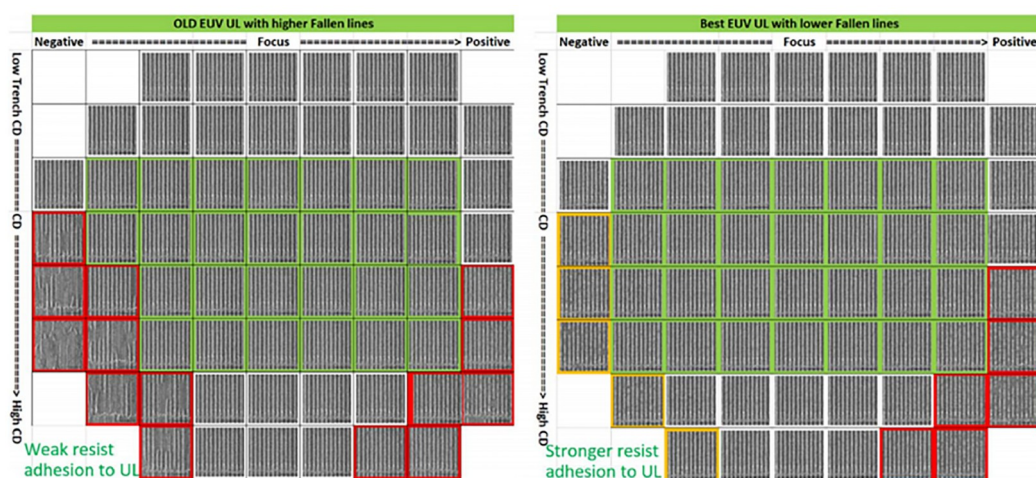


图 47 (网络版彩图)通过晶圆测试进行光刻胶和底层材料的选择^[172]. Copyright©2022, SPIE

Figure 47 (Color online) Photoresist and underlying material selection through wafer testing^[172]. Copyright©2022, SPIE.

行工艺表征能够比使用复杂布局的掩模具有更快的周转时间, 并且QTM得到的缺陷密度演化结果能有效转化为实际良率的改进, 从而加快良率学习曲线. 这些环环相扣的策略和技术共同支撑了Intel 18A工艺中密集条纹金属层的成功图形化.

5 结束语

随着集成电路制造工艺的不断推进, 光刻技术在半导体制造中的重要性日益突出. 浸没式DUV和EUV

光刻机, 凭借其精细的图形转移能力, 搭配多种RET技术, 一同支撑起了现代半导体的快速发展. 掩模优化技术作为一种重要的RET技术, 在提高图形分辨率、减少成像误差、改善制造良率等方面, 对光刻工艺的实现起到了关键的辅助作用.

在22 nm及以下的先进制程生产中, 光刻工艺面临的光学邻近效应、分辨率极限和计算效率等方面的挑战使得原有的掩模设计和优化方法面临瓶颈. 研究人员通过不懈地努力和多方面地尝试来打破这些瓶颈. 在提高光刻成像的精度方面, 研究人员将光的矢量特性、像差、M3D效应以及EUV光刻中面临的杂散光、阴影效应、离焦效应等问题逐步纳入光刻成像模型的考虑范围, 并进行了不断地改进, 从而实现准确描述光刻过程, 为掩模优化奠定基础. 在优化理论方面, 遗传算法、粒子群算法等启发式算法凭借随机搜索和全局优化能力克服局部最优限制, 应用于解决复杂优化任务. 在提升光刻工艺鲁棒性方面, 研究人员提出了自适应进化策略、多指标优化策略等多种方法, 来满足先进节点下PW的需求. 为了应对日益增长的计算挑战, 研究人员积极探索各种方法来提高掩模优化的计算效率. 通过采用CS, BCS, Level Set等理论降低像素化光源和掩模数据维度的方式, 来减轻掩模优化的计算复杂度. 通过将机器学习、深度学习算法和利用GPU加速的新型计算架构与OPC, SMO和ILT技术相结合, 以提高掩模优化技术的效率和性能. 此外, 这些技术与曲线掩模技术相结合能够有效解决先进节点

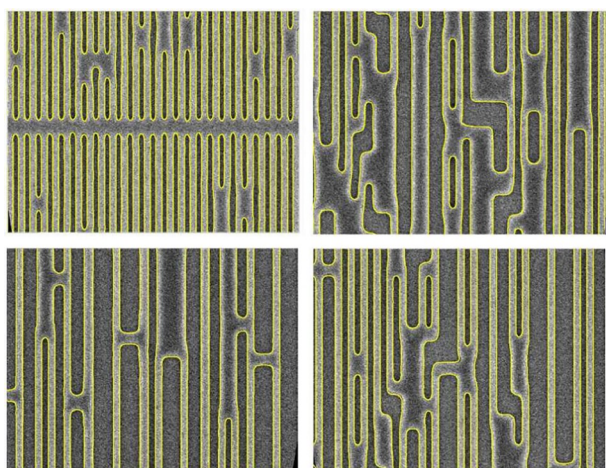


图 48 (网络版彩图)Intel 18A工艺金属层的OPC仿真轮廓(黄色边缘)和CD-SEM轮廓^[172]. Copyright©2022, SPIE

Figure 48 (Color online) OPC simulation profile (yellow edge) and CD-SEM profile of the metal layer of the Intel 18A process^[172]. Copyright©2022, SPIE.

中曲线掩模的可制造性问题, 并进一步提升光刻工艺的性能. 与传统的曼哈顿掩模技术相比, 曲线掩模技术在提高光刻分辨率、扩展工艺窗口以及降低制造成本等方面具有显著优势. 随着MBMW技术的重大突破, 曲线掩模技术才得以用于实际生产. 但该技术仍然面临数据格式、MPC优化和测量等方面的挑战, 为此研究人员在数据格式、CLMPC技术以及定义新的测量标准等方面进行研究, 来克服这些挑战.

掩模优化技术的研发需要同时考虑成像精度、优化效率、可制造性等各方面指标, 而这些性能指标往往是相互制约的, 因此研究人员需要特定的技术节点

寻找其中的平衡点, 开发合适的算法, 以实现利益最大化. 在应用层面, 工程师需要根据光刻系统、光刻胶材料、掩模类型来建立具体的OPC模型, 并通过晶圆测试来不断调整优化模型, 并针对工艺节点要求对设计版图进行优化.

未来, 随着光刻技术向更小特征尺寸与更高复杂度迈进, 掩模优化将进一步整合多维度算法、模型, 并采用更为先进的计算机软硬件技术, 搭建起先进的高速计算平台, 实现更智能化的优化过程. 产业界与学术界的协同创新将为光刻技术在生产制造中的应用提供强有力的支撑, 加速下一代半导体技术的发展.

参考文献

- 1 Wei Y Y. Advanced Lithography Theory and Application for Ultra-Large Scale Integrated Circuits (in Chinese). Beijing: Science Press, 2016. 10–15 [韦亚一. 超大规模集成电路先进光刻理论与应用. 北京: 科学出版社, 2016. 10–15]
- 2 Moore G E. Cramming more components onto integrated circuits. Electronics, 1965, 38: 114–117
- 3 Wei Y Y, Su Y J, Dong L S, et al. Computational Lithography and Layout Optimization (in Chinese). Beijing: Publishing House of Electronics Industry, 2021. 52–53 [韦亚一, 栗雅娟, 董立松, 等. 计算光刻与版图优化. 北京: 电子工业出版社, 2021. 52–53]
- 4 Wang X Z, Dai F Z, Li S K, et al. Integrated Circuits and Lithography Tool (in Chinese). Beijing: Science Press, 2020. 23–37 [王向朝, 戴凤钊, 李思坤, 等. 集成电路与光刻机. 北京: 科学出版社, 2020. 23–37]
- 5 Zhang Z N, Li S K, Wang X Z. Research progress on the imaging of three-dimensional mask for extreme ultraviolet lithography (in Chinese). Laser Optoelectron Prog, 2022, 59: 354–375 [张子南, 李思坤, 王向朝. EUV光刻三维掩模成像研究进展. 激光与光电子学进展, 2022, 59: 354–375]
- 6 Wong A K. Resolution Enhancement Techniques in Optical Lithography. Bellingham: SPIE, 2001. 30–35
- 7 Wei Y Y, Su Y J, Liu Y S. Optical proximity correction in the advanced photolithography (in Chinese). Micro/Nano Electron Technol, 2014, 51: 186–193 [韦亚一, 栗雅娟, 刘艳松. 先导光刻中的光学邻近效应修正. 微纳电子技术, 2014, 51: 186–193]
- 8 Xu P, Wei J, Qin J, et al. Optimized test pattern selection with machine learning method. In: Proceedings of the Photomask Technology 2023. Monterey, 2023
- 9 Ngo A T, Dey B, Halder S, et al. Machine learning-based edge placement error analysis and optimization: A systematic review. IEEE Trans Semicond Manufact, 2023, 36: 1–13
- 10 Chen G D, Zhang Z N, Li S K, et al. Study on deep ultraviolet computational lithography techniques (in Chinese). Laser Optoelectron Prog, 2022, 59: 102–120 [陈国栋, 张子南, 李思坤, 等. 深紫外计算光刻技术研究. 激光与光电子学进展, 2022, 59: 102–120]
- 11 Pan Y, Ma X. Informatics-based computational lithography for phase-shifting mask optimization. Opt Express, 2022, 30: 21282–21294
- 12 Vivek B. EUV Lithography. Bellingham: SPIE Press, 2018. 30–35
- 13 Cao Y T, Wang X Z, Bu Y, et al. Analysis of mask shadowing effects in extreme-ultraviolet lithography (in Chinese). Acta Opt Sin, 2012, 32: 0805001 [曹宇婷, 王向朝, 步扬, 等. 极紫外投影光刻掩模阴影效应分析. 光学学报, 2012, 32: 0805001]
- 14 Ng P C W. Fully model-based methodology for simultaneous correction of extreme ultraviolet mask shadowing and proximity effects. J Micro Nanolith MEMS MOEMS, 2011, 10: 013004
- 15 Lin J, Dong L, Fan T, et al. Learning-based compressive sensing method for EUV lithographic source optimization. Opt Express, 2019, 27: 22563–22581
- 16 Erdmann A. Li S K, translated. Optical and EUV Lithography: A Modeling Perspective (in Chinese). Beijing: Chemical Industry Press, 2023. 21–29 [安德里亚斯·爱德曼. 李思坤, 译. 半导体先进光刻理论与技术. 北京: 化学工业出版社, 2023. 21–29]
- 17 Li Y Q, Ma X, Sun Y Y, et al. Advanced Computational Lithography (in Chinese). Beijing: Science Press, 2024: 30–32 [李艳秋, 马旭, 孙义钰,

- 等. 先进计算光刻. 北京: 科学出版社, 2024: 30–32]
- 18 Ma X, Zhang S E, Pan Y H, et al. Research and progress of computational lithography (in Chinese). *Laser Optoelectron Prog*, 2022, 59: 112–160 [马旭, 张胜恩, 潘毅华, 等. 计算光刻研究及进展. *激光与光电子学进展*, 2022, 59: 112–160]
- 19 Peng Y, Zhang J, Wang Y, et al. Gradient-based source and mask optimization in optical lithography. *IEEE Trans Image Process*, 2011, 20: 2856–2864
- 20 Jia N, Wong A K, Lam E Y. Robust mask design with defocus variation using inverse synthesis. In: *Proceedings of the Lithography Asia*. Taipei, 2008
- 21 Li J, Liu S, Lam E Y. Efficient source and mask optimization with augmented Lagrangian methods in optical lithography. *Opt Express*, 2013, 21: 8076–8090
- 22 Jia N, Lam E Y. Machine learning for inverse lithography: Using stochastic gradient descent for robust photomask synthesis. *J Opt*, 2010, 12: 045601
- 23 Fuhner T, Erdmann A. Improved mask and source representations for automatic optimization of lithographic process conditions using a genetic algorithm. In: *Proceedings of the Microlithography 2005*. San Jose, California, 2005. 415–426
- 24 Wu R, Dong L, Ma X, et al. Compensation of EUV lithography mask blank defect based on an advanced genetic algorithm. *Opt Express*, 2021, 29: 28872–28885
- 25 Yang C X, Li S K, Wang X Z. Pixelated source mask optimization based on multi chromosome genetic algorithm (in Chinese). *Acta Opt Sin*, 2016, 36: 0811001 [杨朝兴 李思坤 王向朝. 基于多染色体遗传算法的像素化光源掩模优化方法. *光学学报*, 2016, 36: 0811001]
- 26 Pan J, Xu S, Peng X. Thick mask optimization based on particle swarm optimization algorithm. In: *Proceedings of the 3rd International Conference on Laser, Optics and Optoelectronic Technology (LOPET 2023)*. Kunming, 2023
- 27 Levinson H J. *Principles of Lithography*, Fourth Edition. Bellingham: SPIE, 2019. 187–201
- 28 Zhu B E. Study on wavefront aberration measurement for immersion lithography projection lens (in Chinese). Dissertation for Doctoral Degree. Beijing: University of Chinese Academy of Sciences, 2018. 30–35 [诸波尔. 浸没式光刻机投影物镜波像差检测技术研究. 博士学位论文. 北京: 中国科学院大学, 2018. 30–35]
- 29 Meng Z J. Study on polarization aberration measurement for immersion lithography projection lens (in Chinese). Dissertation for Doctoral Degree. Beijing: University of Chinese Academy of Sciences, 2019. 42–44 [孟泽江. 浸没式光刻机投影物镜偏振像差检测技术研究. 博士学位论文. 北京: 中国科学院大学, 2019. 42–44]
- 30 Dong L S. Research on resolution enhancement technology and the vector imaging theory in optical lithography (in Chinese). Dissertation for Doctoral Degree. Beijing: Beijing Institute of Technology, 2014. 21–25 [董立松. 矢量光刻成像理论与分辨率增强技术研究. 博士学位论文. 北京: 北京理工大学, 2014. 21–25]
- 31 Goodman J W. *Introduction to Fourier Optics*. Englewood: Roberts and Company Publishers, 2005. 58–61
- 32 Peng D, Hu P, Tolani V, et al. Toward a consistent and accurate approach to modeling projection optics. In: *Proceedings of the Advanced Lithography*. San Jose, 2010
- 33 Ma X, Han C, Li Y, et al. Pixelated source and mask optimization for immersion lithography. *J Opt Soc Am A*, 2013, 30: 112–123
- 34 Wu X, Liu S, Liu W, et al. Comparison of three TCC calculation algorithms for partially coherent imaging simulation. In: *Proceedings of the Sixth International Symposium on Precision Engineering Measurements and Instrumentation*. Hangzhou, 2010
- 35 Schmid G M, Burns S D, Stewart M D, et al. Mesoscale simulation of positive tone chemically amplified photoresists. In: *Proceedings of the 27th Annual International Symposium on Microlithography*. Santa Clara, 2002. 381–390
- 36 Granik Y, Medvedev D, Cobb N. Toward standard process models for OPC. In: *Proceedings of the Advanced Lithography*. San Jose, 2007
- 37 Mack C A. A new fast resist model: The Gaussian LPM. In: *Proceedings of the Advanced Lithography*. San Jose, 2011
- 38 Huang W C, Lin C H, Kuo C C, et al. Two threshold resist models for optical proximity correction. In: *Proceedings of the Microlithography 2004*. Santa Clara, 2004. 1536–1543
- 39 Granik Y, Cobb N B, Do T. Universal process modeling with VTRE for OPC. In: *Proceedings of the 27th Annual International Symposium on Microlithography*. Santa Clara, 2002. 377–394
- 40 Taflov A, Oskooi A, Johnson S, et al. *Advances in FDTD Computational Electrodynamics*. London: Artech House, 2013. 201–205
- 41 McCoy D E, Shneidman A V, Davis A L, et al. Finite-difference time-domain (FDTD) optical simulations: A primer for the life sciences and bio-inspired engineering. *Micron*, 2021, 151: 103160

- 42 Deng Y, La Fontaine B M, Levinson H J, et al. Rigorous EM simulation of the influence of the structure of mask patterns on EUVL imaging. In: *Proceedings of the Microlithography 2003*. Santa Clara, 2003. 302–313
- 43 Zhu Z, Lucas K, Cobb J L, et al. Rigorous EUV mask simulator using 2D and 3D waveguide methods. In: *Proceedings of the Microlithography 2003*. Santa Clara, 2003. 494–503
- 44 Rahimi Z, Erdmann A, Evanschitzky P, et al. Rigorous EMF simulation of absorber shape variations and their impact on lithographic processes. In: *Proceedings of the 26th European Mask and Lithography Conference*. Grenoble, 2010
- 45 Zhang Z N, Li S K, Wang X Z. Research progress on the imaging of three-dimensional mask for extreme ultraviolet lithography (in Chinese). *Laser Optoelectron Prog*, 2022, 59: 0922021 [张子南, 李思坤, 王向朝. EUV光刻三维掩模成像研究进展. *激光与光电子学进展*, 2022, 59: 0922021]
- 46 Tirapu-Azpiroz J, Burchard P, Yablonovitch E. Boundary layer model to account for thick mask effects in photolithography. In: *Proceedings of the Microlithography 2003*. Santa Clara, 2003. 1611–1619
- 47 Adam K. Modeling of electromagnetic effects from mask topography at full-chip scale. In: *Proceedings of the Microlithography 2005*. San Jose, 2005. 498–505
- 48 Clifford C H, Neureuther A R. Fast three-dimensional simulation of buried EUV mask defect interaction with absorber features. In: *Proceedings of the 27th Annual BACUS Symposium on Photomask Technology*. Monterey, 2007
- 49 Li Z, Dong L, Ma X, et al. Decomposition-learning-based thick-mask model for partially coherent lithography system. *Opt Express*, 2023, 31: 20321–20337
- 50 Zepka A, Aliyeva S, Kulkarni P, et al. Mask modeling using a deep learning approach. In: *Proceedings of the Photomask Technology 2019*. Monterey, 2019. 8
- 51 Awad A, Brendel P, Evanschitzky P, et al. Accurate prediction of EUV lithographic images and 3D mask effects using generative networks. *J Micro Nanopattern Mats Metro*, 2021, 20: 043201
- 52 Liu P, Cao Y, Chen L, et al. Fast and accurate 3D mask model for full-chip OPC and verification. In: *Proceedings of the Advanced Lithography*. San Jose, 2007
- 53 Zhang H, Yan Q, Croffie E, et al. An accurate ILT-enabling full-chip mask 3D model for all-angle patterns. In: *Proceedings of the Photomask Technology*. Monterey, 2013
- 54 Adam K, Neureuther A R. Algorithmic implementations of domain decomposition methods for the diffraction simulation of advanced photomasks. In: *Proceedings of the 27th Annual International Symposium on Microlithography*. Santa Clara, 2002. 107–124
- 55 Adam K, Neureuther A R. Methodology for accurate and rapid simulation of large arbitrary 2D layouts of advanced photomasks. In: *Proceedings of the Photomask 2001*. Monterey, 2002. 1051–1067
- 56 Liu P, Xie X, Liu W, et al. Fast 3D thick mask model for full-chip EUVL simulations. In: *Proceedings of the Advanced Lithography*. San Jose, 2013
- 57 Mailfert J, Zuniga C, Philipsen V, et al. 3D mask modeling for EUV lithography. In: *Proceedings of the Advanced Lithography*. San Jose, 2012
- 58 Zhang H, Li S K, Wang X Z. A rapid simulation method for diffraction spectra of EUV lithography mask based on improved structural decomposition (in Chinese). *Acta Opt Sin*, 2018, 38: 0105001 [张恒, 李思坤, 王向朝. 基于改进型结构分解的极紫外光刻掩模衍射谱快速仿真方法. *光学学报*, 2018, 38: 0105001]
- 59 Cao Y T, Wang X Z, Bu Y. Fast simulation method for contact hole mask in extreme-ultraviolet lithography (in Chinese). *Acta Opt Sin*, 2012, 32: 0705001 [曹宇婷, 王向朝, 步扬. 极紫外投影光刻接触孔掩模的快速仿真计算. *光学学报*, 2012, 32: 0705001]
- 60 Tanabe H, Sato S, Takahashi A. Fast EUV lithography simulation using convolutional neural network. *J Micro Nanopattern Mats Metro*, 2021, 20: 041202
- 61 Ma X, Zhao X, Wang Z, et al. Fast lithography aerial image calculation method based on machine learning. *Appl Opt*, 2017, 56: 6485–6795
- 62 Lin J, Dong L, Fan T, et al. Fast extreme ultraviolet lithography mask near-field calculation method based on machine learning. *Appl Opt*, 2020, 59: 2829–2837
- 63 Ma X, Song Z, Li Y, et al. Block-based mask optimization for optical lithography. *Appl Opt*, 2013, 52: 3351–3363
- 64 Shi W J, Yu Z Q, Jiang J, et al. Computational lithography technology under chip manufacture context (in Chinese). *Laser Optoelectron Prog*, 2022, 59: 11–23 [施伟杰, 俞宗强, 蒋俊海, 等. 芯片制造语境下的计算光刻技术. *激光与光电子学进展*, 2022, 59: 11–23]
- 65 Ma X, Li Y, Dong L. Mask optimization approaches in optical lithography based on a vector imaging model. *J Opt Soc Am A*, 2012, 29: 1300–

- 66 Ma X, Li Y, Guo X, et al. Vectorial mask optimization methods for robust optical lithography. *J Micro Nanolith MEMS MOEMS*, 2012, 11: 043008
- 67 Wu R, Dong L, Wei Y. Method for optical proximity correction based on a vector imaging model. *Appl Opt*, 2024, 63: 2719–2727
- 68 Hu Y T, Chiu W L, Hsuan C, et al. Advanced regression OPC model setup. In: *Proceedings of the Advanced Lithography + Patterning*. San Jose, 2024
- 69 Feng Y, Liu J, Song Z, et al. Efficient measurement and optical proximity correction modeling to catch lithography pattern shift issues of arbitrarily distributed hole layer. *Front Mech Eng*, 2024, 19: 24
- 70 Poonawala A, Milanfar P. Mask design for optical microlithography—An inverse imaging problem. *IEEE Trans Image Process*, 2007, 16: 774–788
- 71 Ma X, Arce G R. Pixel-based OPC optimization based on conjugate gradients. *Opt Express*, 2011, 19: 2165–2187
- 72 Gao P, Gu A, Zakhor A. Optical proximity correction with principal component regression. In: *Proceedings of the Advanced Lithography*. San Jose, 2008
- 73 Chen G, Li S, Wang X. Efficient optical proximity correction based on virtual edge and mask pixelation with two-phase sampling. *Opt Express*, 2021, 29: 17440–17463
- 74 Donoho D L. Compressed sensing. *IEEE Trans Inform Theor*, 2006, 52: 1289–1306
- 75 Ma X, Wang Z, Li Y, et al. Fast optical proximity correction method based on nonlinear compressive sensing. *Opt Express*, 2018, 26: 14479–14498
- 76 Cho G, Kim T, Shin Y. Fast optical proximity correction using graph convolutional network with autoencoders. *IEEE Trans Semicond Manufact*, 2023, 36: 629–635
- 77 Yuan P, Xu P, Ma L, et al. Optical proximity correction by using unsupervised learning and the patch loss function. *Appl Opt*, 2022, 61: 3924–3933
- 78 Cao Q C, Xu P, Wei J, et al. Hybrid deep learning OPC framework with generative adversarial network. In: *Proceedings of the DTCO and Computational Patterning II*. San Jose, 2023
- 79 Xiao L Y, Yi J N, Mao Y, et al. A novel optical proximity correction (OPC) system based on deep learning method for the extreme ultraviolet (EUV) lithography. *Prog Electromagn Res*, 2023, 176: 95–108
- 80 Ruoff J. Impact of mask topography and multilayer stack on high NA imaging of EUV masks. In: *Proceedings of the Photomask Technology*. Monterey, 2010
- 81 Word J, Zuniga C, Lam M, et al. OPC modeling and correction solutions for EUV lithography. In: *Proceedings of the Photomask Technology*. Monterey, 2011
- 82 Coskun TH, Clifford C, Fenger G, et al. Evaluation of methods to improve EUV OPC model accuracy. In: *Proceedings of the Advanced Lithography*. San Jose, 2013
- 83 Clifford C, Lam M, Raghunathan A, et al. Optical proximity correction for anamorphic extreme ultraviolet lithography. *J Micro Nanolith MEMS MOEMS*, 2017, 16: 1
- 84 Zhang H, Li S, Wang X, et al. Fast optimization of defect compensation and optical proximity correction for extreme ultraviolet lithography mask. *Opt Commun*, 2019, 452: 169–180
- 85 Cheng W, Li S, Wang X, et al. Through-focus EUV multilayer defect compensation considering optical proximity correction. *Appl Opt*, 2022, 61: 4437–4448
- 86 Li Z, Jing X, Dong L, et al. Fast diffraction model of an EUV mask based on asymmetric patch data fitting. *Appl Opt*, 2023, 62: 6561–6570
- 87 Lin J X, Dong L S, Fan T A, et al. Fast mask near-field calculation using fully convolution network. In: *Proceedings of the 2020 International Workshop on Advanced Patterning Solutions (IWAPS)*. Chengdu, 2020. 1–4
- 88 Ye W, Alawieh MB, Watanabe Y, et al. TEMPO: Fast mask topography effect modeling with deep learning. In: *Proceedings of the 2020 International Symposium on Physical Design*. Taipei, 2020. 127–134
- 89 Zhang J, Ma X. Fast diffraction model of lithography mask based on improved pixel-to-pixel generative adversarial network. *Opt Express*, 2023, 31: 24437–24452
- 90 Wang Z, Ma X, Chen R, et al. Fast pixelated lithographic source and mask joint optimization based on compressive sensing. *IEEE Trans Comput*

[Imag](#), 2020, 6: 981–992

- 91 Su X J, Dong L S, Hao Y Y, et al. Acceleration method for source mask optimization at 7 nm technology node. In: Proceedings of the SPIE Photomask Technology + EUV Lithography. Online Only, United States, 2021
- 92 Rosenbluth A E, Bukofsky S, Hibbs M, et al. Optimum mask and source patterns to print a given shape. [J Micro Nanolith MEMS MOEMS](#), 2002, 1: 13–30
- 93 Erdmann A, Fuehner T, Schnattinger T, et al. Toward automatic mask and source optimization for optical lithography. In: Proceedings of the Microlithography 2004. Santa Clara, 2004. 646–657
- 94 Socha R, Shi X, LeHoty D. Simultaneous source mask optimization (SMO). In: Proceedings of the Photomask and Next Generation Lithography Mask Technology XII. Yokohama, 2005. 180–193
- 95 Hsu S, Chen L, Li Z, et al. An innovative source-mask co-optimization (SMO) method for extending low k1 imaging. In: Proceedings of the Lithography Asia. Taipei, 2008
- 96 Nakashima T, Matsuyama T, Owa S. Feasibility studies of source and mask optimization. In: Proceedings of the Lithography Asia. Taipei, 2009
- 97 Mulder M, Engelen A, Noordman O, et al. Performance of FlexRay: A fully programmable illumination system for generation of freeform sources on high NA immersion systems. In: Proceedings of the Advanced Lithography. San Jose, 2010
- 98 Bekaert J, van Look L, D'havé K, et al. Scanner matching for standard and freeform illumination shapes using FlexRay. In: Proceedings of the Advanced Lithography. San Jose, 2011
- 99 Hirayanagi N, Mizuno Y, Mori M, et al. Illumination pupilgram control using an intelligent illuminator. In: Proceedings of the Advanced Lithography. San Jose, 2013
- 100 Melville D, Rosenbluth A E, Tian K, et al. Demonstrating the benefits of source-mask optimization and enabling technologies through experiment and simulations. In: Proceedings of the Advanced Lithography. San Jose, 2010
- 101 Lai K, Gabrani M, Demaris D, et al. Design specific joint optimization of masks and sources on a very large scale. In: Proceedings of the Advanced Lithography. San Jose, 2011
- 102 Tsai MC, Hsu S, Chen L, et al. Full-chip source and mask optimization. In: Proceedings of the Advanced Lithography. San Jose, 2011
- 103 Liao L, Li S, Wang X, et al. Critical pattern selection method for full-chip source and mask optimization. [Opt Express](#), 2020, 28: 20748–20762
- 104 Su X J, Dong L S, Wei Y Y, et al. A novel contrast-aware SMO at 7 nm technology node. In: Proceedings of the DTCO and Computational Patterning. San Jose, 2022
- 105 Chen G, Li S, Wang X. Source mask optimization using the covariance matrix adaptation evolution strategy. [Opt Express](#), 2020, 28: 33371–33380
- 106 Wang L, Li S K, Wang X Z, et al. Source mask projector optimization method of lithography tools based on particle swarm optimization algorithm (in Chinese). [Acta Opt Sin](#), 2017, 37: 1022001 [王磊, 李思坤, 王向朝, 等. 基于粒子群优化算法的光刻机光源掩模投影物镜联合优化方法. [光学学报](#), 2017, 37: 1022001]
- 107 Ma X, Wang Z, Arce G. Compressive sensing approaches for lithographic source and mask joint optimization generalized Euler' constant family. [J Microelectron Manuf](#), 2018, 1: 1–7
- 108 Sun Y, Li Y, Liu L. Inverse lithography source and mask optimization via Bayesian compressive sensing. [Appl Opt](#), 2022, 61: 5838–5843
- 109 Zhang Q, Liu J, Zhou J, et al. Critical pattern selection method based on CNN embeddings for full-chip optimization. [Photonics](#), 2023, 10: 1186
- 110 Chen G, Wang Z, Yu B, et al. Ultrafast source mask optimization via conditional discrete diffusion. [IEEE Trans Comput-Aided Des Integr Circuits Syst](#), 2024, 43: 2140–2150
- 111 Peng F, Xu Y, Song Y, et al. Source and mask optimizing with a defocus antagonism for process window enhancement. [Opt Express](#), 2022, 30: 36429–36445
- 112 Zhang Q, Junbo L, Sun H, et al. Multi-objective and multi-solution source mask optimization using NSGA-II for more direct process window enhancement. [Opt Express](#), 2024, 32: 5301–5322
- 113 Liu X F, Howell R, Hsu S, et al. EUV source-mask optimization for 7 nm node and beyond. In: Proceedings of the Advanced Lithography. San Jose, 2014
- 114 Hsu S, Howell R, Jia J, et al. EUV resolution enhancement techniques (RETs) for k1 0.4 and below. In: Proceedings of the Advanced Lithography. San Jose, 2015
- 115 Fühner T, Erdmann A, Evanschitzky P. Simulation-based EUV source and mask optimization. In: Proceedings of the Photomask Technology.

- Monterey, 2008
- 116 Ma X, Wang Z, Chen X, et al. Gradient-based source mask optimization for extreme ultraviolet lithography. *IEEE Trans Comput Imag*, 2019, 5: 120–135
- 117 Zhang Z, Li S, Wang X, et al. Fast heuristic-based source mask optimization for EUV lithography using dual edge evolution and partial sampling. *Opt Express*, 2021, 29: 22778–22795
- 118 Zhang Z, Li S, Wang X, et al. Source mask optimization for extreme-ultraviolet lithography based on thick mask model and social learning particle swarm optimization algorithm. *Opt Express*, 2021, 29: 5448–5465
- 119 Li C Z, Dong C L, Ma C X, et al. Fast source mask co-optimization method for high-NA EUV lithography. *Opto-Electron Adv*, 2024, 7: 230235
- 120 Zheng S, Yu B, Wong M. OpenILT: An open source inverse lithography technique framework. In: Proceedings of the 2023 IEEE 15th International Conference on ASIC. Nanjing, 2023. 1–4
- 121 Saleh B E A, Sayegh S I. Reductions of errors of microphotographic reproductions by optical corrections of original masks. *Opt Eng*, 1981, 20: 781–784
- 122 Liu Y, Zakhori A. Binary and phase shifting mask design for optical lithography. *IEEE Trans Semicond Manufact*, 1992, 5: 138–152
- 123 Abrams D, Pang L. Fast inverse lithography technology. In: Proceedings of the Advanced Lithography. San Jose, 2006
- 124 Granik Y. Fast pixel-based mask optimization for inverse lithography. *J Micro Nanolith MEMS MOEMS*, 2006, 5: 043002
- 125 Borodovsky Y, Cheng W H, Schenker R, et al. Pixelated phase mask as novel lithography RET. In: Proceedings of the Advanced Lithography. San Jose, 2008
- 126 Singh V, Hu B, Toh K, et al. Making a trillion pixels dance. In: Proceedings of the Advanced Lithography. San Jose, 2008
- 127 Cheng W H, Farnsworth J, Kwok W, et al. Fabrication of defect-free full-field pixelated phase mask. In: Proceedings of the Advanced Lithography. San Jose, 2008
- 128 Schenker R, Bollepalli S, Hu B, et al. Integration of pixelated phase masks for full-chip random logic layers. In: Proceedings of the Advanced Lithography. San Jose, 2008
- 129 Torunoglu I, Karakas A, Elsen E, et al. A GPU-based full-chip inverse lithography solution for random patterns. In: Proceedings of the Advanced Lithography. San Jose, 2010
- 130 Yang Y, Shi Z, Shen S, et al. Hot-spots aware inverse lithography technology. *ECS Trans*, 2009, 18: 367–372
- 131 Braam K, Selinidis K, Hoppe W, et al. EUV mask synthesis with rigorous ILT for process window improvement. In: Proceedings of the Advanced Lithography. San Jose, 2019
- 132 Trichtkov A, Kobelkov S, Rodin S, et al. Use of ILT-based mask optimization for local printability enhancement. In: Proceedings of the Photomask Japan. Yokohama, 2014
- 133 Su J, Zhang Q, Fong W, et al. Machine learning assisted SRAF placement for full chip. In: Proceedings of the Photomask Technology. Monterey, 2017
- 134 Pang L, Dai G, Cecil T, et al. Validation of inverse lithography technology (ILT) and its adaptive SRAF at advanced technology nodes. In: Proceedings of the Advanced Lithography. San Jose, 2008
- 135 Shen Y J, Wang X P, Zhou Y Z, et al. Local level set based mask optimization with semi-implicit discretization (in Chinese). *Acta Opt Sin*, 2021, 41: 0911004 [沈逸江, 王小朋, 周延周, 等. 基于半隐式离散化的局部水平集掩模优化. 光学学报, 2021, 41: 0911004]
- 136 Shen Y, Peng F, Zhang Z. Semi-implicit level set formulation for lithographic source and mask optimization. *Opt Express*, 2019, 27: 29659
- 137 Yu Z, Chen G, Ma Y, et al. A GPU-enabled level-set method for mask optimization. *IEEE Trans Comput-Aided Des Integr Circuits Syst*, 2023, 42: 594–605
- 138 Cecil T, Peng D, Abrams D, et al. Advances in inverse lithography. *ACS Photon*, 2023, 10: 910–918
- 139 Wang L. Source mask projector optimization using particle swarm optimization algorithm in optical lithography (in Chinese). Dissertation for Doctoral Degree. Beijing: University of Chinese Academy of Sciences, 2017 [王磊. 基于粒子群算法的光刻机光源掩模投影物镜优化技术. 博士学位论文. 北京: 中国科学院大学, 2017]
- 140 Chen G D, Li S K, Wang X Z. Curved reverse lithography method based on mask pattern synthesized by superposition of modulation blocks. PRC Patent, CN113589643A. 2021-11-02
- 141 Shen Y J, Wei Y Y. A geometric model for active contours in inverse lithography. In: Proceedings of the DTCO and Computational Patterning II. San Jose, 2023

- 142 Sun H, Du J, Jin C, et al. Global optimisation of source and mask in inverse lithography via tabu search combined with genetic algorithm. *Opt Express*, 2022, 30: 24166–24185
- 143 Chen Z X, Shi Z. An efficient inverse lithography technology method based on detail-enhanced Pix2Pix network. In: Proceedings of the 3rd International Conference on Advanced Manufacturing Technology and Electronic Information. Tianjin, 2024
- 144 Xu H, Qi P, Tang F, et al. SwinT-ILT: Swin Transformer embedding end-to-end mask optimization model. *J Micro Nanopattern Mats Metro*, 2024, 23: 013201
- 145 Zhang S, Ma X, Zhang J. Fast inverse lithography approach based on a model-driven graph convolutional network. *Opt Express*, 2023, 31: 36451
- 146 Ma X Y, Hao S. Inverse lithography physics-informed deep neural level set for mask optimization. *Appl Opt*, 2023, 62: 8769–8779
- 147 Ma X, Wang J, Chen X, et al. Gradient-based inverse extreme ultraviolet lithography. *Appl Opt*, 2015, 54: 7284–7299
- 148 Hooker K, Lucas K, Küchler B, et al. ILT optimization of EUV masks for sub-7 nm lithography. In: Proceedings of the 33rd European Mask and Lithography Conference. Dresden, 2017
- 149 Braam K, Selinidis K, Hoppe W, et al. EUV mask synthesis with rigorous ILT for process window improvement. In: Proceedings of the Advanced Lithography. San Jose, 2019
- 150 Pang L L. Inverse lithography technology: 30 years from concept to practical, full-chip reality. *J Micro Nanopattern Mats Metro*, 2021, 20: 030901
- 151 Wei P, Li Y, Li Z, et al. Effective multi-objective inverse lithography technology at full-field and full-chip levels with a hybrid dynamic priority algorithm. *Opt Express*, 2023, 31: 19215
- 152 Granik Y. Qualification of structured curvilinear ILT assist features for production. *J Micro Nanopattern Mats Metro*, 2024, 23: 021302
- 153 Nakayamada N, Nomura H, Kato Y, et al. Curvilinear mask process correction embedded on multi-beam mask writer. *J Micro Nanopattern Mats Metro*, 2024, 23: 011206
- 154 Pang L, Fujimura A. Why the mask world is moving to curvilinear. *J Micro Nanopattern Mats Metro*, 2024, 23: 041503
- 155 Fujimura A, Choi Y, Shendre A. Curvilinear masks overview: Manufacturable mask shapes are more reliably manufacturable. *J Micro Nanopattern Mats Metro*, 2024, 23: 041502
- 156 Chen Y Y, Chang K H, Cheng W L, et al. Curvilinear mask handling in OPC flow. *J Micro Nanopattern Mats Metro*, 2024, 23: 011203
- 157 Hooker K, Xiao G M, Tang Y P, et al. Curvilinear mask solutions for full-chip EUV lithography. In: Proceedings of the Advanced Lithography + Patterning. San Jose, 2022
- 158 Sakr E, Levinson Z, DeLancey R, et al. High accuracy electromagnetic full-chip modeling for curvilinear mask OPC and ILT. In: Proceedings of the DTCO and Computational Patterning III. San Jose, 2024
- 159 Pang L L, Lu S, Russell E V, et al. Make the impossible possible: Use variable-shaped beam mask writers and curvilinear full-chip inverse lithography technology for 193i contacts/vias with mask-wafer co-optimization. *J Micro Nanopattern Mats Metro*, 2024, 23: 011207
- 160 Wei P, Li Y, Li Z, et al. Implicit function characterization of the curvilinear mask to realize parametric optical proximity correction with a neighborhood parallel tabu search. *Appl Opt*, 2023, 62: 4848
- 161 Alex Z, Ming Y C. Mask modeling in the curvilinear era. In: Proceedings of the Photomask Japan 2022. Online Only, Japan, 2022
- 162 Kim R H, Oak A, Sherazi Y, et al. Manufacturing-friendly curvilinear standard cell design. In: DTCO and Computational Patterning III. San Jose, 2024, 12954: 1295405
- 163 Bhardwaj D, Sayalee G, Ranganadh P, et al. Opportunities, challenges and applications of native curvilinear data representation in post-tape-out flow. In: Proceedings of the Photomask Technology + EUV Lithography. Monterey, 2023
- 164 Shendre A, Fujimura A, Niewczas M, et al. You do not need 1 nm contours for curvilinear shapes: Pixel-based computing is the answer. *J Micro Nanopattern Mats Metro*, 2024, 23: 011202
- 165 Hu J, Lyons A, Spence C, et al. Curvilinear data representation and its impact on file size and lithographic performance. *J Micro Nanopattern Mats Metro*, 2024, 23: 011204
- 166 Yi R, Lee S, Choi J, et al. Assessment of contour modeling readiness for curvilinear masks. In: Proceedings of the Photomask Technology + EUV Lithography. Monterey, 2022
- 167 Mishra K, Sharma R, Bork I, et al. A simulation-based methodology to analyze the impact of edge-length on curvilinear mask accuracy. In: Proceedings of the Photomask Technology + EUV Lithography. Monterey, 2023

- 168 Pang L L, Seal D, Boettiger T, et al. Curvilinear mask metrology: What is the equivalent critical dimension? *J Micro Nanopattern Mats Metro*, 2024, 23: 021304
- 169 ASML. [2021-12-31]. <https://www.asml.com/en/investors/annual-report/2024#strategy>
- 170 Curvilinear Masks in Memory Designs: From DUV to EUV. [2022-9-27]. <https://www.ebeam.org/docs/curvilinear-masks-in-memory-for-duv-and-euv.pdf>
- 171 Vidal-Russell E. Curvilinear masks extend lithography options for advanced node memory roadmaps. *J Micro Nanopattern Mats Metro*, 2024, 23: 041504
- 172 Venkatesan R, Guven C, Bhawe D, et al. Direct print EUV patterning of tight pitch metal layers for Intel 18A process technology node. In: *Proceedings of the SPIE Photomask Technology + EUV Lithography*. Monterey, 2022

Research progress on mask optimization technology at advanced technology nodes

ZHU Yihua^{1,2}, HAN Dandan¹, DENG Sen¹ & WEI Yayi^{1,2}

¹ School of Integrated Circuits, University of Chinese Academy of Sciences, Beijing 101408, China

² Institute of Microelectronics of the Chinese Academy of Sciences, Beijing 100029, China

The lithography machine is the core equipment for the manufacture of ultra-large-scale integrated circuits. Its main function is to transfer the designed circuit layout to the surface of a substrate such as a silicon wafer with high precision, thereby achieving high-density integration of chip functions. Driven by Moore's Law, the critical dimensions of chip graphics continue to shrink, gradually approaching the physical limit of the resolution of projection lithography machines. At the same time, limited by the diffraction effect of light, various system aberrations, random errors, process fluctuations, and other factors, the accuracy and consistency of graphic transfer during the photolithography process also face severe challenges. In order to break through these technical bottlenecks and further improve the resolution and graphic fidelity of photolithography imaging, the industry has widely used a variety of resolution enhancement techniques (RETs), including light source parameter optimization, mask design improvement, and photolithography process optimization. Among them, mask optimization, as one of the important means of RETs, can effectively solve the image distortion problem caused by the optical proximity effect (OPE) by accurately adjusting the mask pattern, thereby significantly improving the photolithography resolution and optimizing the process window. With the advancement of integrated circuit manufacturing process nodes, mask optimization technology has gradually evolved from a correction method based on empirical rules to a computational lithography method that integrates physical models and advanced mathematical algorithms. This paper systematically reviews the basic principles and models of mask optimization technology, focusing on key technologies such as optical proximity correction (OPC), source mask optimization (SMO), inverse lithography technology (ILT), and curvilinear mask. Finally, the actual application of these technologies and their latest research progress in the field of lithography are discussed, providing an important reference for addressing the challenges of lithography technology at advanced process nodes.

mask optimization, optical proximity correction (OPC), source mask optimization (SMO), inverse lithography technology (ILT), curvilinear mask

doi: [10.1360/SST-2025-0016](https://doi.org/10.1360/SST-2025-0016)