



集成电路装备光刻机发展前沿与未来挑战

胡楚雄^{1,2}, 周冉^{1,2}, 付宏^{1,2}, 张鸣^{1,2}, 朱煜^{1,2*}

1. 清华大学机械工程系高端装备界面科学与技术全国重点实验室, 北京 100084

2. 清华大学机械工程系精密超精密制造装备及控制北京市重点实验室, 北京 100084

* 通信作者. E-mail: zhuyy@tsinghua.edu.cn

收稿日期: 2023-11-30; 接受日期: 2023-12-23; 网络出版日期: 2024-01-12

国家自然科学基金 (批准号: 51922059) 资助项目

摘要 光刻机是集成电路制造中最为核心的高端装备, 在 60 余年的发展历程中不断挑战人类超精密制造装备的极限, 推动着摩尔定律的持续向前和信息时代的飞速发展, 对于科技进步、国民经济、国家安全具有极为重要的战略意义. 本文阐述了光刻机在集成电路制造装备中的核心地位, 介绍了光刻的基本原理, 梳理了国际上光刻机从 20 世纪 60 年代至今的发展脉络, 围绕光刻机三大核心部件分析了光刻机中的关键技术及面临的极限技术挑战. 在此基础上, 本文展望了未来光刻机的发展趋势和未来方向.

关键词 集成电路, 光刻机, 关键技术, 发展前沿, 未来挑战

1 引言

随着现代信息技术的迅猛发展, 集成电路 (integrated circuit, IC) 已成为信息时代的核心. 自 1958 年第一块集成电路诞生以来, 其工艺技术持续高速发展, 极大地推动了计算机、通信和消费电子等产业的飞速进步. 著名的摩尔 (Moore) 定律预示了集成电路性能的持续增长路径, 它指出在价格不变的情况下, 集成电路上可容纳的晶体管数目大约每 18~24 个月翻一倍^[1]. 这不仅仅预测了晶体管尺寸的缩小、集成电路上晶体管集成度的不断提高, 还预示着集成电路计算能力的指数级增长. 然而, 摩尔定律的持续成立不是自然而然的结果, 它背后是集成电路制造技术的不懈革新和进步, 集成电路装备的每一次技术革新, 都是将摩尔定律从理论推向现实的过程.

国务院 2020 年发布《新时期促进集成电路产业和软件产业高质量发展的若干政策》指出, 集成电路产业和软件产业是信息产业的核心, 是引领新一轮科技革命和产业变革的关键力量. 集成电路及其装备的制造能力如今已成为评判一个国家高技术装备产业发展水平的重要标准, 成为大国竞争的关键战场、国民经济的核心支柱, 以及国家安全的重要保障. 海关总署数据显示, 2017~2022 年我国集成电路

引用格式: 胡楚雄, 周冉, 付宏, 等. 集成电路装备光刻机发展前沿与未来挑战. 中国科学: 信息科学, 2024, doi: 10.1360/SSI-2023-0378
Hu C X, Zhou R, Fu H, et al. Development frontier and future challenges of lithography machines for integrated circuit manufacturing (in Chinese). Sci Sin Inform, 2024, doi: 10.1360/SSI-2023-0378

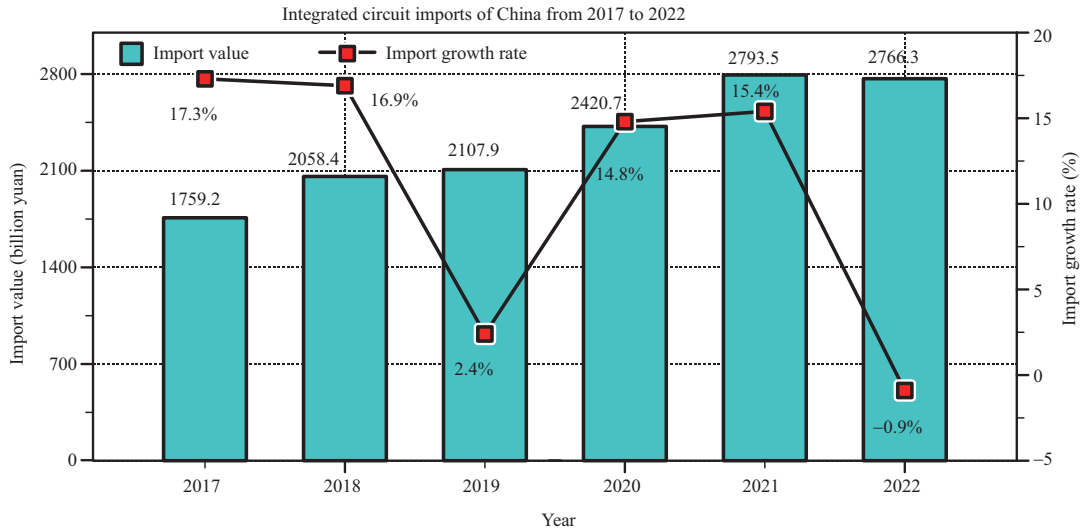


图 1 (网络版彩图) 2017~2022 年中国集成电路进口情况

Figure 1 (Color online) Integrated circuit imports of China from 2017 to 2022

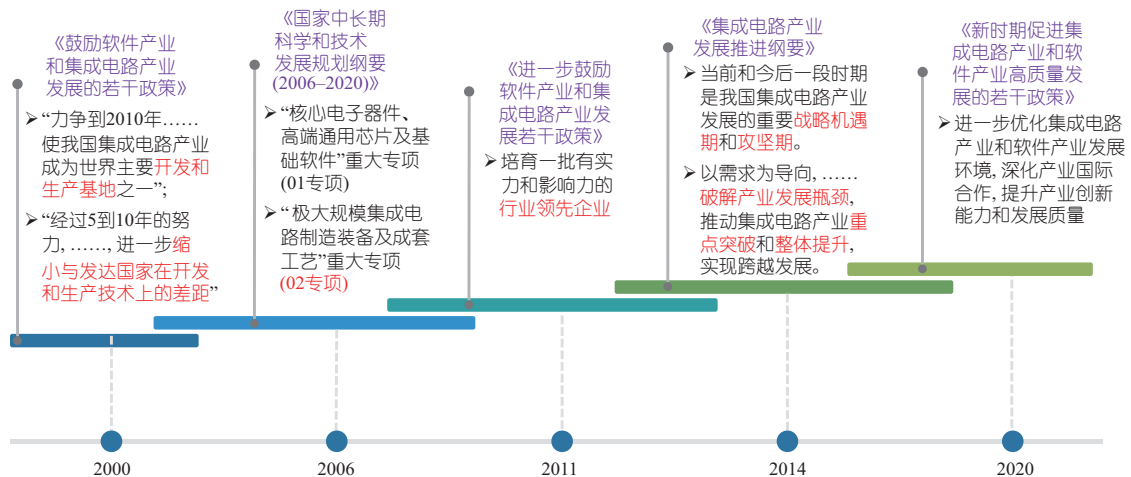


图 2 (网络版彩图) 2000 年来国家推动发展集成电路发展的重要部署及若干政策

Figure 2 (Color online) The country's important arrangements and several policies to promote the development of IC industry since 2000

进口额整体呈现增长态势,如图 1 所示¹⁾。近年来,集成电路一直是我国第一大进口商品,其中 2021 年进口额达到 4397 亿美元,相当于第 2 名原油和第 3 名铁矿的总和;2022 年进口额为 4156 亿美元,而根据美国半导体产业协会 (Semiconductor Industry Association, SIA) 的数据,2022 年全球芯片销售额为 5735 亿美元^[2]。中国集成电路需求旺盛,但自给量不足,需要大量进口,对外依赖程度较高。为此,国家从 20 世纪初至今密集出台集成电路相关政策文本,如图 2 所示,旨在提高我国芯片自给率,推动集成电路产业发展。

集成电路制造工艺主要是在半导体基底上通过氧化、光刻、扩散、离子注入等一系列工艺流程,

1) 数据来源: 国家统计局《中华人民共和国 2017 年国民经济和社会发展统计公报》~《中华人民共和国 2022 年国民经济和社会发展统计公报》。

制作出晶体管、电容、电阻等元器件,并将它们互相连起来的加工工艺,而在整个集成电路制造过程中,光刻是最核心、最复杂的工艺步骤,利用光学原理在硅片上转移电路图形,决定了晶体管的最小特征尺寸及密度.从原始的硅片起到键合垫片的刻蚀和去光刻胶为止,即使最简单的 MOS (metal oxide semiconductor) 器件都需要 5 道光刻工艺,先进的芯片可能需要 30 道光刻工艺步骤^[3].在集成电路制造过程中,光刻工艺的费用约占制造成本的 1/3 左右,耗费时间占比约为 40%~50%.光刻工艺所需的光刻机是最重要、最复杂、最昂贵的集成电路制造装备,其技术难度之大、单价之高在全球均属罕见,被誉为“超精密尖端装备的珠穆朗玛峰”,挑战着人类超精密制造的精度和性能极限.荷兰的 ASML 公司作为光刻机技术的领头羊,其光刻机的供应链横跨全球,涵盖了 5000 家供应商.这些供应商在光学、电磁学、材料学、流体力学和化学等多个领域,都提供了最前沿的研究成果.如今,光刻机不仅是推动整个信息时代发展的重要力量,更是产业基石和国家核心竞争力的体现.

集成电路装备,尤其是光刻机的研制与发展,对于一个国家的科技实力和产业竞争力有着深远的战略意义.一方面,高端光刻机技术的掌握可减少芯片对外依赖,增强自主创新能力和产业安全.另一方面,光刻机技术的进步是推动半导体产业链上下游发展的关键,可促进相关材料、设备、工艺等领域的技术进步与产业升级.因此,本文将主要围绕光刻机发展前沿与未来挑战展开,第 1 节简述集成电路产业的重要性和光刻机在集成电路制造中的核心地位;第 2 节简述光刻机的基本原理及其发展脉络;第 3 节介绍光刻机的关键技术和面临的主要挑战;第 4 节介绍光刻机发展趋势及未来方向;第 5 节进行总结与展望.

2 光刻机基本原理及发展脉络

2.1 光刻的基本原理

光刻技术最早起源于印刷工业,并长期应用于印刷电路板的制造,自 20 世纪 50 年代起开始应用于半导体行业中晶体管和集成电路的制造.光刻的基本原理是利用光将设计好的电路图形从掩模版或倍缩掩模版上,转移到晶圆上涂有的光敏性材料(光刻胶)表面,通过曝光后的显影、刻蚀等工序,使得晶圆上呈现出期望的电路图案^[4].晶圆表面上光刻胶的图案是最为基本的电路图案,集成电路制造中的刻蚀、沉积、离子注入等工艺大多需要以光刻工艺在光刻胶上留下的图案为基础,因此光刻毫无疑问是集成电路生产中最为重要的技术.

完整的光刻工艺十分复杂,主要包括 8 个细分步骤^[5].(1) 气相成底膜和增黏:对原始硅片进行清洗、脱水,清除吸附在硅片表面的污染物、上一道工序的残留物和金属离子等杂质,并涂抹增黏剂,提升硅片对光刻胶的吸附能力;(2) 旋转涂胶:在硅片表面均匀涂覆光刻胶,使其达到指定的厚度和均匀性,并通过去边操作将硅片边缘和背面多余的光刻胶清除,为了减少光反射带来的成像模糊、失真问题,在涂胶前后往往还需通过涂覆抗反射涂层 (antireflection coating, ARC) 减少光的反射和驻波效应,保证光刻精度;(3) 前烘:将硅片放在烤箱或热板上进行烘焙,减少光刻胶中的溶剂含量,提高光刻胶与硅片附着的稳定性;(4) 对准和曝光:将光掩模、透镜模组和工件台进行精密对准调平,工件台在移动过程中完成硅片曝光;(5) 后烘:通过曝光后的烘焙,激发曝光过程产生的酸,使部分光刻胶溶于显影液并提高显影分辨率,弥补曝光强度不足的问题;(6) 显影和冲洗:喷涂显影液,溶解光刻胶上之前被曝光的部分,进而将光掩模上的电路图形复现在硅片上;(7) 坚膜烘焙:对于湿法制程,再次对硅片进行烘焙,进一步减少光刻胶中的溶剂含量,避免多余水分对后续湿法刻蚀的影响,并提升光刻胶的粘性;(8) 显影检查:测量光刻胶的膜厚、套刻精度、关键尺寸等指标,对显影后的电路图案进行检

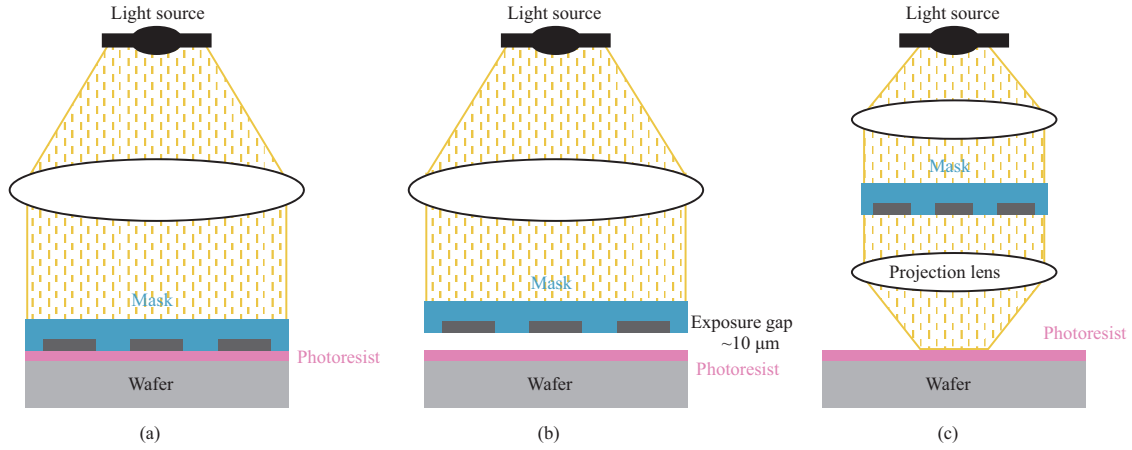


图 3 (网络版彩图) 不同光刻原理示意图

Figure 3 (Color online) Schematic diagrams of different lithography principles. (a) Contact lithography; (b) proximity lithography; (c) projection lithography

测, 确保光刻步骤形成的电路图案符合设计要求. 光刻步骤完成后, 还需要进行刻蚀、沉积等步骤, 并进行多次重复, 进而形成现代集成电路中的多层结构和数以亿计的电子器件.

2.2 光刻机的发展脉络

按照曝光方式进行划分, 光刻机可以分为接触式、接近式和投影式^[6]. 早期的光刻机主要是接触式光刻机和接近式光刻机. 1961 年, 美国 GCA 公司推出了第 1 台接触式光刻机, 拉开了光刻设备生产的序幕. 接触式光刻技术是小规模集成电路时期主要使用的光刻技术, 通过控制掩模版和晶圆之间的真空度, 实现二者的紧密接触, 并且一次性曝光整个衬底, 如图 3(a) 所示. 接触式光刻能够有效减少光的衍射效应, 但是会导致掩模版与晶圆上的光刻胶直接接触, 容易受到污染, 且二者间的摩擦也会导致掩模版的使用寿命显著降低、晶圆良率受到限制.

为了解决接触式光刻带来的问题, 20 世纪 70 年代集成电路制造产业广泛应用接近式光刻技术, 掩模版与晶圆之间并未实现紧密接触, 而是存在一层被氮气填充的间隙, 使得掩模版不再容易受到损伤, 如图 3(b) 所示. 对于接近式曝光, 其最小分辨尺寸与间隙成正比, 间隙越小, 最小分辨尺寸越小, 分辨率也就越高. 但是, 接近式光刻的主要缺点在于掩模版和晶圆之间的间隙会导致光产生衍射效应, 影响最终曝光的成像质量, 因此接近式光刻机的分辨率要略低于接触式光刻机. 但是, 接触式/接近式光刻机的极限分辨率均停留在微米级, 难以满足日益减小的特征尺寸需求^[7].

1973 年, 美国的 Perkin Elmer 公司推出了世界上首台投影式光刻机 Micralign100, 分辨率为 $2\ \mu\text{m}$, 且投影式光刻下的对称光路设计可以消除球面镜产生的大部分像差, 让芯片生产的良率从 10% 提升到了 70%. 早期的投影式光刻机为扫描投影曝光, 投影成像比例为 1:1, 通过一次扫描过程完成整个硅片的曝光, 属于逐片曝光的方式. 由于晶圆尺寸每隔几年就会增加, 因此这种逐片曝光的方式持续存在的问题是设计能够在越来越大的区域上形成精确图像的光学器件^[8], 且 1:1 的投影成像比例使得更加精细的掩模版制作难度显著提升. 为了满足芯片生产的更高要求, 1978 年, 美国 GCA 公司推出了世界上第 1 台步进重复式光刻机, 硅片表面上存在若干个曝光场, 每个曝光场完成曝光后, 硅片台进行步进运动, 使得下一个曝光场得以继续曝光. 该光刻机的投影成像比例为 10:1, 开启了光刻机缩小倍率成像的时代, 并经过几十年的发展, 形成了现在广泛使用的 4:1 投影成像比例. 步进重复式光刻

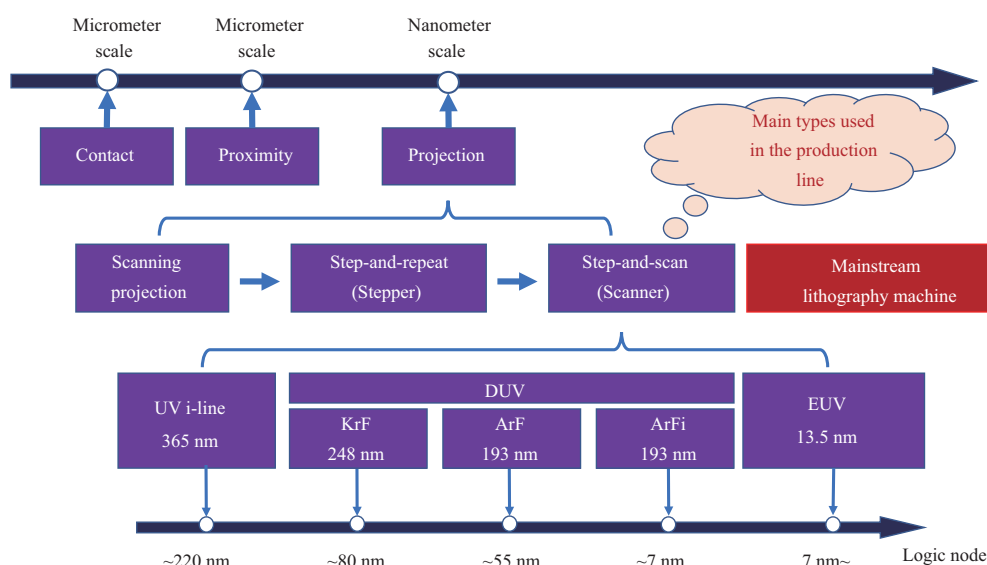


图 4 (网络版彩图) 国际上光刻机发展历程

Figure 4 (Color online) International development roadmap of lithography machines

机基本能够满足 $0.25\ \mu\text{m}$ 以上线宽制程的工艺要求, 目前仍然应用在芯片非关键层、封装等精度要求相对较低的领域. 当集成电路工艺制程达到 $0.25\ \mu\text{m}$ 后, 由于较大视场成像的局限性以及对高分辨率、低像差和低畸变的需求, 步进扫描式光刻机逐步引入并取代步进重复式光刻机. 1990 年, 美国 SVGL 公司推出世界上首台步进扫描式光刻机 Micrascan I. 时至今日, 步进扫描式光刻机已成为目前主流的光刻设备, 占据整个光刻设备市场份额的 70% 以上^[9]. 步进扫描式光刻机通过动态扫描的方式, 使得掩模版相对晶圆同步进行运动, 可以完成 $26\ \text{mm} \times 33\ \text{mm}$ 曝光场的曝光, 当前曝光场扫描完毕后, 转移至下一个曝光场继续进行扫描曝光, 直至整个晶圆所有曝光场完成曝光. 光刻机设备的上述发展路线总结如图 4 所示.

1990 年至今的三十余年间, 集成电路制造工艺水平发生了翻天覆地的变化, 为了满足先进制程的各项要求、市场需求的不断扩大, 更加高效地制造出具有更小线宽的高端集成电路, 光刻机也经历了众多技术上的重大革新, 分辨率的不断提高和产率的不断提升, 也成为光刻机不断演进的主线.

瑞利判据 (Raleigh criterion) 是促使光刻机不断向前发展的重要理论依据. 集成电路中的最小特征尺寸成为关键尺寸 (critical dimension, CD), 由光刻机分辨率 R 所决定, 根据瑞利判据有

$$\text{CD} = k_1 \cdot \frac{\lambda}{\text{NA}}, \quad (1)$$

其中 k_1 为工艺因子, λ 为曝光光源波长, NA (numerical aperture) 为投影物镜的数值孔径^[10]. 因此, 为提高光刻分辨率、降低 CD, 主要可通过减小光源波长 λ 、降低工艺因子 k_1 、提升投影物镜数值孔径 NA 这 3 种方式实现.

最早期的光刻机采用汞灯产生的紫外光源 (ultraviolet, UV), 如 g 线 (波长 $436\ \text{nm}$)、i 线 (波长 $365\ \text{nm}$) 光源, 能够应用于 $250\ \text{nm}$ 以上的制程节点. 随后, 光刻机使用的光源从紫外光向波长更短的深紫外光 (deep ultraviolet, DUV) 迈进, 1995 年日本 Nikon 公司推出其首台步进扫描式光刻机 NSR-S201, 首次在光刻机上使用波长 $248\ \text{nm}$ 的 KrF 光源, 分辨率达到 $250\ \text{nm}$. 此后, KrF 光源的光刻机不断将制程节点推进到 $180\sim 130\ \text{nm}$, 目前日本 Canon 公司最先进的 KrF 光源光刻机甚至可以实现

90 nm 制程. 1999 年前后, Nikon, ASML, Canon, SVG 等公司均开始推出采用波长 193 nm 的 ArF 光源的光刻机, 并最终使得制程节点达到 130~65 nm.

在此之后的很长一段时间, 光源的波长一直基本停滞在 193 nm 的水平, 提升光刻分辨率的主要方式为改良投影物镜, 进而提升数值孔径 NA. 为了进一步提升光刻分辨率, DUV 光刻技术也逐渐演化成两条发展方向, 一是以 Nikon 为代表的使用波长更短的 F_2 准分子光源 (157 nm), 但由于材料兼容性、技术成熟度和成本效益的限制, 这种方案最终走向衰落; 另一种方案是 ASML 采用的最早由台积电林本坚博士提出的浸没式构想, 在投影物镜的最后一片透镜与硅片之间填充去离子水, 由于去离子水的折射率为 1.436, 原本波长 193 nm 的光经过折射后的等效波长即为 134 nm, 不仅小于 F_2 准分子光源的 157 nm, 也更容易集成到已有的制造工艺中, 有着巨大的应用前景. 值得一提的是, 浸没式光刻构想产生的年代, IBM 公司也曾探索使用 X-ray 光刻技术, 其虽然理论上能够达到更高的分辨率, 但是由于光源稳定性、掩模技术的复杂性, 以及高昂的整机成本, 最终并未内在商业应用中取得主导地位. 2004 年, ASML 推出首台商用浸没式光刻机 TWINSCAN XT 1250i, 并从浸没式光刻机开始, 至今一直占据着中高端的光刻机市场. 伴随着投影物镜的不断改进, 浸没式光刻机目前数值孔径最高可达 1.35, 能够实现低于 38 nm 的分辨率, 结合多重图形技术甚至能够实现 7 nm 制程集成电路的量产. 此处提到的多重图形 (multiple patterning) 技术, 对光刻工艺实现更小线宽起到重要作用, 例如光刻 - 刻蚀 - 光刻 - 刻蚀 (litho-etch-litho-etch, LELE) 技术^[11], 通过将光刻图形拆分到两个光掩模上, 通过两次曝光降低线宽, 在此基础上还发展出 3 次曝光的 LELELE 技术. 这类方法虽然简单, 但是由于多次曝光存在对准问题, 最终精度和良率显著受到光刻机套刻精度上限的约束. 为了解决这一问题, 自对准双重或者四重图形技术 (self-aligned double/quadruple patterning, SADP/SAQP) 被提出并应用于光刻工艺^[12], 利用自对准特性实现 2 倍/4 倍的图案密度, 助力光刻机能够在既定分辨率下生产工艺节点更小的芯片.

在 DUV 光源的基础上, 经过 20 多年的研发和探索, 波长为 13.5 nm 的极紫外光 (extreme ultraviolet, EUV) 成功应用于光刻领域, 是目前最为先进的光刻机光源. 如今, ASML 是唯一一家能够生产 EUV 光刻机的厂商, 从 2010 年第 1 代样机 NXE:3100, 到 2013 年第 1 台商业化产品 NXE:3300B, 再到如今最先进的适用于 3 nm 制程的 NXE:3600D, EUV 光刻机为摩尔定律的延续提供了重要支撑, 使得半导体行业能够继续朝着更高的集成度和性能发展. 未来, ASML 还将在现有 0.33 NA 光刻机的基础上继续向 0.55 NA 甚至 0.7 NA 的 EUV 光刻机迈进, 进一步提升光刻机分辨率, 实现更小的芯片制程.

3 光刻机关键技术及主要挑战

光刻机被誉为“超精密尖端装备的珠穆朗玛峰”, 光学、精密机械、电气、测控、材料等多个单项技术在光刻机中都需要被推向极致^[13], 才能满足其分辨率、套刻精度和产率三大指标的严苛要求, 而技术方面的复杂性也使得光刻机制造的产业生态复杂, 研发投入成本高、研发组织管理难度大. 光刻机系统极为复杂, 由十几个甚至几十个分系统组成, 其中包括光源系统、光学系统、工件台/掩模台系统、自动对准系统、调焦调平测量系统、硅片/掩模传输系统、框架/减振/环境控制系统、整机控制系统等^[14], 包含几万个甚至十几万个零部件, 实现了多项高精尖技术的融合. 图 5^[15] 展示了 ASML 公司的 EUV 光刻机总体结构和主要组成系统, 其中曝光光源、光学系统、双工件台为光刻机的三大核心部件, 本节将主要围绕这三大核心部件阐述光刻机的关键技术及面临的主要挑战.

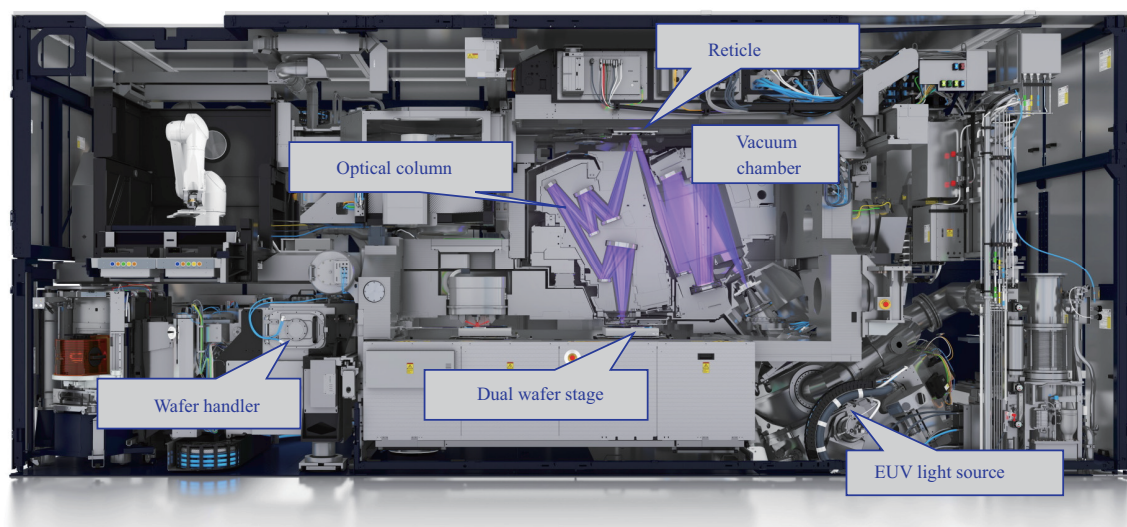


图 5 (网络版彩图) EUV 光刻机总体结构及主要组成系统^[15]

Figure 5 (Color online) The overall structure and main components of EUV lithography machine^[15]

3.1 曝光光源

曝光光源技术为光刻机提供满足光刻需求的特定波长、线宽, 以及功率的光束, 主要包括 UV 汞灯光源、DUV 准分子激光光源, 以及 EUV 光源. 根据瑞利判据, 光刻机要想实现更高的分辨率, 必须使光源的波长不断变短, 进而实现更小的芯片制程. 光刻机最早采用高压汞灯产生的紫外光源, 属于气体放电光源, 汞蒸气被能量激发, 汞原子最外层电子受到激发从而跃迁, 落回后放出光子, 如光刻机使用的 g 线 (波长 436 nm)、i 线 (波长 365 nm) 等^[16]. 在这之后, 准分子激光光源由于波长更短、单色性更好、投影物镜的色差容易被消除等优势, 逐步取得汞灯光源, 成为光刻机更新的主流光源. 准分子激光光源工作介质一般为稀有气体及卤素气体, 并充入惰性气体作为缓冲剂, 工作气体受到放电激励, 在激发态形成短暂存在的“准分子”, 准分子受激辐射跃迁, 形成紫外激光输出, 应用于光刻机的有 KrF (波长 248 nm)、ArF (波长 193 nm) 等光源. 2.2 小节提到的浸没式光刻技术, 将 DUV 光刻机的等效波长从 193 nm 进一步降低到 134 nm, 使得芯片工艺节点得以进一步降低. 准分子激光光源不断发展的技术难点在于实现高重复频率、高功率和窄线宽, 高重复频率、高功率能够提高产率, 而窄线宽可以保证集成电路图案的精细度, 减少色差对最终光刻效果的影响.

当工艺节点达到 5 nm 及以下, 即使采用浸没式光刻技术配合 SADP/SAQP 工艺, 仍然难以满足需求, 只能使用 EUV 光刻机^[17]. 目前主流的 EUV 光源是激光激发的等离子体 (laser produced plasma, LPP)^[18], 高功率的 CO₂ 激光打在直径为 30 μm 的锡液滴上, 通过高功率激光蒸发锡滴, 把融化的锡从高处以每秒 5 万次的频率滴下, 每一滴锡 20 μm 的大小, 瞄准每一滴锡滴, 以 CO₂ 激光器产生的高能激光击中并产生等离子体, 从而发出 13.5 nm 波长的 EUV 光. EUV 光源的技术难点主要体现在 3 个方面: (1) 高光源功率: EUV 光刻机需要的光源输出功率非常高, 达到 250 W 以上, 以保证足够的曝光效率, 为了保证光刻过程的稳定性和一致性, 这一高功率还需要维持较小的波动; (2) 线宽与噪声控制: EUV 光源需要具备较窄的激光线宽, 并且要求频率噪声和相对强度噪声都很小, 以减少光学系统中的损耗; (3) 高系统效率: 要实现 250 W 以上的光源转换率, 激光器本身的平均功率需达到约 20 kW, 这意味着整个系统的能量转换和传输效率必须非常高. 为了满足上述需求, 复杂的 EUV 激光

系统是一个重大挑战, 由大约 45 万个零件组成, 重量可达 17 吨, 从种子光发生器到产生 EUV 光的锡珠, 光路的总长度可能超过 500 m, 这也对所有零部件的制造精度和稳定性提出了极高的要求。

3.2 光学系统

光刻机中的光学系统是其最关键且最复杂的部分之一, 包括照明系统和投影物镜两大核心组成部分。照明系统位于光源与投影物镜之间, 它是一个复杂的非成像光学系统, 用于实现掩模面特定形状的均匀照明, 控制照明光的空间相干性以及曝光剂量的控制。照明系统涵盖光束处理、光瞳整形、能量探测、光场匀化、中继成像和偏振照明等单元^[19], 其技术难点主要包括提升光均匀度, 确保扫描条形光的开合以及调节光形状, 需要精密的光瞳整形技术以应对衍射效应, 这些都要求高质量的加工和精密的控制。此外, 当集成电路中的最小线宽已经小于光源波长, 曝光时相邻图形光线的干涉和衍射效应会导致图像畸变, 使得晶圆上的图形和掩模上的图形差别较大, 此时需要使用计算光刻技术^[20]来提高现有的光刻系统的分辨率、提高曝光成像的准确性、加大成像系统的焦深、增大工艺窗口, 主要包括了亚分辨率辅助图形技术、光源-掩模交互优化技术以及逆向光刻技术等。目前, 计算光刻技术如何提高图像质量一致性、算法效率等, 仍然是光刻机领域的关键研究问题。

投影物镜是光刻机中实现精准成像的关键部件, 它的主要作用是将掩模图形按照一定缩放比例成像到硅片上。投影物镜的构造十分复杂, 通常由多枚镜片组成, 如 ASML 的 DUV 光刻机镜头由 29 片镜片组成, 旨在最大程度消除像差, 也经历了从“双腰”到“单腰”、引入非球面镜片与反射式镜片的发展历程^[21]。这些镜片需精确加工, 以满足光学材料、光学加工、光学镀膜方面的极限要求^[22]。投影物镜的主要技术难点包括高要求的像差调节和工艺精密度, 例如 ASML 的高端光刻机(浸没式/EUV)像差与畸变已经降低到 1 nm 以下水平。此外, 镜片的光洁度也需达到极高标准, 光学元件口径 450 mm 要求面形精度为 50 pm, 需要顶级的技术工人和超精密的抛光工序。对于最先进的 EUV 光刻机, 由于极紫外光被几乎所有光学材料强吸收, 因此投影物镜系统只能采用全反射式结构。为了避免不平整表面导致 EUV 光漫反射, 出现波像差以及反射率降低的问题, 德国 Zeiss 公司生产的 EUV 光刻机反射镜达到了原子级别的平坦度, 在 1.2 m 的反射镜直径大小下, 多镜反射光学制造面形精度需求峰谷值不超过 120 pm、表面粗糙度不超过 20 pm, 展示了光刻机光学系统制造的极致技术水平。此外, EUV 高能光束会对反射镜的表面材料产生剧烈影响, 引起材料的缓慢侵蚀和特性变化, 进而导致反射效率下降, 且 EUV 光束的产生过程还会产生熔融液滴、微粒团簇、中性碎屑原子和高能离子等碎屑, 高能高速碎屑撞击反射镜会使其结构受到一定程度破坏。这些因素的作用下, 反射镜的寿命也是当下 EUV 光学系统的关键挑战之一, 对材料科学、表面处理技术和光学设计提出了极高要求。

3.3 双工件台系统

光刻机三大核心指标中, 分辨率主要由光源和光学系统决定, 而套刻精度和产率则与工件台息息相关。光刻机工件台实现硅片、掩模相对于曝光光学系统的超精密运动和定位, 涉及到超精密机械设计、超精密测量、超精密运动控制等关键技术。早期采用机械式导轨结构, 但由于摩擦力等非线性因素的存在, 使得其精度最多停留在亚微米量级。随着技术升级, 气浮式运动台由于使用气浮导轨减少了摩擦, 能够实现纳米级运动精度, 被广泛适用于各大光刻机厂商的工件台上。对于最先进的 EUV 光刻机, 由于极紫外光会被空气吸收, 无法使用气浮式结构, 因此, 磁浮平面电机成为了 EUV 光刻机工件台驱动部件的不二选择。

在传统单工件台的基础上, 2000 年 ASML 公司推出双工件台系统 TWINSCAN, 一个平台上的晶圆进行曝光时, 另一个平台上装载另一片晶圆进行对准、调平、调焦、测量, 当晶圆曝光完毕后, 两个

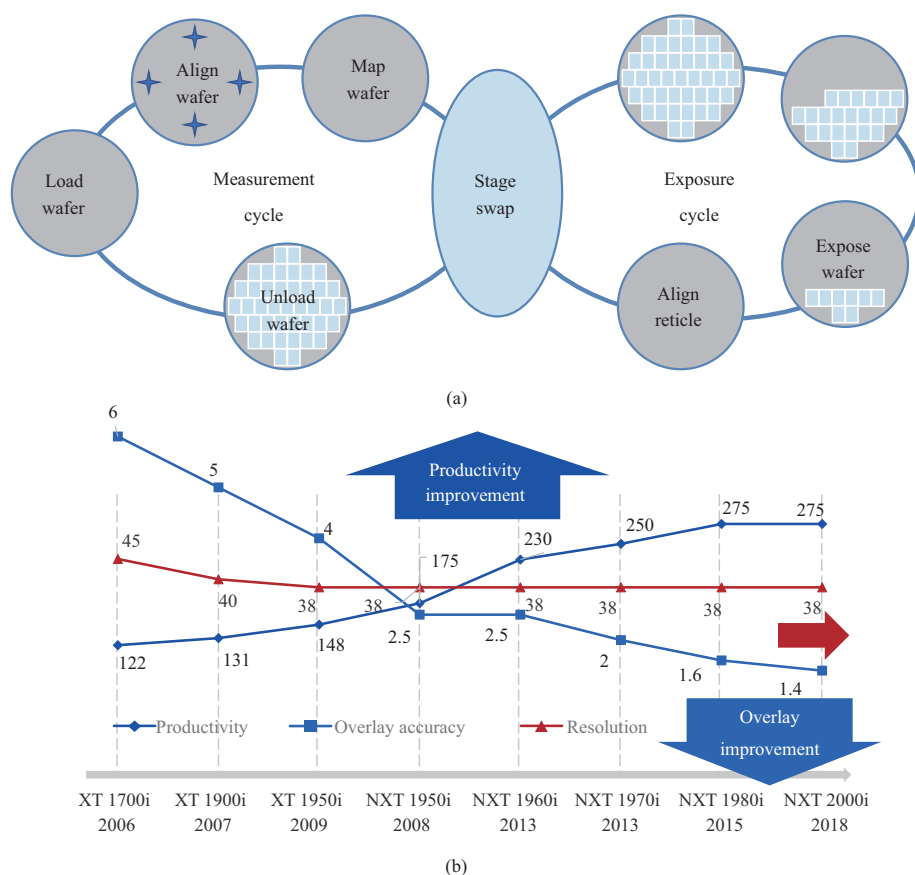


图 6 (网络版彩图) 光刻机双工件台原理及发展情况

Figure 6 (Color online) Principle and development of dual wafer stages of lithography machines. (a) Principle of dual wafer stage; (b) development of resolution, productivity and overlay accuracy of ASML's different lithography machine products

工件台交换位置, 进行新一片晶圆的曝光, 如图 6(a) 所示, 通过这种两个独立工作的工件台来提高生产效率和精度, 一举成为光刻机市场的龙头企业. 双工件台系统通过气浮平面电机、磁浮平面电机等驱动部件实现大行程高速高加速度下的纳米/亚纳米精度运动, 例如, 用于 38 nm 节点芯片制造的光刻机, 其移动平均偏差 (moving average, MA) 需要小于 1 nm, 移动标准差 (moving standard, MSD) 需要小于 7 nm^[23,24]. 当光学系统投影物镜逼近制造精度极限、光源波长未能继续突破、光刻机分辨率指标近乎“凝固”的很长一段时间里, 光刻机工件台精度的不断提升成为了近 20 年来驱动光刻机发展的引擎, 如图 6(b) 所示²⁾.

为了实现极致的运动性能, 保证芯片的良率和产率, 双工作台系统存在多个技术难点, 主要包括: (1) 超精密测量: 采用激光干涉仪或者平面光栅进行精准位置测量, 最先进的测量系统分辨率需达 50 pm, 测量误差小于 200 nm, 对位移测量提出了极高挑战; (2) 超精密运动控制: 对于关键尺寸 CD 小于 10 nm 的芯片制造, 套刻精度需要小于 1 nm, 工件台需要在扫描最大速度 >0.5 m/s、最大加速度 >30 m/s² 的情况下实现 MA < 0.5 nm, MSD < 2 nm 运动精度, 且建立时间需小于 5 ms, 需要运动控制系统的极高动态响应性能^[10]; (3) 超精密机械设计: 光刻机高速高加速度大惯量纳米级运动要求运

2) 数据来源: ASML 官网 <https://www.asml.com/en/products/duv-lithography-systems>.

动下, 需要粗精叠层运动台、(近) 零刚度驱动系统、隔振系统设计等技术, 为工件台实现预期性能提供硬件支撑。

4 光刻机发展趋势及未来方向

在集成电路应用市场方面, 根据 ASML 相关行业分析报告指出, 集成电路终端市场 (如智能手机、电脑、消费电子、服务器、自动驾驶、工业机器人等领域) 预计到 2030 年将增长 9%, 规模庞大。随着集成电路的发展, 对于更先进和成熟的工艺能力需求也日益增加。集成电路需要成熟和先进的处理方案, 以自动驾驶领域为例, 对于执行机构控制, 需要实现成熟的信号导向的控制要求; 而对于中心计算芯片, 则需要具备高速处理能力, 以满足服务导向操作的需求。因此, 集成电路是各行各业的重点需求和集中发展的领域。在这样的市场环境下, 光刻机作为集成电路制造的关键设备, 具有巨大的应用需求。随着集成电路的不断发展和需求的增长, 光刻机在未来产业中将继续发挥重要作用, 满足行业对于更高级别工艺能力的需求。

在光刻机的工艺节点需求方面, 先进工业一直在持续演进, 摩尔定律仍然适用。以先进逻辑电路 (advanced logic) 为例, 其工艺节点正朝着 5, 3, 2 nm 等方向发展, 这对光刻机提出了更为严苛的应用需求。因此, 光刻机仍朝着更快、更精密的方向发展。在未来的发展中, 光刻机将不断提升产率和分辨率等性能。目前, 主流技术中正在研发和推进的是 HIGH-NA EUV 技术, 同时还有学者在探索新型光刻技术。在接下来的内容中, 本文将对这些技术进行详细阐述。

4.1 High-NA EUV 光刻机

根据式 (1) 的瑞利判据所示, 为了提高光刻机的曝光分辨率, 可以采取 3 种主要方法: 减小光源波长 λ 、降低工艺因子 k_1 , 以及提升投影物镜的数值孔径 NA。当前光刻机的发展路径是从 DUV (深紫外) 光刻机过渡到 EUV (极紫外) 光刻机, 光源的波长从 193 nm 缩短至 13.5 nm, 这大大提高了光源的分辨率。目前, EUV 技术已经非常成熟。为了进一步提高分辨率和产量, 现有的主流技术考虑在 EUV 光源的高分辨率波长条件下, 增大物镜的数值孔径 NA, 从而进一步提升光刻机的曝光分辨率。

根据最新的研究和发展, ASML 公司目前已经量产的 NXE 系列 EUV 光刻机的物镜数值孔径为 0.33 NA, 并正在进行 0.55 NA 的高数值孔径 (high-NA) EUV 光刻机系统的研发。预计该高数值孔径 EUV 光刻机将在 2026 年实现量产。将物镜系统的数值孔径从 0.33 NA 增加到 0.55 NA 将带来以下优势: 最小光斑尺寸减小到原来的 60%, 从而提高分辨率; 双图案层可以用单次曝光代替, 从而显著提高效率。

相比较而言, 高数值孔径对光刻机系统设计带来了一些挑战。当物镜的 NA 从 0.33 增加到 0.55 时, 在相同的入射角条件下, 光锥重叠的问题很容易出现。虽然增加入射角可以避免光锥重叠, 但会导致掩模阴影效应加重, 并且 EUV 光的反射率也会下降。目前的设计方案是在提高 NA 的同时, 不增加入射角。光学系统采用更高缩放比的透镜, 并采用两个方向倍率不同的变形缩放, 以实现光锥的避免重叠, 并获得更大的曝光场。

根据上述设计方案完成 High-NA EUV 光刻机设计, 物镜的最大尺寸已从 0.65 m 增大至 1.2 m, 最大质量也从 40 kg 增大至 360 kg, 这大幅增加了物镜的制造难度。此外, 由于设计的调整, 视场变小, 总场数增加, 扫描方向掩模台与硅片台速度之比为 8:1, 导致工件台和掩模台的速度和加速度大幅提升, 进而增加了相应系统的制造和控制难度。因此, High-NA EUV 光刻机是目前难点和重点问题, 也是一个重要的发展趋势。

根据目前的研发进展, ASML 公司计划在 2026 年实现大规模生产 0.55 NA EUV 光刻机, 并将 0.7 NA EUV 光刻机的研发列入议事日程. 这些新一代的 High-NA EUV 光刻机将带来更高的分辨率和更大的产率, 对于半导体行业的发展具有重要意义. 这些研发努力将继续推动光刻技术的进步, 满足日益增长的芯片制造需求.

4.2 新光刻技术

除了主流的 i-line, DUV 和 EUV 光刻技术之外, 目前还有多种新型光刻技术正在发展中, 这些技术具有提升分辨率和产率的潜力. 其中包括纳米图形压印光刻、大规模并行电子束直写、表面等离子体光刻、双光束超分辨率光刻技术和导向自组装技术等. 这些新型技术的发展将为光刻领域带来更多可能性, 并推动半导体制造的进一步发展.

纳米图形压印光刻 (nanoimprint lithography, NIL)^[25] 是一种将现代微电子加工工艺与印刷技术融合的方法, 通过接触式压印, 将模版上的图形直接转移到涂有光刻胶的硅片上. 该方法具有高分辨率、高产量和高保真度的特点: 高分辨率体现在无光学衍射现象和电子束曝光中的散射现象上, 已经达到 5 nm 制程的水平; 高产量体现在能够同时并行处理成百上千个器件; 高保真度是指能够无差别地将掩模板上的图形转移到晶圆上.

根据德布罗意 (de Broglie) 的物质波理论, 电子是一种波长极短 (0.0053 nm) 的波, 因而电子束直写的精度可以达到纳米量级. 大规模并行电子束直写利用多束电子束在涂有电子束胶的样品上直接绘制图形. 单一电子束准直后被阵列光阑分裂成多达几万到上百万束高斯电子束, 并对每束电子束进行控制, 每束电子束可以在表面同时逐点扫描, 从而提高速度和效率. 这是一种高分辨率的方案, 不需要光源和掩模版.

表面等离子体 (surface plasmon)^[26] 光刻的原理是当一束光射向介质 - 金属表面时, 金属表面的自由电子发生运动并产生表面感应电荷. 这些感应电荷在外加场的驱动下在表面不断振荡, 产生特殊的电磁波 (倏逝波), 随着离开物质表面距离的增大迅速衰减. 表面等离子体波的波长被极大地压缩, 而压缩的比例取决于材料的电磁性质等参数. 因此, 利用表面等离子体波进行光刻时, 在极短的距离内 (光波长的几分之一) 不受传统衍射极限的限制.

双光束超分辨率光刻技术的基本原理是利用两束不同的光源叠加, 抑制光和激发光叠加, 构建得到线宽超越光学分辨率的光线, 从而实现超分辨率的光刻. 中国科学院光电技术研究所承担的国家重大科研装备 — 超分辨光刻装备项目于 2018 年 11 月在成都通过验收. 结合超分辨光刻装备项目开发的高深宽比刻蚀、多重图形等配套工艺, 已经实现了 10 nm 尺寸图形的加工.

导向自组装 (directed self-assembly, DSA) 光刻技术^[27] 是基于嵌段聚合物在受限区域内的微相分离现象形成有序图案的一种先进图形化工艺, 其分辨率不受光学衍射极限的约束, 已实现最小半周期达 3 nm 的纳米图案. 该技术尤其适用于 3 nm 及以下逻辑工艺节点和 10 nm 以下存储工艺节点, 自 21 世纪初受到半导体制造商的广泛关注, 期望实现与现有半导体产线的完美兼容, 为高性能芯片制造提供辅助. DSA 技术也可以与低数值孔径 EUV 光刻技术结合使用, 成为下一代光刻技术的重要组成部分.

如上所述, 目前存在多种新型光刻技术, 然而这些技术在实现主流化方面仍然面临一定挑战. 首先, 在技术方面需要考虑如何保证产率和良率等各项性能要求, 以及在高度复杂的产业化过程中, 各种工艺、材料和设备之间如何进行兼容的问题. 其次, 在经济方面也需要考虑高投入的研发和量产成本, 以及与现有工艺的兼容性和建立稳定生态等问题, 这也使得目前一系列的新型光刻技术尚未成为芯片制造市场的主流, 仍需进行进一步的研发、突破与检验. 总的来说, 新型光刻技术的出现与发展有

可能为集成电路制造提供更具竞争力的解决方案, 对于某些特定应用场景下的集成电路制造也已经体现出独有的潜力, 未来仍值得进一步探索.

5 结语

从光刻机的长期发展历程来看, 光刻机技术经历了接触式、接近式和投影式的发展过程. 为了实现更高的分辨率和产量, 步扫描式光刻机经历了 i-line, DUV 和 EUV 等阶段的发展, 目前实现了 3 nm 制程的高精尖工艺, 为摩尔定律的延续提供了重要支持. 光刻机技术的发展是大量基础研究和科技智慧的结晶, 经过千锤百炼的主流技术是值得科技工作者保持信心和耐心去继续发展的. 在芯片制造技术体系方面, 统筹规划并细分任务, 对基础研究工作提供充分支持, 不仅仅集中在末端工程项目上, 还需要关注细节和关键技术, 如超精密运动控制、工件台系统、电机设计、平面光栅、EUV 膜材料、高纯度熔石英玻璃、DUV/EUV 光刻胶及原料、激光干涉仪等方面.

总的来说, 目前国际上光刻机行业被 ASML, Canon 和 Nikon 三个巨头占据了市场的绝大部分份额. 当前, 在国内研究人员的积极努力和国内政策的配套支持下, 相信我国的光刻机技术必将缩小与国际先进水平的差距, 实现自主可控制造, 从而在国际上稳固立足.

参考文献

- 1 Steinbuch M, Oomen T, Vermeulen H. Motion control, mechatronics design, and Moore's law. *IEEJ J Ind Appl*, 2022, 11: 245–255
- 2 Zhang Q. A research on the development strategy of China's chip industry within the context of the chips and science act of the United States of America. *Sci Mosaic*, 2023, 4: 45–51 [张倩. 美国“芯片法案”背景下中国芯片产业发展策略研究. *科技广场*, 2023, 4: 45–51]
- 3 Chen B Q. Lithography technology during the past six decades. *Laser Optoelectron Prog*, 2022, 59: 0922031 [陈宝钦. 光刻技术六十年. *激光与光电子学进展*, 2022, 59: 0922031]
- 4 Zhang X, Liu H B, Gu W, et al. A survey on the development of global lithography machines and the localization of lithography equipment. *Wireless Int Technol*, 2018, 19: 110–118 [张霞, 刘宏波, 顾文, 等. 全球光刻机发展概况以及光刻机装备国产化. *无线互联科技*, 2018, 19: 110–118]
- 5 Quirk M, Serda J. *Semiconductor Manufacturing Technology*. Beijing: Publishing House of Electronics Industry, 2004. 316–319
- 6 Vigna B, Ferrari P, Villa F F, et al. *Silicon Sensors and Actuators: The Feynman Roadmap*. Berlin: Springer, 2022
- 7 Wu Q, Li Y L, Liu X H. Development and future outlook of modern lithography machines. *Micro/Nano Electron Intell Manuf*, 2022, 4: 30–56 [伍强, 李艳丽, 刘显和. 现代光刻机的发展历程与未来展望. *微纳电子与智能制造*, 2022, 4: 30–56]
- 8 Thompson L F, Willson C G, Bowden M J. *Introduction to Microlithography: Theory, Materials, and Processing*. Washington: American Chemical Society, 1983
- 9 Wang X C, Dai F Z, Li S K, et al. *Integrated Circuit and Lithography Tool*. Beijing: Science Press, 2020 [王向朝, 戴凤钊, 李思坤, 等. *集成电路与光刻机*. 北京: 科学出版社, 2020]
- 10 Schmidt R M, Schitter G, Rankers A, et al. *The Design of High Performance Mechatronics: High-Tech Functionality by Multidisciplinary System Integration*. 3rd ed. Amsterdam: IOS Press, 2020
- 11 Dusa M. Double patterning lithography for 32 nm: critical dimensions uniformity and overlay control considerations. *J Micro Nanolith MEMS MOEMS*, 2009, 8: 011002
- 12 Fu X J. Research about metal interconnection process based on self-aligned graphic technology. Dissertation for Master Degree. Tianjin: Tianjin University, 2019 [傅晓娟. 基于自对准图形技术的金属互连工艺研究. 硕士学位论文. 天津: 天津大学, 2019]
- 13 Tan J B. Ultra-precision measurement: the cornerstone of the lithography development. *Chin J Sci Instrum*, 2023, 44: 1–7 [谭久彬. 超精密测量是支撑光刻机技术发展的基石. *仪器仪表学报*, 2023, 44: 1–7]

- 14 Hu X M. Photolithography technology in electronic fabrication. In: Proceedings of the International Power, Electronics and Materials Engineering Conference, Dalian, 2015. 849–856
- 15 Heertjes M F, Butler H, Dirkx N J, et al. Control of wafer scanners: methods and developments. In: Proceedings of American Control Conference, Denvor, 2020. 3686–3703
- 16 Wang G G. Study and design of ultraviolet LED lithography light source system. Dissertation for Master Degree. Nanchang: Nanchang Hangkong University, 2013 [王国贵. 紫外 LED 光刻光源系统的研究与设计. 硕士学位论文论文. 南昌: 南昌航空大学, 2013]
- 17 Lin N, Yang W H, Chen Y Y, et al. Research progress and development trend of extreme ultraviolet lithography source. *Laser Optoelectron Prog*, 2022, 59: 0922002 [林楠, 杨文河, 陈韞懿, 等. 极紫外光刻光源的研究进展及发展趋势. *激光与光电子学进展*, 2022, 59: 0922002]
- 18 Zong N, Hu W M, Wang Z M, et al. Research progress on laser-produced plasma light source for 13.5 nm extreme ultraviolet lithography. *Chin Opt*, 2020, 13: 28–42 [宗楠, 胡蔚敏, 王志敏, 等. 激光等离子体 13.5 nm 极紫外光刻光源进展. *中国光学*, 2022, 3: 28–42]
- 19 Liu J H, Zhang F, Huang H J. Research progress on illumination system technology of step-and-scan projection lithography tools. *Laser Optoelectron Prog*, 2022, 59: 0922011 [刘佳红, 张方, 黄惠杰. 步进扫描投影光刻机照明系统技术研究进展. *激光与光电子学进展*, 2022, 59: 0922011]
- 20 Huang L D, Wong M D. Optical proximity correction (OPC)-friendly maze routing. In: Proceedings of the 41st Annual Design Automation Conference, San Diego, 2004. 186–191
- 21 Zhang Z, Qi R, Yao Y, et al. Improving thickness uniformity of Mo/Si multilayers on curved spherical substrates by a masking technique. *Coatings*, 2019, 9: 851
- 22 Zhang D F, Li X L, Rui D W, et al. Key technology progress of optomechanical systems in 193 nm projection objective. *Sci Sin Tech*, 2017, 47: 565–581 [张德福, 李显凌, 芮大为, 等. 193 nm 投影光刻物镜光机系统关键技术研究进展. *中国科学: 技术科学*, 2017, 47: 565–581]
- 23 Butler H. Position control in lithography equipment: an enabler for current-day chip manufacturing. *IEEE Control Syst Mag*, 2011, 31: 28–47
- 24 Al-Rawashdeh Y M, Al Janaideh M, Heertjes M F. Kinodynamic generation of wafer scanners trajectories used in semiconductor manufacturing. *IEEE Trans Autom Sci Eng*, 2023, 20: 718–732
- 25 Kim J, Seong J, Kim W, et al. Scalable manufacturing of high-index atomic layer-polymer hybrid metasurfaces for metaphotonics in the visible. *Nat Mater*, 2023, 22: 474–481
- 26 Kim M, Rho J. Metamaterials and imaging. *Nano Converge*, 2015, 2: 22
- 27 Li Z L, Hu X H, Xiong S S. DSA in combination with DUV lithography for sub-10 nm manufacturing. *Laser Optoelectron Prog*, 2022, 59: 0922027 [李自力, 胡晓华, 熊诗圣. 亚十纳米导向自组装与深紫外混合光刻技术. *激光与光电子学进展*, 2022, 59: 0922027]

Development frontier and future challenges of lithography machines for integrated circuit manufacturing

Chuxiong HU^{1,2}, Ran ZHOU^{1,2}, Hong FU^{1,2}, Ming ZHANG^{1,2} & Yu ZHU^{1,2*}

1. *State Key Laboratory of Tribology in Advanced Equipment, Department of Mechanical Engineering, Tsinghua University, Beijing 100084, China;*

2. *Beijing Key Laboratory of Precision/Ultra-Precision Manufacture Equipments and Control, Department of Mechanical Engineering, Tsinghua University, Beijing 100084, China*

* Corresponding author. E-mail: zhuyu@tsinghua.edu.cn

Abstract The lithography machine is the most core high-end equipment in integrated circuit (IC) manufacturing, and it has challenged the limits of ultra-precision manufacturing equipment continuously over its 60-year development history. It has propelled the constant advancement of Moore's Law and the rapid development of the information age, holding extremely important strategic significance for technological progress, the national economy, and national security. This paper first elucidates the central role of the lithography machine in IC manufacturing equipment, introduces the basic principles of lithography, and traces the development trajectory of lithography machines from the 1960s to the present. The key technologies and severe technical challenges in lithography machines are discussed by focusing on the three core components. Based on these findings, this paper looks forward to future trends and directions in the development of lithography machines.

Keywords integrated circuit (IC), lithography machine, key technology, development frontier, future challenge